

**T.C.
PAMUKKALE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM
DALI**

**TRANSLİNEER PRENSİP KULLANARAK AKTİF
DEVRELERİN SENTEZİ**

YÜKSEK LİSANS TEZİ

TAYFUN UNUK

DENİZLİ, ARALIK - 2016

**T.C.
PAMUKKALE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM
DALI**



**TRANSLİNEER PRENSİP KULLANARAK AKTİF
DEVRELERİN SENTEZİ**

YÜKSEK LİSANS TEZİ

TAYFUN UNUK

DENİZLİ, ARALIK - 2016

KABUL VE ONAY SAYFASI

TAYFUN UNUK tarafından hazırlanan “**Translineer Prensipte Kullanarak Aktif Devrelerin Sentezi**” adlı tez çalışmasının savunma sınavı 16.12.2016 tarihinde yapılmış olup aşağıda verilen jüri tarafından oy birliği / oy çokluğu ile Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Elektrik-Elektronik Mühendisliği Anabilim Dalı Yüksek Lisans Tezi olarak kabul edilmiştir.

Jüri Üyeleri

İmza

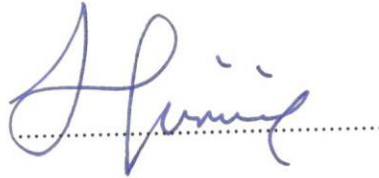
Danışman
Yrd. Doç. Dr. Remzi ARSLANALP



Üye
Doç. Dr. Abdullah Tahsin TOLA
Pamukkale Üniversitesi
Üye
Yrd. Doç. Dr. Fırat YÜCEL
Akdeniz Üniversitesi



Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Yönetim Kurulu'nun 16/12/2016 tarih ve ..48/10.. sayılı kararıyla onaylanmıştır.



Prof. Dr. Uğur YÜCEL

Fen Bilimleri Enstitüsü Müdürü

Bu tezin tasarımı, hazırlanması, yürütülmesi, arařtırmalarının yapılması ve bulgularının analizlerinde bilimsel etięe ve akademik kurallara özenle riayet edildiđini; bu alıřmanın dođrudan birincil ürünü olmayan bulguların, verilerin ve materyallerin bilimsel etięe uygun olarak kaynak gösterildiđini ve alıntı yapılan alıřmalara atfedildiđine beyan ederim.



TAYFUN UNUK

ÖZET

**TRANSLİNEER PRENSİP KULLANILARAK AKTİF DEVRELERİN
SENTEZİ
YÜKSEK LİSANS TEZİ
TAYFUN UNUK
PAMUKKALE ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI**

(TEZ DANIŞMANI: YRD. DOÇ. DR. REMZİ ARSLANLP)

DENİZLİ, ARALIK - 2016

Bu tezde translineer devre prensibi kullanılarak dört adet aktif devre tasarımı yapılmıştır. Bu tasarımlardan birincisi akım ayırıcı devresidir. Tasarlanan akım ayırıcı devresinde aktif blok olan DDCC elemanı ve MOSFETlerden faydalanılmıştır. Akım ayırıcı devresi diferansiyel AB sınıfı çalışmalarda kullanılan temel devrelerden biridir. Akım ayırıcı devre ve tek bölgeli translineer çarpma devresi kullanılarak diferansiyel AB sınıfı akım modlu dört bölgeli çarpma ve kare alma devresi tasarlanmıştır. Tezdeki son çalışma ise BJT tabanlı translineer devre prensibi yardımıyla tasarlanan yeni bir elektronik ayarlanabilir diferansiyel fark akım taşıyıcıdır. Tasarlanan bu blok elemanın çalışmasını doğrulamak için literatürde bulunan bir kapasite çarpma devresi kullanılmıştır. Bu devre ile tasarlanan blok yapının benzetimi yapılmıştır.

ANAHTAR KELİMELEER: Translineer, akım modlu devreler, akım taşıyıcı, aktif devre,

ABSTRACT

**SYNTHESIZE ACTIVE CIRCUITS USING TRANSLINEAR PRINCIPLE
MSC THESIS**

TAYFUN UNUK

**PAMUKKALE UNIVERSITY INSTITUTE OF SCIENCE
ELECTRICAL AND ELECTRONICS ENGINEERING**

(SUPERVISOR: ASSIST. PROF. DR. REMZİ ARSLANLP)

DENİZLİ, DECEMBER 2016

In this study, four active circuit are designed by using translinear circuit principle. First of them is current splitter circuit in which we made use of MOSFETs and DDCC as an active block. Current splitter circuit is one of the basic circuit in the differential class AB circuits. Also, differential class AB current mode four quadrant multiplier and class AB current mode square circuit are designed using the current splitter and four quadrant multiplier circuits. The final studying in the thesis is a novel electronically tunable differential difference current conveyer making use of translinear circuit principle. In order to show working of this designed block element, a capacitance multiplier circuit presented the literature.

KEYWORDS: Translinear, current mode circuits, current conveyer, active circuit.

İÇİNDEKİLER

Sayfa

ÖZET	i
ABSTRACT	ii
İÇİNDEKİLER	iii
ŞEKİL LİSTESİ	v
TABLO LİSTESİ	vii
SEMBOL LİSTESİ	viii
ÖNSÖZ	ix
1. GİRİŞ	1
1.1 Literatür Özeti	1
1.1.1 Akım Modlu Yaklaşım ve Akım Taşıyıcılar	2
1.1.2 AB Sınıfı Devreler	3
1.2 Tezin Amacı	4
1.3 Tezin İçeriği	4
2. TEMEL KAVRAMLAR	6
2.1 Çıkış Katlarına Göre Devrelerin Sınıflandırılması.....	6
2.1.1 A Sınıfı Devreler.....	6
2.1.2 B Sınıfı Devreler	8
2.1.3 AB Sınıfı Devreler	10
2.2 Akım Taşıyıcılar	12
2.2.1 Birinci Nesil Akım Taşıyıcı.....	13
2.2.2 İkinci Nesil Akım Taşıyıcı.....	13
2.2.3 Üçüncü Nesil Akım Taşıyıcı.....	15
2.2.4 Diferansiyel Gerilim Akım Taşıyıcı	16
2.2.5 Diferansiyel Fark Alan Akım Taşıyıcı.....	18
2.3 Translineer Devre Prensipleri	20
2.3.1 Statik Translineer Devreler	21
2.3.1.1 BJT Tabanlı Translineer Devreler.....	22
2.3.1.2 MOSFET Tabanlı Translineer Devreler.....	26
2.3.1.2.1 Zayıf evirtim bölgesinde çalışan MOS transistörler	27
2.3.2 BJT Tabanlı Dinamik Translineer Devreler	28
3. TEK BÖLGELİ ÇARPMA VE AKIM AYIRICI DEVRELERİNİN TASARIMI	30
3.1 Tek Bölgeli Akım Modlu Çarpma Devresi Tasarımı	30
3.2 Akım Ayırıcı Devresi Tasarımı	34
4. AKIM MODLU ÇARPMA DEVRELERİ TASARIMI	41
4.1 Dört Bölgeli Akım Modlu Çarpma Devresi	41
4.2 Akım Modlu Kare Alma Devresi	44
5. ELEKTRONİK AYARLANABİLİR AKTİF BLOK TASARIMI	48
5.1 BJT Tabanlı EDDCC Tasarımı	49
5.2 Tasarlanan EDDCC'nin Uygulaması ve Benzetim Sonuçları.....	52
6. SONUÇ VE ÖNERİLER	54
6.1 Sonuç	54
6.2 Öneriler.....	55
7. KAYNAKLAR	56
8. EKLER	63

EK A	63
EK B	64
EK C	65
EK D	66
9. ÖZGEÇMİŞ	67

ŞEKİL LİSTESİ

Sayfa

Şekil 2.1: Çift transistörlü basit A sınıfı devre yapısı.....	7
Şekil 2.2: A sınıfı devreye ait <i>iyük</i> akımının grafiği.....	8
Şekil 2.3: B sınıfı devre.....	9
Şekil 2.4: B sınıfı devreye ait a) transistörün akımları b) çıkış akımının grafikleri.	10
Şekil 2.5: AB sınıfı devre.....	11
Şekil 2.6: AB sınıfı devreye ait a) transistör akımlarının b) çıkış akımının grafikleri.....	12
Şekil 2.7: CCI'nın sembolü.....	13
Şekil 2.8: CCII'nın sembolü.....	14
Şekil 2.9: CCII'nın iç yapısı.....	15
Şekil 2.10: CCIII'nın sembolü.....	15
Şekil 2.11: CCIII'nın iç yapısı.....	16
Şekil 2.12: DVCC'nin sembolü.....	17
Şekil 2.13: DVCC'nin iç yapısı.....	18
Şekil 2.14: DDCC'nin sembolü.....	18
Şekil 2.15: DDCC'nin iç yapısı.....	19
Şekil 2.16: P-N eklemlerden oluşan kapalı çevrim.....	20
Şekil 2.17: Basit akım aynası devresi.....	22
Şekil 2.18: Dört transistörlü translineer devre.....	23
Şekil 2.19: İki çevrimli bir translineer devre.....	25
Şekil 2.20: Dört MOS transistörlü translineer devre.....	26
Şekil 2.21: Dinamik translineer devrenin temel yapısı.....	28
Şekil 2.22: Logaritmik ortam süzgeci.....	29
Şekil 2.23: Logaritmik ortam süzgecine ait genlik frekans cevabı.....	29
Şekil 3.24: BJT tabanlı tek bölgeli akım modlu çarpma devresi.....	31
Şekil 3.25: MOSFET tabanlı tek bölgeli akım modlu çarpma devresi.....	32
Şekil 3.26: MOSFET tabanlı ekleme yapılmış tek bölgeli akım modlu çarpma devresi a) akım veren b) akım çeken.....	33
Şekil 3.27: Tek bölgeli akım modlu çarpma devresi blok gösterimi a) Akım veren b) Akım çeken.....	34
Şekil 3.28: BJT tabanlı akım ayırıcı devre.....	34
Şekil 3.29: Aktif blok kullanarak tasarlanan iki çıkışlı akım ayırıcı devre.....	35
Şekil 3.30: Aktif blok kullanarak tasarlanan akım ayırıcı devrenin blok gösterimi	36
Şekil 3.31: İki çıkışlı akım ayırıcı devresinde kullanılan DDCC iç yapısı.....	36
Şekil 3.32: Altı çıkışlı akım ayırıcı devresi.....	38
Şekil 3.33: Altı çıkışlı akım ayırıcı devresinin blok gösterimi.....	38
Şekil 3.34: Altı çıkışlı Akım Ayırıcı devresinde kullanılan DDCC iç yapısı... ..	39
Şekil 3.35: Akım ayırıcı devresine ait çıkış akımları.....	39
Şekil 3.36: Akım ayırıcı devresine ait giriş akımı ve çıkış akımlarının farkı... ..	40
Şekil 4.37: AB sınıfı dört bölgeli akım modlu çarpma devresinin blok gösterimi.	41
Şekil 4.38: AB sınıfı dört bölgeli akım modlu çarpma devresi blok iç yapısı gösterimi.....	42

Şekil 4.39: AB sınıfı dört bölgeli akım modlu çarpma devresine ait giriş işaretleri.	43
Şekil 4.40: AB sınıfı dört bölgeli akım modlu çarpma devresine ait çıkış işareti.	44
Şekil 5.41: AB sınıfı dört bölgeli akım modlu kare alma devresinin blok gösterimi.	44
Şekil 5.42: AB sınıfı akım modlu kare alma devresi blok iç yapısı gösterimi .	45
Şekil 4.43: AB sınıfı akım modlu kare alma devresine ait giriş işareti.....	46
Şekil 4.44: AB sınıfı akım modlu kare alma devresine ait çıkış işaretleri.	47
Şekil 5.45: EDDCC'ye ait ideal eşdeğer model.	48
Şekil 5.46: BJT tabanlı EDDCC devresi.	50
Şekil 5.47: EDDCC'nin frekans cevabı.	51
Şekil 5.48: Kapasite çarpma devresi.	52
Şekil 5.49: Kapasite çarpma devresinin frekans cevabı.	53
Şekil 5.50: 3. Derece butterworth alçak geçiren süzgeç.	53
Şekil 5.51: 3. Derece butterworth alçak geçiren süzgeç'in frekans cevabı	53

TABLO LİSTESİ

Sayfa

Tablo 4.1: Çarpma devresinde kullanılan akım ayırıcı devresine ait transistörlerin en-boy oranları.	42
Tablo 4.2: Tek bölgeli akım modlu çarpma devrelerine ait transistörlerin en-boy oranları.	43
Tablo 4.3: Tek bölgeli akım modlu çarpma devrelerine ait transistörlerin en-boy oranları.	46

SEMBOL LİSTESİ

OpAmp	:	İşlemsel kuvvetlendirici (Operational Amlifier)
BJT	:	Bipolar jonksiyon transistör
MOSFET	:	Alan etkili MOS transistör
g_m	:	BJT ve MOSFET transistörlerinin geçiş iletkenlikleri
THD	:	Toplam harmonik bozulma (Total Harmonic Distortion)
DC	:	Doğru akım
CCI	:	Birinci nesil akım taşıyıcı
CCI-	:	Negatif çıkışlı birinci nesil akım taşıyıcı
CCI+	:	Pozitif çıkışlı birinci nesil akım taşıyıcı
DO-CCI	:	Çift çıkışlı birinci nesil akım taşıyıcı
CCII	:	İkinci nesil akım taşıyıcı
CCII-	:	Negatif çıkışlı ikinci nesil akım taşıyıcı
CCII+	:	Pozitif çıkışlı ikinci nesil akım taşıyıcı
DO-CCII	:	Çift çıkışlı ikinci nesil akım taşıyıcı
CCIII	:	Üçüncü nesil akım taşıyıcı
CCIII-	:	Negatif çıkışlı üçüncü nesil akım taşıyıcı
CCIII+	:	Pozitif çıkışlı üçüncü nesil akım taşıyıcı
DO-CCIII	:	Çift çıkışlı üçüncü nesil akım taşıyıcı
DVCC	:	Diferansiyel gerilim akım taşıyıcı
DVCC-	:	Negatif çıkışlı diferansiyel gerilim akım taşıyıcı
DVCC+	:	Pozitif çıkışlı diferansiyel gerilim akım taşıyıcı
DO-DVCC	:	Çift çıkışlı diferansiyel gerilim akım taşıyıcı
DDCC	:	Diferansiyel fark akım taşıyıcı
DDCC-	:	Negatif çıkışlı diferansiyel fark akım taşıyıcı
DDCC+	:	Pozitif çıkışlı diferansiyel fark akım taşıyıcı
DO-DDCC	:	Çift çıkışlı diferansiyel fark akım taşıyıcı

ÖNSÖZ

Tüm eğitim öğretim hayatım boyunca üzerimde emekleri olan tüm öğretim elemanı ve öğretmenlerime teşekkürü bir borç bilirim. Kendisini gerek sosyal davranışlarıyla gerekse çalışma disiplini olarak rol model aldığım, değerli vaktini bana cömertçe ayıran ve şu anda bulunduğum noktada olmamda çok büyük katkısı olan danışmanım sayın Yrd. Doç. Dr. Remzi ARSLANALP'e, tez çalışmam boyunca kıymetli fikirlerine başvurduğum sayın Dr. Adem ÜKTE ve sayın Öğrt. Gör. Niyazi DÜDÜK'e desteklerinden dolayı teşekkür ederim.

Bugünlere gelmemde en büyük pay sahibi olan başta annem ve babam olmak üzere tüm aile büyüklerime, desteklerini sürekli hissettiğim kardeşlerime ve son olarak beni her koşulda destekleyen eşim Arş. Gör. Gülfem Balasu FIRAT UNUK'a şükranlarımı sunarım.

1. GİRİŞ

1.1 Literatür Özeti

Elektrik ve elektroniğin temel bileşenleri olan gerilim ve akım ifadeleri, birbirine neden-sonuç ilişkisiyle bağlı büyüklüklerdir. Bu büyüklükleri oluşturan işaretler analog ve sayısal işaretler olarak ikiye ayrılmaktadır. Analog işaretler fiziksel sistemlerin ölçülmesi ile elde edilen sürekli ve sonsuz çözünürlüğe sahip işaretlerdir. Sayısal işaretler ise analog işaretlerin zaman ortamında örneklenmesi ile elde edilen ayrık işaretlerin örneklenmiş ve seviyelendirilmiş halidir.

Doğada bulunan tüm büyüklüklerin analog yapıya sahip olması sebebiyle, analog işaretler ve bu işaretleri işleyen sistemler elektronik devrelerin temel yapısını oluşturmaktadır. Bu yüzden analog devreler geniş kullanım alanına sahiptir ve analog olmayan sistemlerde de kullanılmaktadır. Dolayısıyla, analog mikroelektronik devrelerin gelişmesine yönelik yapılacak her çalışma önem arz etmektedir. Bu sonuç analog devrelerin üzerinde yapılacak çalışmaların neden vazgeçilmez olduğunun bir başka kanıtıdır. Analog işaretleri ayrık zamanlı ve sadece belirli değerleri alabilen işaretlerden ayıran en önemli farklardan bir tanesi de analog işaretlerin sonsuz çözünürlüğe sahip olmasıdır

Gürültü, elemanların elektrik yükü ile yüklenmesi ve boşalması esnasında ortaya çıkan istenilmeyen elektriksel büyüklükler olarak tanımlanabilir. Tüm analog işaretler belirli bir seviyede gürültüye sahiptirler. Gürültünün en başta gelen zararları arasında gürültünün temel işarete zayıflamaya ve bozulmaya yol açması gelmektedir. Temel işaret ile gürültünün birbirinden ayrılması oldukça güçtür. Bu sebepten dolayı, gürültü elemanlar veya bloklar arasında aktarılabilir.

Elektronik devrelerde akım ve gerilim ifadelerinin birbirinden ayrılamaz bir bütünlük oluşturduğu daha önce ifade edilmişti. Birbirlerinden ayrı olarak düşünülmeseler de bu ifadelerden biri devre için daha çok öneme sahiptir. Bu önem derecelerine göre elektronik devreleri gerilim modlu veya akım modlu devreler olarak

ikiye ayırmak mümkündür. Elektronik devre teorilerinin ortaya atıldığı ilk tarihten itibaren 1960'lı yıllara kadar gerek teorik çalışmalar gerekse pratik çalışmalar neredeyse tamamen gerilim modlu devreler üzerine olmuştur. Özellikle 1940'lı yıllarda elektroniğin temel elemanlarından sayılan işlemsel kuvvetlendiricinin (Op-Amp) keşfiyle iyi bir yükseliş yakalayan gerilim modlu devreler, döneminin popüler çalışma konularından olmuştur.

1968 yılında Sedra ve Smith'in tasarımı olan ilk akım taşıyıcı, akım modlu devre kavramını ortaya çıkarmıştır (Smith ve Sedra, 1968). Bu kavram araştırmacıların o zamana kadar pek fazla ilgilenmedikleri akımı daha detaylı incelemeye almasına sebep olmuştur. 1975 yılında akımı işleyen devre yapısı Gilbert tarafından translineer devre teorisi ile ortaya atılmıştır (Gilbert, 1975). Bu devre teorisinden sonra akım modlu devreler popüler hale gelmeye başlamıştır. Uç denklemlerinde akım bilgisi içeren yarı iletken devre elemanlarının geliştirilmesi ise akım modlu devrelerin gelişimindeki önemli olan diğer bir etkidir (Wilson, 1989). Bu ilerlemeye rağmen akım modlu devre kavramı 1990'lı yıllara kadar çok fazla kullanılmamıştır (Schmid, 2002). Daha sonraki yıllarda akım modlu devre tasarımında alan etkili transistörler (FET) ve çift kutuplu transistörler (BJT) kullanılmış, böylelikle devre yapılarının kolaylıkla entegre edilebilme özelliğinden dolayı akım modlu devreler ticari amaçlı üretilmeye başlanmıştır. Günümüzde de devam eden bu devrelerle ilgili çalışmalarda elde edilen deneysel sonuçlar ile akım modlu devrelerin gerilim modlu devrelere göre hız, bant genişliği, doğrusallık ve mimari yapıda kolaylık yönlerinden üstünlükleri olduğu tespit edilmiştir (Lidgey ve Toumazou, 1991), (Wu ve El-Masry, 1997), (Ramirez -Angulo, 1992).

1.1.1 Akım Modlu Yaklaşım ve Akım Taşıyıcılar

Günümüzde sayısal devrelerin ve tekniklerin daha yaygın kullanılmasına rağmen, tüm doğal sinyaller analog olduğu için, analog devrelere pek çok durumda ihtiyaç duyulmaktadır. Bu yüzden analog devreler ve teknikler, sinyal yükselticileri, sürekli zamanlı filtreler, sinüsoidal osilatörler, analog-sayısal dönüştürücüler, sayısal analog dönüştürücüler, analog çarpıcılar ve bölücüler ve yapay sinir ağlarının bazı çeşitlerinin gerçekleştirilmesinde vazgeçilmezdirler.

Akım modlu yaklaşım, modern tümleşik devre tasarımında analog devre tasarımına sağladığı pek çok avantajlardan dolayı ilgi görmüştür. Akım modlu devreler, gerilim modlu emsallerine göre pek çok önemli avantaj sunmaktadır. Bu avantajlardan bazıları, daha basit devre yapısına sahip olmaları, devre karakteristiklerini gerçeklemede daha doğru yaklaşım sunmaları, daha yüksek işletme frekansı skalası, daha geniş dinamik aralık ve daha iyi bir lineerliğe sahip olmasıdır (Arslanalp, 2003).

Sedra ve Smith akım taşıyıcıları icat etmişler ve akım taşıyıcılar günümüzde en iyi tanınan akım modlu devre blokları olmuştur. Dünya çapında büyük ilgi gören bu devre blokları özellikle düşük gerilimli, düşük güçlü devre tasarımlarında, devre tasarımcıları ve araştırmacılar tarafından alternatif devre blokları olarak görülmektedir. Akım taşıyıcılar yukarıda bahsedilen analog fonksiyonları daha etkili bir biçimde gerçekleyebilmekte ve geleneksel işlemsel kuvvetlendiricilerle gerçekleştirilen devrelere göre üstünlükler sunmaktadır.

1.1.2 AB Sınıfı Devreler

AB sınıfı devre mantığı, A ve B sınıfı devrelerden sonra ilk kez yükselteç devrelerinde ortaya çıkmıştır. Bu üç sınıf devre yapısının birbirine göre bazı üstün yanları ve eksik yanları vardır. Örneğin, A sınıfı devrelerde kullanılan transistörlerin tümü uygulanan DC öteleme sayesinde tüm çalışma zamanlarında iletimde olurken, B sınıfı devrelerde transistörler belirli zamanlarda iletimde belirli zamanlarda ise yalıtımda olmaktadır. Bu nedenle A sınıfı devrelerde gürültü seviyesi yüksek, B sınıfı devrelerde ise düşüktür (Arslanalp, 2003). Gürültü seviyesi açısından avantajlı olarak görülse de, B sınıfı devrelerde iletimden yalıtıma, yalıtımdan iletime geçişler olduğu için sıfır geçiş bozulmaları görülmektedir. AB sınıfı devrelerin, A ve B sınıfı devrelerden farkı ise DC ötelemeye A sınıfı devre yapıları kadar ihtiyaç duymaksızın tüm elemanların iletimde kalabilmesidir. Böylelikle hem düşük gürültülü hem de sıfır geçiş bozulması olmadan elemanlar sürekli iletimde kalır.

AB sınıfı devreler farklı çalışma alanlarında uygulanmış bunun yanında filtreler uygulanmış ve böylelikle AB sınıfı filtreler elde edilmiştir (Seevinck, 1990). Seevinck öncelikle A sınıfı devre üzerinde yaptığı çalışmaları makalesinde sunmuş,

sonra AB sınıfı filtre tasarımlarını tamamlayıp, yeni bir filtre çeşidi ortaya koymuştur. Ayrıca Seevinck, makalesinde elde ettiği A ve AB sınıfı devrelerin aralarındaki farkları incelemiştir. Yaptığı incelemeler sonucunda AB sınıfı devrelerin A sınıfı devrelere göre gürültü seviyelerinin düşük, çalışma aralığının yüksek olduğunu ortaya koymuştur.

1.2 Tezin Amacı

Bu tezin amacı, düşük güç tüketimine sahip AB sınıfı devre yapısına uygun akım modlu yani giriş ve çıkış işareti akım olan yeni bir dört bölgeli çarpma ve kare alma devresi tasarlamaktır. Tasarlanacak devre ile literatüre çarpma devrelerinin kullanıldığı bulanık kontrol, yapay sinir ağları, frekans çiftleyiciler, modülasyon devreleri gibi devrelerde kullanılmak üzere düşük güç tüketimine sahip alternatif bir AB sınıfı dört bölgeli akım modlu çarpma devresi kazandırılması hedeflenmektedir.

Tezin diğer bir amacı ise analog elektronik devrelerde birden fazla devrede görev alabilecek, elektronik olarak kontrol edilebilir yeni bir blok yapısı tasarlamaktır.

1.3 Tezin İçeriği

Tez temelde üç aşamadan oluşmaktadır. İlk aşaması literatür araştırması, ikincisi teorik tasarım, üçüncü ve son aşama ise benzetimlerle teorik tasarımın desteklenmesidir. Tez altı bölümden oluşmaktadır. Birinci bölümde giriş, literatür özeti ve tezin tanıtımı yapılmıştır. İkinci bölümde tezde faydalanılan A sınıfı devreler, B sınıfı devreler, AB sınıfı devreler, akım taşıyıcılar, translineer devre prensibi gibi temel kavramların teorik altyapısı üzerinde durulmuştur.

Üçüncü bölümde ise, literatürde bulunan tek bölgeli akım çarpma devresi incelenmiştir ve entegre edilebilir teknolojisine daha uygun olduğu için BJT yerine MOSFET kullanılmıştır. Bu bölümde aynı zamanda aktif blok kullanarak yeni bir akım ayırıcı devresi tasarlanmıştır. Hali hazırda mevcut olan akım ayırıcı devresiyle kıyaslanmıştır.

Dördüncü bölümde, tezin temelini oluşturan çalışmalar sırasıyla AB sınıfı dört bölgeli akım modlu çarpma devresi ve akım modlu kare alıcı devresi tanıtılmış ve benzetimleri yapılmıştır. Beşinci bölümde ise yine bu tez kapsamında tasarlanan, elektronik olarak ayarlanabilen yeni bir aktif blok yapısı tanıtılmış ve uygulama devresiyle çalışması gösterilmiştir.

Altıncı ve son bölümde ise elde edilen sonuçlar değerlendirilmiş ve bu çalışmalar doğrultusunda gelecekte yapılabilecek çalışmalar önerilmiştir.

2. TEMEL KAVRAMLAR

Bu bölümde, ilk olarak literatürde bulunan çıkış katlarına göre devrelerin gruplandırılması sonucu elde edilen A sınıfı, B sınıfı AB sınıfı devre yapılarından bahsedilecektir, devamında ise akım modlu devrelerin popülerliğini arttıran akım taşıyıcılardan bahsedilecektir. Son olarak bu tez kapsamında farklı kısımlarda farklı amaçlar için faydalanılan translineer devre prensibi anlatılacaktır.

2.1 Çıkış Katlarına Göre Devrelerin Sınıflandırılması

Yükselteç devrelerinde, yüke aktarılan gücün maksimum olması, çıkış direncinin çok düşük olması ve çıkış işaretinin minimum bozulmaya maruz kalması istenir. Bir yükselteç devresinin tasarımında oldukça önemli olan diğer bir husus ise Toplam Harmonik Bozulmadır (Total Harmonic Distortion, THD). THD, çıkış işaretinin temel bileşeni haricindeki harmoniklerinin etkin değerlerinin toplamının karelerinin toplamının karekökünün, temel bileşenin etkin değerine oranıdır. Literatürde THD'nin yüzde olarak da ifade edildiği görülmektedir (Sedra ve Smith, 2004, p1229).

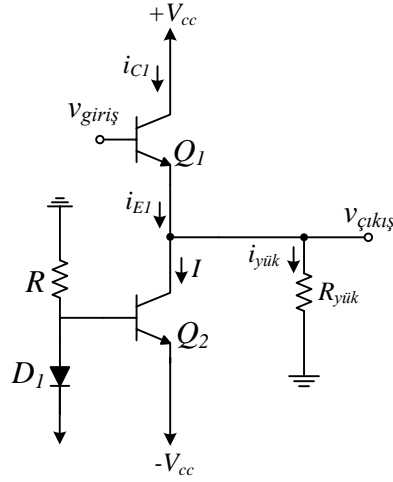
İlerleyen kısımlarda çıkış katlarına göre analog elektronik devrelerin A sınıfı, B sınıfı ve AB sınıfı olarak 3 grubu incelenecek ve bu sınıflandırmalar basit devrelerle örneklendirilecektir. Bu örneklerde devrenin girişine uygulanan işaretin, devrenin çıkışında gözlenen dalga işareti biçimine göre sınıflandırma yapılabileceği gösterilecektir.

2.1.1 A Sınıfı Devreler

Şekil 2.1'de görülen emiter izleyici devre, çıkış geriliminin düşük olması sebebiyle literatürde A sınıfı devreye örnek olarak gösterilen bir devredir. Şekil 2.2'de verilen grafik, emiter izleyici devresine ait olup PSpice benzetim programı yardımıyla analiz edilmiştir.

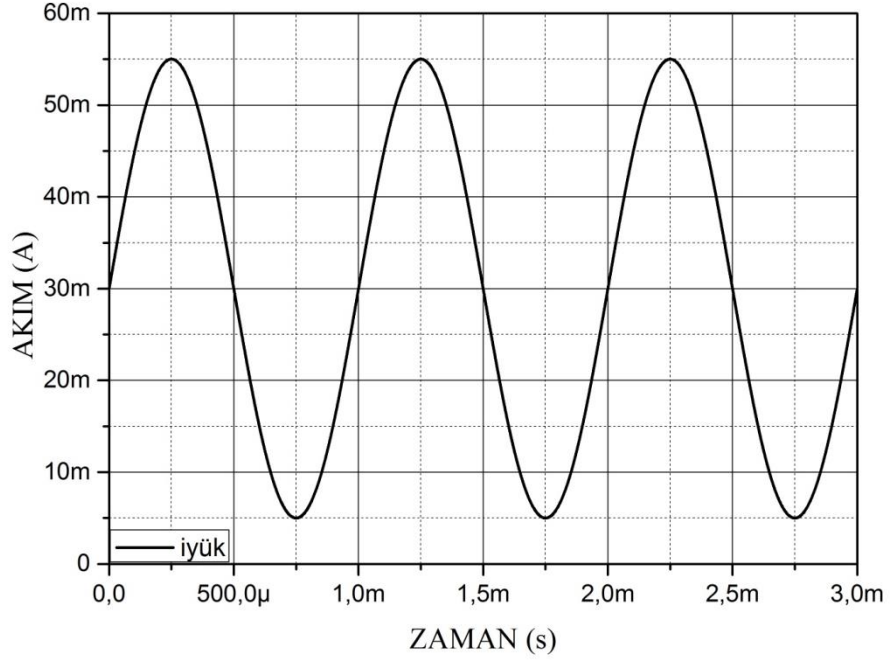
Şekil 2.1'de gösterilen Q_1 transistörünün kollektör akımı olan i_{C1} akımı bir DC kutuplama akımı ile pozitif yönde ötelenmiştir. Bunun sebebi Q_2 transistöründen kaynaklanan sabit I akımının Q_1 transistörünü uyarmasıdır. Denklem (2.1)'de Q_1 transistörüne ait emiter akımı verilmiştir.

$$i_{E1} = I + i_{yük} \quad (2.1)$$



Şekil 2.1: Çift transistörlü basit A sınıfı devre yapısı.

Q_1 transistörünün iletim bölgesinde kalabilmesi için I DC öteleme akımının genliği, giriş geriliminin negatif tepe değerinden daha yüksek değer almalıdır. Aksi durumda transistörlerin baz-emiter gerilimi eşik kutuplama geriliminden daha küçük değere sahip olur ve A sınıfı devre çalışma şartı sağlanmaz. Sonuç olarak A sınıfı devrelerde, devre elemanları giriş işaretinin tamamında iletimdedir. Başka bir ifadeyle, A sınıfı devrelerin iletim açısı 360° 'dir.



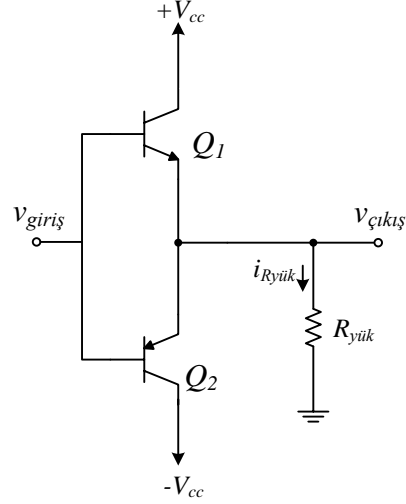
Şekil 2.2: A sınıfı devreye ait $i_{yük}$ akımının grafiği.

A sınıfı devrelerde, giriş sinyalinin tüm periyodu boyunca Q_1 transistörü iletim bölgesinde kalmaktadır. Yani transistör giriş sinyalinin tamamında çıkış vermektedir. Bu özellik, A sınıfı devrelerin en önemli üstünlüklerinden biridir. A sınıfı devrelerin dezavantajı ise yüksek gürültü seviyesidir. Bu gürültü, transistörlerin tüm periyot boyunca iletimde kalmasını sağlayan DC öteleme işaretinden kaynaklanmaktadır. Bu tür devrelerde, gürültü ile transistörlerin DC akımları doğru orantılıdır. Devrede sürekli DC akım dolaştığından, devre elemanları üzerinde daima bir akım var olacak ve böylece eleman değerleri artacaktır. Artan eleman değerlerine bağlı olarak, eleman boyutları ve elemanların üzerindeki gerilimleri de büyüyecektir. Devredeki giriş sinyalinin ötelendiği gibi, parazitik sinyallerde ötelenmektedir. Bu sebeple, devredeki harmonik bileşenlerin seviyesi artmaktadır ve seviyesi artan harmoniklerin devre üzerindeki bozucu etkileri de artmaktadır (Arslanalp, 2003).

2.1.2 B Sınıfı Devreler

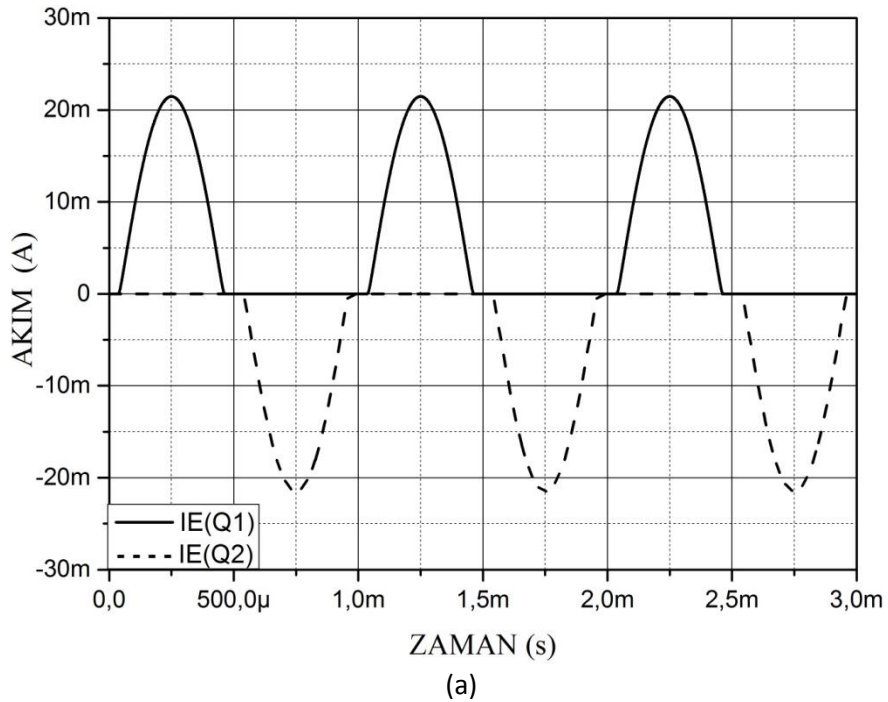
Şekil 2.3'te PNP ve NPN transistör çiftiyle gerçekleştirilen B sınıfı bir devre yapısı görülmektedir. Bu devrenin, Pspice programı ile benzetimi yapılmış ve benzetim sonucunda devreye ait çıkış işareti yani yük üzerinden akan akımın dalga biçimi ve transistörlerin emiter akımları Şekil 2.4'te verilmiştir. PSpice programında herhangi

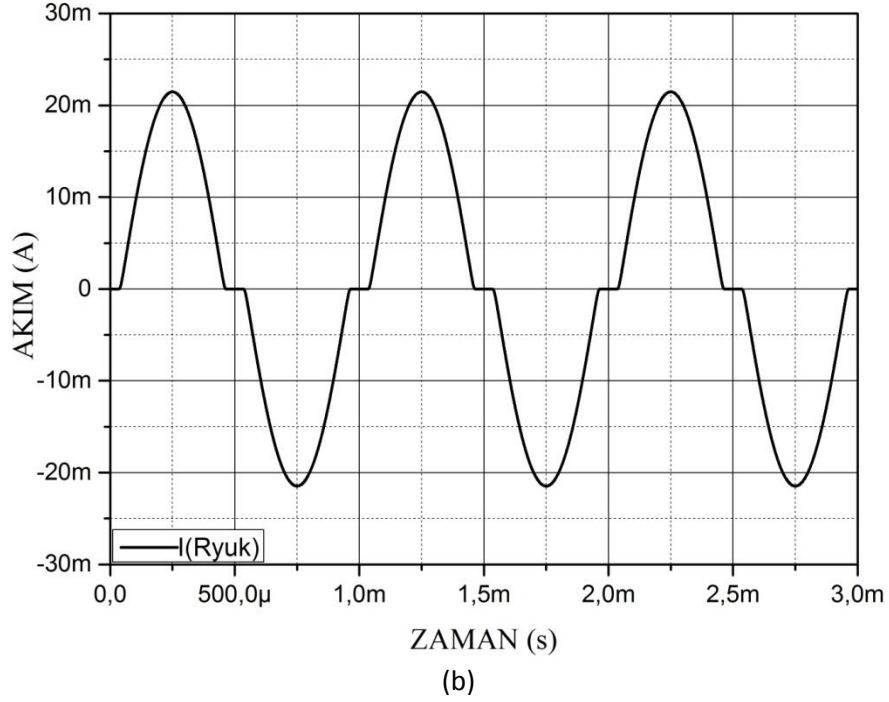
bir elemana (BJT, MOSFET, Op-Amp vb.) ait tüm akımların elemana doğru aktığı kabul edildiğinden dolayı NPN transistörünün emiter akımı negatif katsayı ile çarpılarak çizdirilmiştir.



Şekil 2.3: B sınıfı devre.

B sınıfı devrelerde DC öteleme akımı yoktur. Bundan dolayı Şekil 2.4'te görüldüğü gibi $i_E(Q_1)$ ve $i_E(Q_2)$ akımlarının negatif kısımları kırılmıştır. Bu yüzden ideal şartlarda transistörler giriş işaretinin bir periyodunun yarısında iletimdedir. Başka bir ifadeyle B sınıfı devrelerin iletim açıları 180° 'dir. (Sedra ve Smith, 2004, sy. 1230-1241).



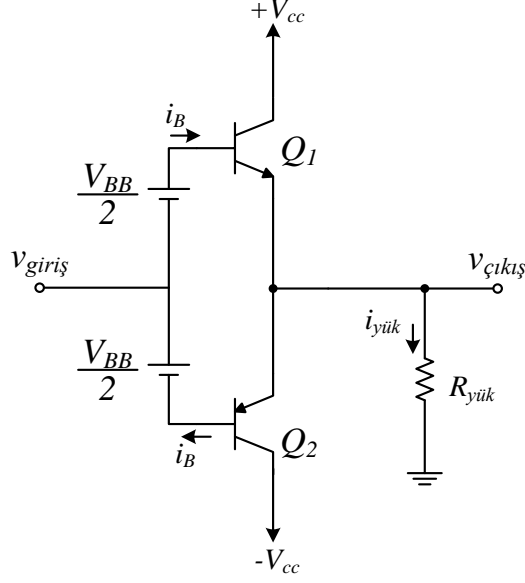


Şekil 2.4: B sınıfı devreye ait a) transistörün akımları b) çıkış akımının grafikleri.

Bu devrelerde, giriş gerilimi sıfıra eşit olduğunda her iki transistör de yalıttımdadır. Giriş geriliminin değeri sıfıra yakın olduğu durumlarda da transistörler kesim bölgesindedirler. Yani bu bölgedeki transistörlere iletme geçmesi için yeterli baz emiter gerilimi sağlanamamış demektir. Bu durumların gerçekleştiği bölge ölü bant bölgesi olarak adlandırılmaktadır. Bu bölgede, geçiş bozulması denilen ve Şekil 2.4'te görülen istenmeyen durumlar oluşmaktadır.

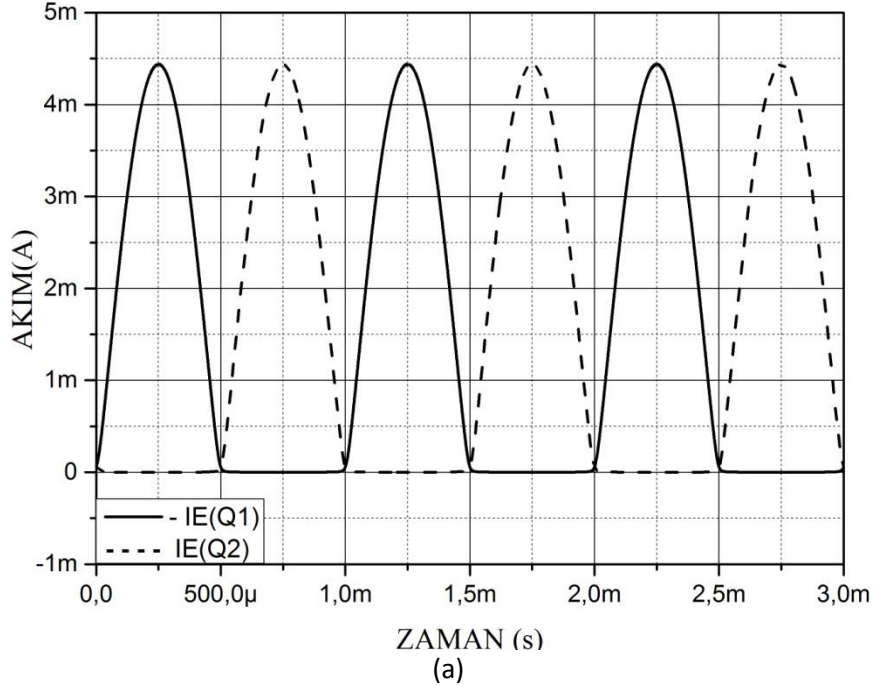
2.1.3 AB Sınıfı Devreler

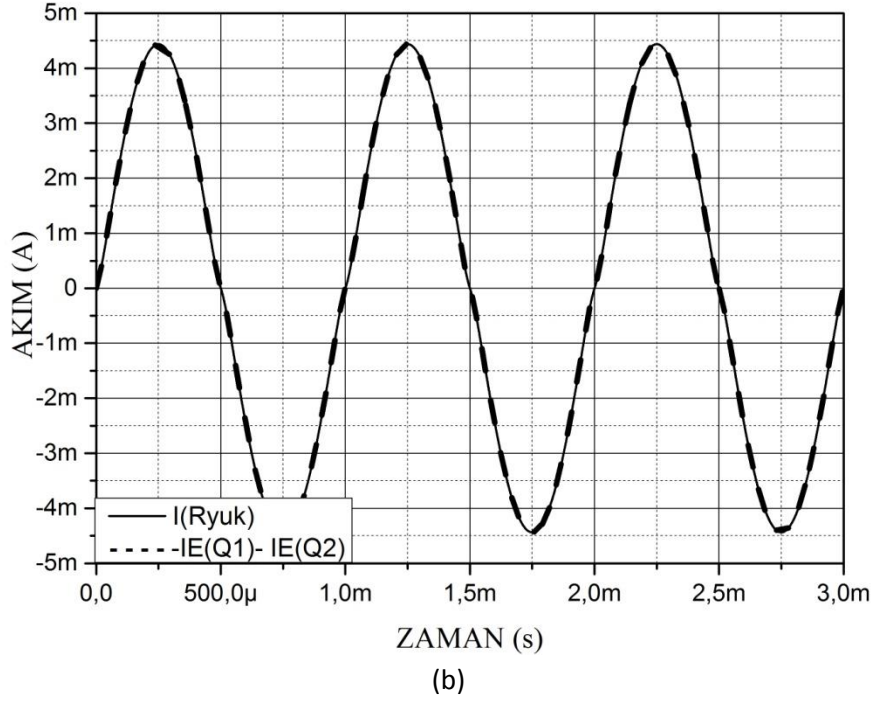
Önceki kısımlarda bahsedilen A sınıfı ve B sınıfı yükselteçlerin çıkış katlarının özelliklerini kapsayan devre yapılarına AB sınıfı devreler denilmektedir (Frey ve Tola, 1999). Şekil 2.5'te transistörlü bir AB sınıfı yükselteç devresi görülmektedir. Bu devreye ait çıkış işaretinin ve transistör akımlarının dalga biçimi Şekil 2.6'da verilmiştir. AB sınıfı devrelerde DC kutuplama akımı sıfırdan farklı olup, giriş işaretinin negatif tepe değeriyle kıyaslandığında oldukça küçüktür. Transistörlerin iletimde kalma süreleri ise tam periyottan küçük, yarım periyottan daha büyüktür. Dolayısıyla iletim açısı 180° ve 360° arasındadır (Sedra ve Smith, 2004, sy. 1230).



Şekil 2.5: AB sınıfı devre.

Şekil 2.5'teki AB sınıfı devrede sabit I_B akımı, Q_1 ve Q_2 transistörlerinin bazlarına uygulanan V_{BB} gerilimleri tarafından sağlanmaktadır. Bu durumda baz uçlarında devamlı bir kutuplama gerilimi bulunur. Bu yüzden giriş geriliminin çok küçük değerleri için bile transistörler kesim bölgesine geçmez. Literatürde bu durum kısmi iletim durumu olarak adlandırılır. Bu özelliklerden dolayı AB sınıfı devrelerde DC ötelemeden kaynaklanan gürültü seviyesi diğer devre sınıflarına oranla daha azdır ve transistörlerin sıfır geçişinden dolayı oluşan bozulmalarında önüne geçilmiş olur.





Şekil 2.6: AB sınıfı devreye ait a) transistör akımlarının b) çıkış akımının grafikleri.

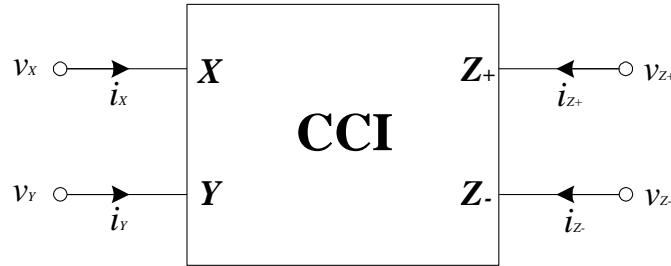
2.2 Akım Taşıyıcılar

Akım taşıyıcılar ilk defa sunulduğu günden bu yana analog devrelerde çok yaygın bir kullanım alanına sahiptirler. Bunların ilki olan Birinci Nesil Akım Taşıyıcı (First Generation Current Conveyor- CCI) 1968 yılında K.C. Smith ve A. Sedra tarafından önerilmiştir (Smith ve Sedra 1968). İlerleyen yıllarda CCI'nın geliştirilmesine yönelik çalışmalar devam etmiş olup, 1970 yılında İkinci Nesil Akım Taşıyıcı (Second Generation Current Conveyor- CCII) ve 1995 yılında ise Üçüncü Nesil Akım Taşıyıcı (Third Generation Current Conveyor- CCIII) sunulmuştur (Sedra ve Smith 1970). Akım taşıyıcıların en çok kullanılanı CCII olmasına rağmen bir giriş terminaline sahip olması ve giriş işaretinin farkının alındığı uygulamalarda esnek kullanımdan uzak olması, CCII için büyük bir olumsuzluk yaratmaktadır. Bu olumsuzluğun üstesinden giriş işaretlerinin farkını alma özelliği olan Diferansiyel Gerilim Akım Taşıyıcı (Differential Voltage Current Conveyor- DVCC) ve Diferansiyel Fark Akım Taşıyıcı (Differential Difference Current Conveyor- DDCC) ile gelinmiştir (Chiu ve diğ. 1996). İlerleyen kısımlarda bu elemanlara ait genel bilgiler verilmiştir.

2.2.1 Birinci Nesil Akım Taşıyıcı

Dört uçlu birinci nesil akım taşıyıcının blok gösterimi Şekil 2.7'de verilmiştir. CCI'nın X, Y, Z_+ ve Z_- olmak üzere dört terminali bulunmaktadır. Literatürde, CCI'nın çıkışı olan Z_- terminalinin bulunmaması durumunda pozitif çıkışlı CCI (CCI+) ve Z_+ terminalinin bulunmaması durumunda negatif çıkışlı CCI (CCI-) olarak adlandırılırlar. Her iki terminalin bulunmasında ise çift çıkışlı CCI (DO-CCI) olarak isimlendirilirler.

CCI+'ın çalışma mantığı şu şekildedir. Y ucuna V_Y gerilimi uygulandığında aynı değerde gerilim X ucunda görülür yani $v_Y = v_X$ elde edilir. Aynı şekilde X ucuna bir akım kaynağı bağlayıp devrede i akımı aktığında, aynı miktarda akım Y ucundan devreye akar dolayısıyla $i_X = i_Y$ olur. $i_X = i_Y$ akımı yüksek çıkış empedansına sahip Z ucuna aynı miktarda ve devreye doğru taşınır. CCI+'ın en önemli özelliği de budur. Zaten akım taşıyıcı kavramı farklı empedans değerine sahip uçlardan aynı akımın çekilmesi mantığından doğmaktadır. Tüm uçlardan aynı akım akmaktadır, yani $i_X = i_Y = i_Z$ 'dir. CCI elemanın terminaleri arasındaki uç bağıntıları Denklem (2.2)'de verildiği gibidir.



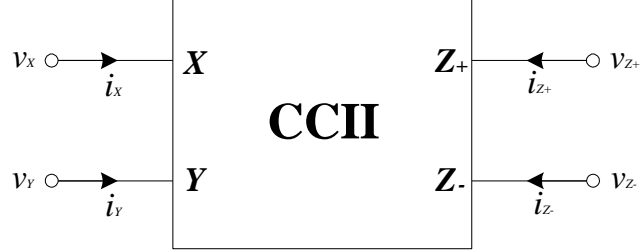
Şekil 2.7: CCI'nın sembolü.

$$\begin{bmatrix} i_Y \\ i_{Z+} \\ i_{Z-} \\ v_X \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ 0 & 1 \\ 0 & -1 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} v_Y \\ i_X \end{bmatrix} \quad (2.2)$$

2.2.2 İkinci Nesil Akım Taşıyıcı

Sembölü Şekil 2.8'de verilen CCII'nın X, Y, Z_+ ve Z_- olmak üzere dört terminali bulunmaktadır. CCI'ya benzer şekilde, CCII'nın Z_- çıkışının bulunmaması durumunda pozitif çıkışlı CCII (CCII+) olarak adlandırılırken, Z_+ çıkışının

bulunmaması durumunda ise negatif çıkışlı CCII (CCII-) olarak adlandırılırlar. Z_+ ve Z_- terminallerinin bir arada bulunması durumunda çift çıkışlı CCII (DO-CCII) olarak adlandırılır.

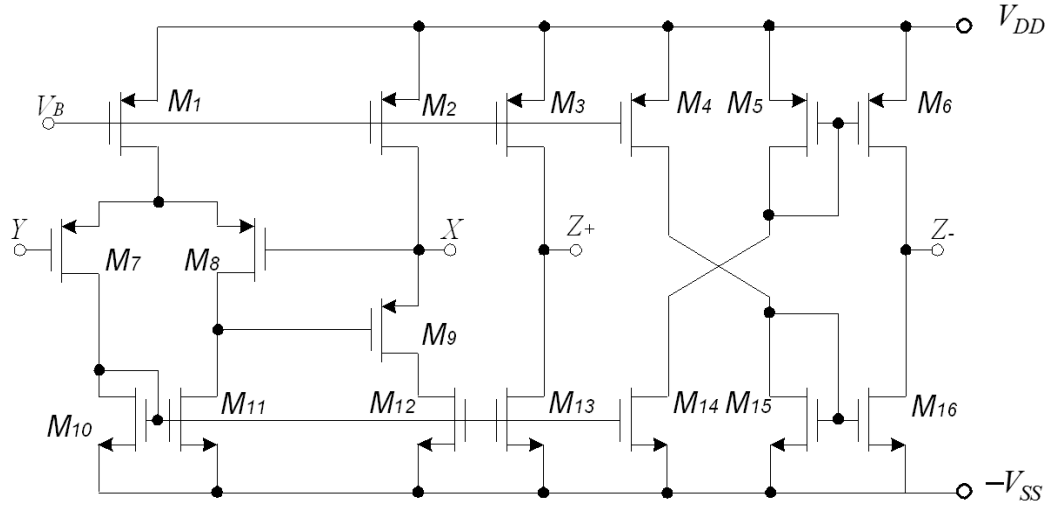


Şekil 2.8: CCII'nın sembolü.

CCII elemanın terminalleri arasındaki uç bağıntıları Denklem (2.3)'te görülmektedir. Denklemden anlaşılacağı üzere CCI'dan farklı olarak Y terminalinden akım akmamaktadır. CCII elemanın MOSFET tabanlı iç yapışı Şekil 2.9'da verilmiştir (Sedra ve Smith 1970).

Literatürde CCII kullanılarak tasarlanmış filtre devrelerine (Chang 1991) (Ettaghzouti ve diğ. 2015) (Feki ve diğ. 2008) (S. Ben Salem ve diğ. 2006) (Shen-Iuan ve Hen-Wai 1991), osilatör devresine (S. B. Salem ve diğ. 2006), çarpma devresine (Prerna ve Niranjana 2015), bobin benzetim devresine (Ferri ve Guerrini 2001) ve diğer pek çok tasarlanmış devre yapılarına (Bozomitu ve Cehan 2011) (Liu ve diğ. 1990) (Shen-Ivan ve diğ. 1991) (Tiello-Cuautle ve Sarmiento-Reyes 2000) (Yuh-Shyan ve diğ. 2005) sıkça rastlamak mümkündür.

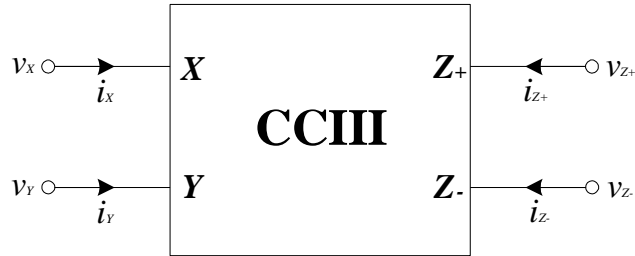
$$\begin{bmatrix} i_y \\ i_{z+} \\ i_{z-} \\ v_x \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & 1 \\ 0 & -1 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \end{bmatrix} \quad (2.3)$$



Şekil 2.9: CCII'nin iç yapısı.

2.2.3 Üçüncü Nesil Akım Taşıyıcı

Şekil 2.10'da CCIII'nın sembolü görülmektedir. CCIII'nın X, Y, Z_+ ve Z_- olmak üzere dört terminali bulunmaktadır. Literatürde CCIII'nın çıkışı olan Z_- terminalinin bulunmaması durumunda pozitif çıkışlı CCIII (CCIII+) ve Z_+ terminalinin bulunmaması durumunda negatif çıkışlı CCIII (CCIII-) olarak adlandırılırlar.

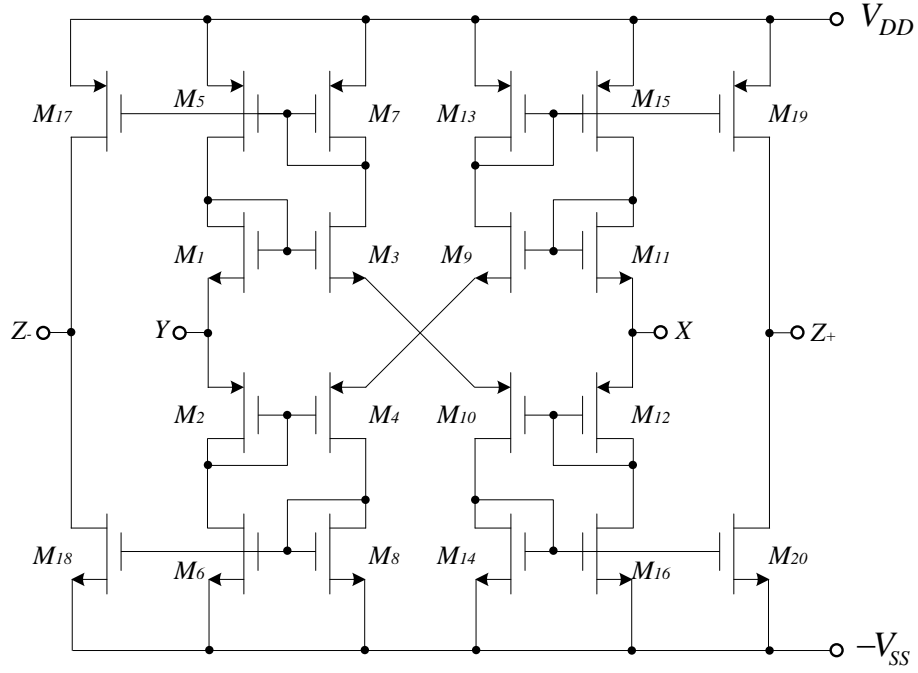


Şekil 2.10: CCIII'nın sembolü.

CCIII elemanın terminalleri arasındaki uç bağıntıları Denklem (2.4)'te verildiği gibidir. Şekil 2.11'de CCIII elemanın MOSFET tabanlı iç yapısı verilmiştir.

Literatürde CCIII kullanılarak tasarlanmış filtre devrelerine (Herencsar ve diğ. 2013) (Lattenberg ve diğ. 2002) ve diğer uygulamalarına (Shen-Iuan ve Ching-Yuan 1996) veya farklı özelliklerde tasarlanmış CCIII'lar (Minaei ve diğ. 2002) görmek mümkündür.

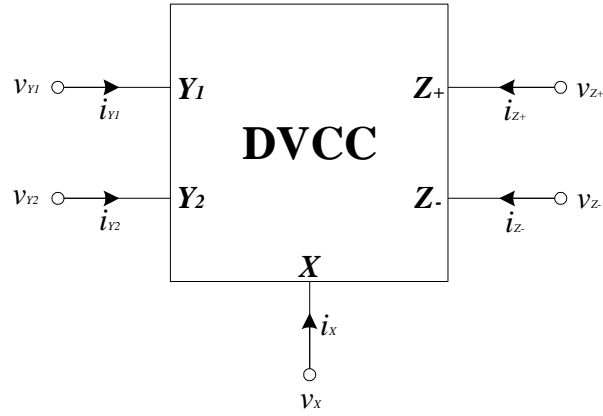
$$\begin{bmatrix} i_Y \\ i_{Z+} \\ i_{Z-} \\ v_X \end{bmatrix} = \begin{bmatrix} 0 & -1 \\ 0 & 1 \\ 0 & -1 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} v_Y \\ i_X \end{bmatrix} \quad (2.4)$$



Şekil 2.11: CCII'nin iç yapısı.

2.2.4 Diferansiyel Gerilim Akım Taşıyıcı

DVCC'nin sembolü Şekil 2.12'de görülmektedir. DVCC'nin \$Y_1, Y_2, X, Z_+\$ ve \$Z_-\$ olmak üzere beş terminali bulunmaktadır. DVCC, \$Z_-\$ çıkışının bulunmaması durumunda pozitif çıkışlı DVCC (DVCC+) olarak adlandırılırken, \$Z_+\$ çıkışının bulunmaması durumunda ise negatif çıkışlı DVCC (DVCC-) olarak adlandırılır.

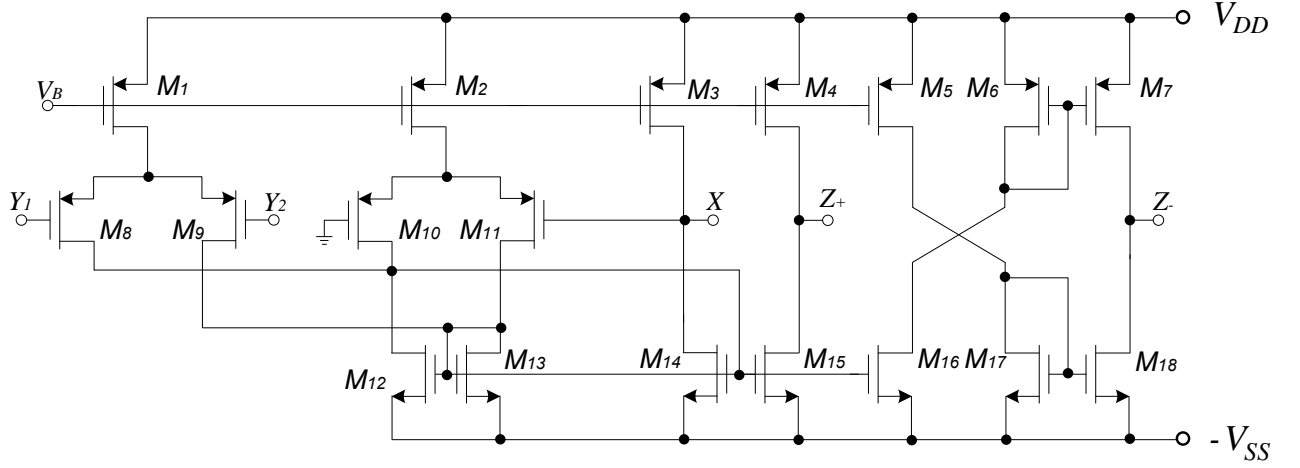


Şekil 2.12: DVCC'nin sembolü.

DVCC özellikle yüzen girişlerin kullanıldığı çok yönlü bir akım taşıyıcıdır. DVCC elemanın girişleri ve çıkışları arasındaki uç bağıntıları Denklem (2.5)'te verildiği gibidir. Denklem (2.5)'te gösterilen bağıntılardan anlaşıldığı üzere Y terminallerinde iki adet sonsuz empedans vardır. Bu yüksek empedanslar DVCC'nin Y_1 ve Y_2 terminallerinden akım akmamasını sağlamaktadır. DVCC tasarımındaki asıl hedef, diferansiyel gerilim girişi olan bir akım taşıyıcı elde etmek olduğu için; aktif blok X terminalindeki gerilim Y_1 ve Y_2 terminallerindeki gerilimin farkına eşit olacak şekilde tasarlanmıştır. DVCC elemanın MOSFET tabanlı iç yapısı Şekil 2.13'de verilmiştir.

Literatürde DVCC kullanılarak tasarlanmış integral ve türev alıcı devreler (Minaei 2004), kapasite çarpma devreleri (Montree ve Winai 2007) ve çok sayıda filtre tasarımlarının (Ansari 2011)(Anupama ve Goel 2015) (Chen ve diğ. 2011) (Dixit 2009) (Dixit ve diğ. 2014) (Minaei ve diğ. 2003) (Minaei ve Temizyurek 2003) (Siripruchyanun ve diğ. 2007) (Sökmen ve Alçı 2014) (Upadhyay ve Pal 2014) (Yuce 2009) bulunduğu makaleler vardır.

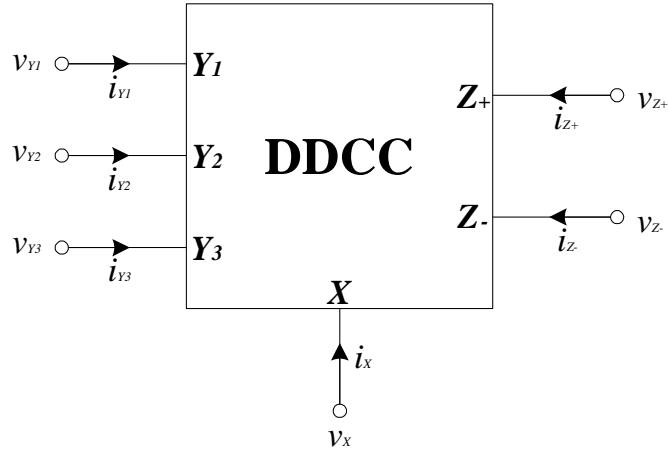
$$\begin{bmatrix} i_{Y1} \\ i_{Y2} \\ i_{Z+} \\ i_{Z-} \\ v_X \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & -1 \\ 1 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_{Y1} \\ v_{Y2} \\ i_X \end{bmatrix} \quad (2.5)$$



Şekil 2.13: DVCC'nin iç yapısı.

2.2.5 Diferansiyel Fark Alan Akım Taşıyıcı

DDCC'nin sembolü Şekil 2.14'de görülmektedir. DDCC'nin Y_1, Y_2, Y_3, X, Z_+ ve Z_- olmak üzere altı terminali bulunmaktadır. Literatürde, DDCC'nin çıkışı olan Z_- terminalinin bulunmaması durumunda pozitif çıkışlı DDCC (DDCC+) ve Z_+ terminalinin bulunmaması durumunda negatif çıkışlı DDCC (DDCC-) olarak adlandırılırlar.



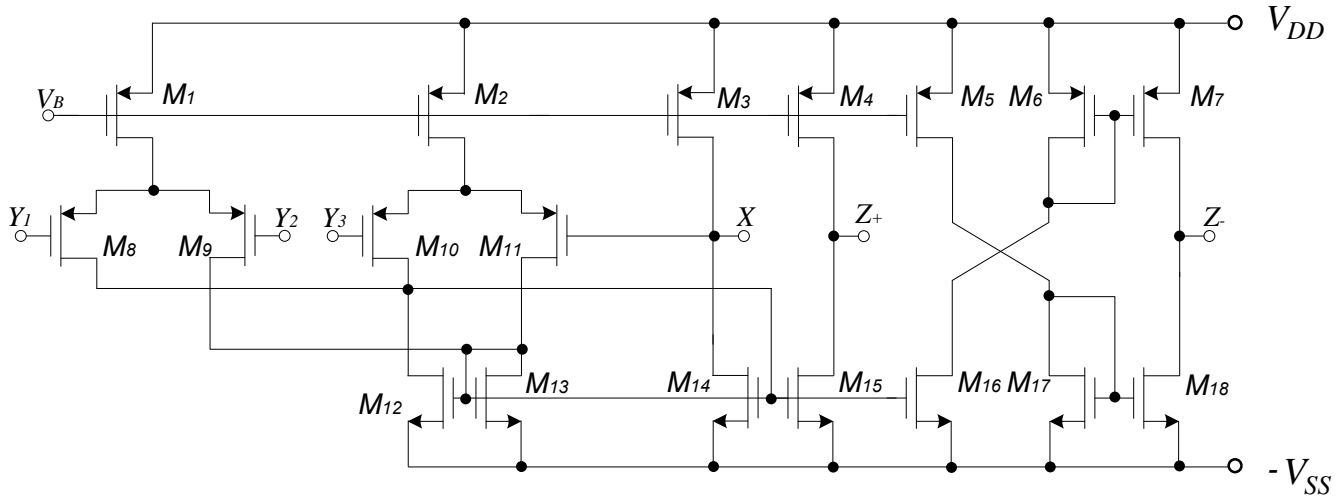
Şekil 2.14: DDCC'nin sembolü.

DDCC elemanın girişleri ve çıkışları arasındaki uç bağıntıları Denklem (2.6)'da verildiği gibidir. Denklem (2.6)'da gösterilen bağıntılardan anlaşıldığı üzere üç adet sonsuz empedans terminaline sahiptir. Bu yüksek empedans

DDCC'nin Y_1 , Y_2 ve Y_3 terminallerinden akım akmamasını sağlamaktadır. DDCC tasarımına göre X terminalindeki gerilim, Y_1 ve Y_3 terminallerindeki gerilimin toplamından Y_2 terminalindeki gerilimin çıkarılmasına eşit olmaktadır.

$$\begin{bmatrix} i_{Y1} \\ i_{Y2} \\ i_{Y3} \\ i_{Z+} \\ i_{Z-} \\ v_X \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & -1 \\ 1 & -1 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_{Y1} \\ v_{Y2} \\ v_{Y3} \\ i_X \end{bmatrix} \quad (2.6)$$

DDCC elemanının MOSFET tabanlı iç yapısı Şekil 2.15'de verilmiştir (Chiu ve diğ. 1996). Literatürde DDCC kullanılarak tasarlanmış devrelere veya farklı özelliklerde tasarlanmış DDCC'lere sıkça rastlamak mümkündür. Bunlardan bazıları analog filtreler (Chang ve diğ. 2006) (Metin ve diğ. 2014) (Dixit ve diğ. 2013) (Metin ve diğ. 2007) (Torteachai ve Kumngern 2011), analog çarpma ve bölme devresi (Torteachai ve diğ. 2011), tam dalga doğrultucu devresi (Kumngern ve diğ. 2009), negatif yüzen direnç devresi (Jianping ve diğ. 2004), sentetik bobin devresi (İbrahim ve diğ. 2011) osilatörler (Chaturvedi ve Maheshwari 2011) (Mohan ve Garg 2012) ve diğer uygulamalardır (İbrahim ve Kuntman 2002) (Udorn ve diğ. 2011).



Şekil 2.15: DDCC'nin iç yapısı.

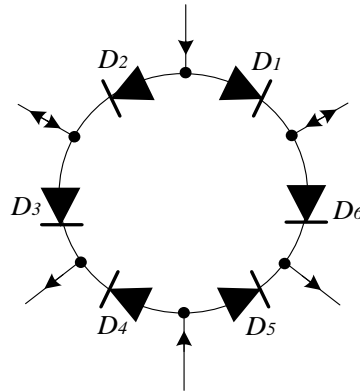
2.3 Translineer Devre Prensibi

Translineer, ileri kutuplanmış p-n eklemlerinin geçiş iletkenliği katsayıları (transkondüktansları) ile kollektör akımlarının doğrusal (lineer) bir ilişki içerisinde olduğunu gösteren bir kelimedir (Gilbert 1975). Bu doğrusal ilişki Denklem (2.7)'de gösterilmiştir. Translineer prensibi ilk olarak 1975 yılında Barrie Gilbert tarafından ortaya atılmıştır. Bu prensip için p ve n eklemlerinden oluşan ileri yönde kutuplanmış yarı iletken elemanların kapalı bir çevrim oluşturması ve bu kapalı çevrim içerisindeki saat yönündeki eklem sayısının, saat yönünün tersindeki eklem sayısına eşit olması gerekmektedir. Translineer prensibi diyot, BJT ve MOSFET gibi yarı iletken elemanların akımları ve gerilimleri arasındaki ilişkiye dayanmaktadır. Denklem (2.7)'deki ifadenin integrali alındığında ise akım ve gerilim arasındaki üstel ilişki Denklem (2.8) görülmektedir.

$$g_m = \frac{dI}{dV} = aI \quad (2.7)$$

$$I = be^{(aV)} \quad (2.8)$$

Denklem (2.7)'de ve Denklem (2.8)'de verilen a ve b ifadeleri devre elemanlarının karakteristik özelliklerinden elde edilen değişkenlerdir. Diyotlardan oluşan Şekil 2.16'daki yapı incelendiğinde D_1 , D_4 ve D_6 diyotları saat yönündeki eklemeler olarak kabul edilecek olursa, D_2 , D_3 ve D_5 diyotları ise saat yönünün tersindeki eklemeler olmaktadır. Diyotların kutuplanabilmesi için gereken şartların sağlandığı varsayılmıştır. Kirchhoff'un gerilim kanunu kullanılarak Denklem (2.9) yazılabilir.



Şekil 2.16: p-n eklemlerden oluşan kapalı çevrim.

$$v_{D1} + v_{D4} + v_{D6} = v_{D2} + v_{D3} + v_{D5} \quad (2.9)$$

Denklem (2.10)'da gösterilen diyotun karakteristik denkleminde ileri yönde kutuplanmış p-n eklemde I_S değeri üstel terime göre çok düşük olduğundan ifadedeki 1 terimi ihmal edilebilir. Bu durumda diyot gerilimi v_D Denklem (2.11)'deki gibi elde edilir. Burada V_T sıcaklığa bağlı gerilimi, i_D diyot akımını ve I_S ise diyodun saturasyon akımını belirtmektedir.

$$i_D = I_S \cdot (e^{v_D/V_T} + 1) \quad (2.10)$$

$$v_D = V_T \ln \left(\frac{i_D}{I_S} \right) \quad (2.11)$$

Denklem (2.9)'daki diyot gerilimleri yerine Denklem (2.11)'deki ifade yazılırsa,

$$V_T \left[\ln \left(\frac{i_{D1}}{I_S} \right) + \ln \left(\frac{i_{D4}}{I_S} \right) + \ln \left(\frac{i_{D6}}{I_S} \right) \right] = V_T \left[\ln \left(\frac{i_{D2}}{I_S} \right) + \ln \left(\frac{i_{D3}}{I_S} \right) + \ln \left(\frac{i_{D5}}{I_S} \right) \right] \quad (2.12)$$

elde edilir.

Denklem (2.12)'de aynı ortamda ve eş diyotlar kullanılarak çalışmanın gerçekleştirildiği kabul edilir ve gerekli matematiksel işlemler yapılırsa Denklem (2.13) elde edilir.

$$i_{D1} \cdot i_{D4} \cdot i_{D6} = i_{D2} \cdot i_{D3} \cdot i_{D5} \quad (2.13)$$

Saat yönündeki diyotların akım değerlerinin çarpımı, saat yönünün tersinde bulunan diyotların akım değerlerinin çarpımına eşit olduğu Denklem (2.13)'den anlaşılmaktadır.

Literatürde translineer devreleri statik ve dinamik translineer devreler olarak iki gruba ayrılmaktadır.

2.3.1 Statik Translineer Devreler

Statik translineer devrelerine ait transfer fonksiyonları ideal olarak frekanstan bağımsızdır ve oluşturulan kapalı çevrimde kullanılan eleman çeşidine göre

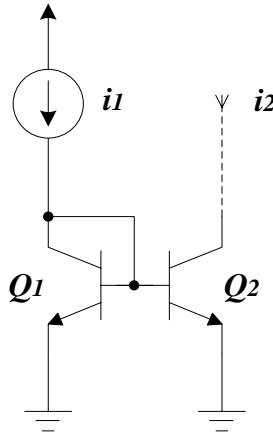
sınıflandırılmaktadır. Kapalı çevrimin tüm elemanları BJT ise bu devrelere BJT translineer devreler, eğer elemanların tamamı MOSFET ise bu devrelere de MOSFET translineer devreler denir. İki elemanında kullanıldığı devreler literatürde BiCMOS translineer devreler olarak adlandırılmaktadır.

2.3.1.1 BJT Tabanlı Translineer Devreler

BJT'li translineer devreler translineer çevrimin elemanlarının tamamen BJT'lerden oluştuğu devrelerdir. Bu devrelerde, Denklem (2.14)'te gösterildiği gibi transistörün kollektör akımı ile baz-emiter uçları arasındaki potansiyel farkın arasında üstel bir ilişki olduğu görülmektedir. Denklem (2.14)'te i_C kollektör akımını, I_S saturasyon akımını, v_{BE} beyz- emiter arasındaki gerilim farkını ve V_T ise sıcaklığa bağlı gerilimi göstermektedir.

$$i_C = I_S \cdot e^{v_{BE}/V_T} \quad (2.14)$$

Şekil 2.17'de translineer prensibin ortaya atılmasından çok daha önceleri keşfedilmiş ve literatürde çok yaygın bir şekilde kullanılan basit BJT akım aynası gösterilmiştir. Literatürde çok sık karşımıza çıkan bu akım aynasının çalışma mantığı aslında translineer prensip ile de açıklanabilir. Şekil 2.17'de gösterilen akım aynasının iki transistörü aslında oluşturulabilecek en az sayıda elemanla translineer çevrim oluşturmaktadır. Bu çevrimdeki gerilim ifadeleri Denklem (2.15)'te gösterildiği gibidir.



Şekil 2.17: Basit akım aynası devresi.

$$v_{BE1} = v_{BE2} \quad (2.15)$$

Denklem (2.14)'te verilen BJT'nin karakteristik denkleminde (early etkisi ihmal edilmiştir.) v_{BE} Denklem (2.16)'deki gibi bulunur.

$$v_{BE} = V_T \ln \left(\frac{i_C}{I_S} \right) \quad (2.16)$$

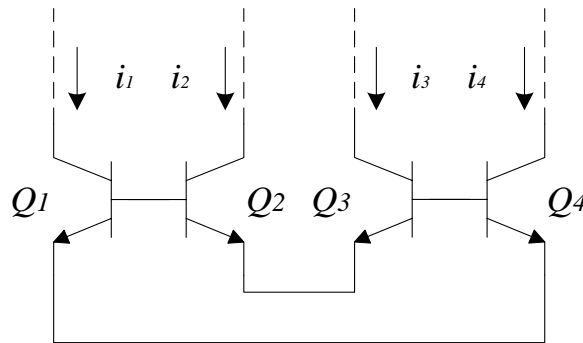
Denklem (2.15)'deki v_{BE} ifadeleri yerine Denklem (2.16)'teki eşitlik yazılır, her iki transistörün aynı ortamda ve eş olduğu kabul edilirse ve gerekli matematiksel işlemler yapılırsa Denklem (2.17) ve Denklem (2.18) elde edilir.

$$V_T \ln \left(\frac{i_1}{I_S} \right) = V_T \ln \left(\frac{i_2}{I_S} \right) \quad (2.17)$$

$$i_1 = i_2 \quad (2.18)$$

Denklem (2.18)'de görüldüğü üzere aynı ortamda, ideal şartlarda ve akım kazancı $\beta = \infty$ olan transistörler kullanıldığında Q_1 ve Q_2 transistörlerinin kollektör akımları birbirine eşittir. Dolayısıyla Şekil 2.17'deki devrede verilen i_1 ve i_2 akımları birbirine eşit olmaktadır.

Şekil 2.18'de gösterilen dört transistörlü translineer çevrim içeren bir BJT translineer yapıyı inceleyelim. Matematiksel işlemler Şekil 2.18'deki devrede bulunan tüm transistörleri ileri aktif bölgede çalıştıracak gerekli akım ve gerilim şartlarının sağlandığı varsayılarak yapılmıştır.



Şekil 2.18: Dört transistörlü translineer devre.

$$v_{BE1} + v_{BE3} = v_{BE2} + v_{BE4} \quad (2.19)$$

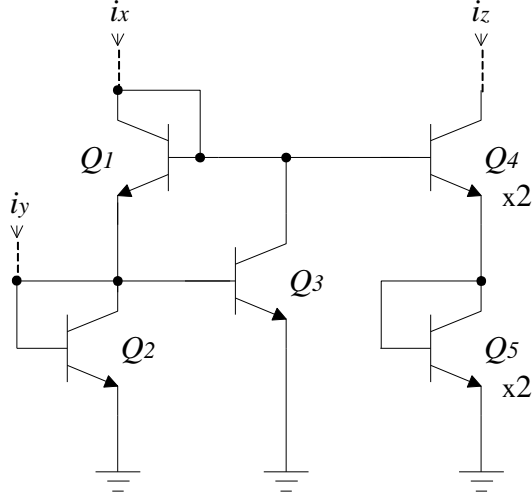
$$V_T \ln\left(\frac{i_1}{I_S}\right) + V_T \ln\left(\frac{i_3}{I_S}\right) = V_T \ln\left(\frac{i_2}{I_S}\right) + V_T \ln\left(\frac{i_4}{I_S}\right) \quad (2.20)$$

$$i_1 \cdot i_3 = i_2 \cdot i_4 \quad (2.21)$$

Yukarıdaki denklemlerden anlaşılacağı gibi Q_1 ve Q_3 transistörlerinin kollektör akımlarının çarpımı, Q_2 ve Q_4 transistörlerinin kollektör akımlarının çarpımına eşittir.

Şekil 2.17'de ve Şekil 2.18'de gösterilen devrelerin aksine translineer devreler her zaman tek bir çevrim içermeyebilirler. Bazı translineer devrelerin iki veya daha fazla translineer çevrim içermesi de mümkündür. Şekil 2.19'daki devre incelenecek olursa devrede iki adet translineer çevrim olduğu görülecektir. Bunlardan birincisi Denklem (2.22)'de akım ilişkileri gösterilen Q_2 ve Q_3 transistörlerinin oluşturduğu çevrim ikincisi ise Denklem (2.23)'de akım ilişkileri gösterilen Q_1 , Q_2 , Q_4 ve Q_5 transistörlerinin oluşturduğu çevrimdir. Denklemlerde gösterilen Q_4 ve Q_5 transistörlerinin kollektör akımları, diğer transistörlere göre farklıdır. Çünkü kollektör akımını belirleyen saturasyon akımı transistörün emiter alanı ile doğru orantılıdır. farklı olmasının sebebi Şekil 2.19'da belirtildiği üzere bu transistörlerin emiter alanlarının diğer transistörlerden farklı olmasıdır. Bu farklılık saturasyon akımı I_S 'nin emiter alanı ile doğru orantılı olmasından kaynaklanmaktadır. Bu doğru orantı Denklem (2.22)'de gösterilmiştir. Denklem (2.22)'de A_E emiter alanını, q elektron yükünün büyüklüğünü, D_n bazdaki elektron yayınımlarını, n_i^2 sıcaklığın etkisini ve W ise etkin baz genişliğini ifade etmektedir.

$$I_S = \frac{A_E q D_n n_i^2}{N_A W} \quad (2.22)$$



Şekil 2.19: İki çevrimli bir translineer devre.

$$i_2 = i_3 \text{ ve } i_1 \cdot i_2 = \frac{i_4}{2} \cdot \frac{i_5}{2} \quad (2.23)$$

$$i_4 = i_5 = i_Z \quad (2.24)$$

$$i_1 = i_X - i_3 = i_X - i_2 \quad (2.25)$$

$$i_2 = i_1 + i_Y = i_X - i_2 + i_Y \quad (2.26)$$

Denklem (2.24)-(2.26) arasındaki denklemlerde ise Q_1 , Q_2 , Q_4 ve Q_5 transistörlerinin kollektör akımları ile i_X , i_Y ve i_Z akımları arasındaki eşitlikler gösterilmiştir. Bu denklemler yardımıyla Q_1 ve Q_2 transistörlerinin kollektör akımları sırasıyla Denklem (2.27) ve Denklem (2.28)'de verilmiştir.

$$i_1 = \frac{i_X - i_Y}{2} \quad (2.27)$$

$$i_2 = \frac{i_X + i_Y}{2} \quad (2.28)$$

$$\left(\frac{i_X + i_Y}{2}\right) \cdot \left(\frac{i_X - i_Y}{2}\right) = \frac{i_Z^2}{4} \quad (2.29)$$

$$i_Z = \sqrt{i_X^2 - i_Y^2} \quad (2.30)$$

Denklem (2.23)'deki akım değerleri yerine Denklem (2.24), Denklem (2.27) ve Denklem (2.28)'deki ifadeler yazılırsa çıkış akımı olan i_Z akımı Denklem (2.30)'daki

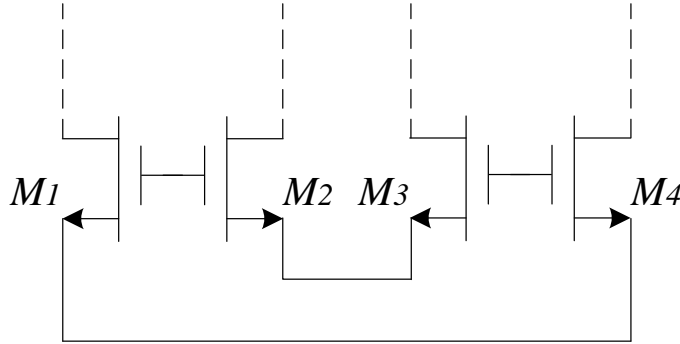
gibi elde edilir. Denklem (2.30)'da görüldüğü gibi Şekil 2.19'daki devrenin çıkışında vektörel fark alma işlemi yapılmıştır. Bu devre sadece i_x 'in ve i_y 'nin sıfırdan büyük olduğu durumlarda çalışmaktadır, bu yüzden bu devre tek bölgeli çalışan bir devredir.

2.3.1.2 MOSFET Tabanlı Translineer Devreler

MOSFET translineer devreler, translineer çevrimin elemanlarının tamamen MOSFET'lerden oluştuğu devrelerdir. Denklem (2.31) doyum modunda çalışan bir MOSFET'in transistörün akım gerilim ilişkini göstermektedir. Bu denklemde transistörün kanal boyu modülasyon etkisi ihmal edilmiştir.

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_t)^2 \quad (2.31)$$

Burada I_D MOSFET'in D ucundaki akımı, V_t transistörün eşik gerilimini, $k'_n = \mu_n C_{OX}$ sabit bir katsayıyı, v_{GS} transistörün G ve S uçları arasındaki potansiyel farkını ve W/L ise MOSFET'in en ve boy oranını ifade eder.



Şekil 2.20: Dört MOS transistörlü translineer devre.

Şekil 2.20'de gösterilen dört transistörlü MOSFET translineer devreyi inceleyecek olursak, Kirchhoff'un gerilim kanunu kullanılarak transistörlerin G ve S uçlarındaki gerilimleri Denklem (2.32)'deki gibi yazılabilir.

$$v_{GS1} + v_{GS3} = v_{GS2} + v_{GS4} \quad (2.32)$$

Denklem (2.31)'den v_{GS} ifadesi Denklem (2.33)'teki gibi elde edilebilir.

$$v_{GS} = V_t + \sqrt{\frac{2i_D}{\left(\frac{W}{L}\right)k'_n}} \quad (2.33)$$

Denklem (2.33)'te elde edilen v_{GS} Denklem (2.32)'de yerine yazılırsa Denklem (2.34) elde edilir.

$$V_t + \sqrt{\frac{2i_{D1}}{\left(\frac{W}{L}\right)k'_n}} + V_t + \sqrt{\frac{2i_{D3}}{\left(\frac{W}{L}\right)k'_n}} = V_t + \sqrt{\frac{2i_{D2}}{\left(\frac{W}{L}\right)k'_n}} + V_t + \sqrt{\frac{2i_{D4}}{\left(\frac{W}{L}\right)k'_n}} \quad (2.34)$$

Şekil 2.20'deki devrede bulunan tüm transistörlerin aynı ortamda ve eş transistörler olduğu kabul edilirse, Denklem (2.34)'teki ifade Denklem (2.35)'te verildiği gibi yazılabilir.

$$\sqrt{i_{D1}} + \sqrt{i_{D3}} = \sqrt{i_{D2}} + \sqrt{i_{D4}} \quad (2.35)$$

2.3.1.2.1 Zayıf evirtim bölgesinde çalışan MOS transistörler

Şekil 2.20'de gösterilen devrede bulunan tüm transistörler zayıf evirtim bölgesinde çalıştırılırsa transistörlerin akım gerilim ilişkisi Denklem (2.36)'teki gibi olmaktadır.

$$i_D \cong I_0 \cdot e^{v_{GS}/V_t} \quad (2.36)$$

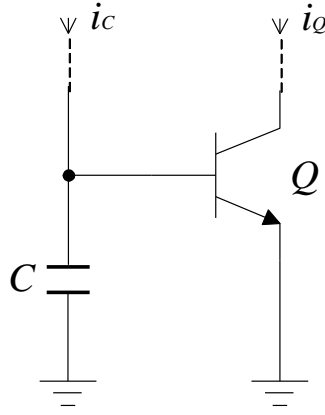
Denklem (2.36)'teki ifadede görüldüğü üzere bir önceki bölümde incelenen BJT transistörün akım gerilim ilişkisi ile zayıf evirtim bölgesinde çalışan MOSFET transistörlerin akım-gerilim ilişkisi arasında çok büyük bir benzerlik vardır. Dolayısıyla Şekil 2.20'de gösterilen devrenin tüm transistörlerinin zayıf evirtim bölgesinde çalışması durumunda transistörlerin akımları arasındaki ilişki Denklem (2.37)'deki gibi olacaktır.

$$i_{D1} \cdot i_{D3} = i_{D2} \cdot i_{D4} \quad (2.37)$$

Denklem (2.37)'de görüldüğü gibi transistörlerinin tamamının zayıf evirtim bölgesinde çalışan bir MOSFET'li translineer devre, BJT'li translineer devre özelliği gösterir.

2.3.2 BJT Tabanlı Dinamik Translineer Devreler

Dinamik translineer devrelerin kapalı çevriminden elde edilen transfer fonksiyonu frekansla değişmektedir. Yani bu devreler, frekansa bağlı devrelerdir. Bu devrelerin diğer translineer devrelerden farkı, çevrim içerisinde frekansa duyarlılığı sağlayan en az bir eleman olmasıdır. Dinamik bir BJT'li translineer devre en basit haliyle Şekil 2.21'de görülmektedir.



Şekil 2.21: Dinamik translineer devrenin temel yapısı.

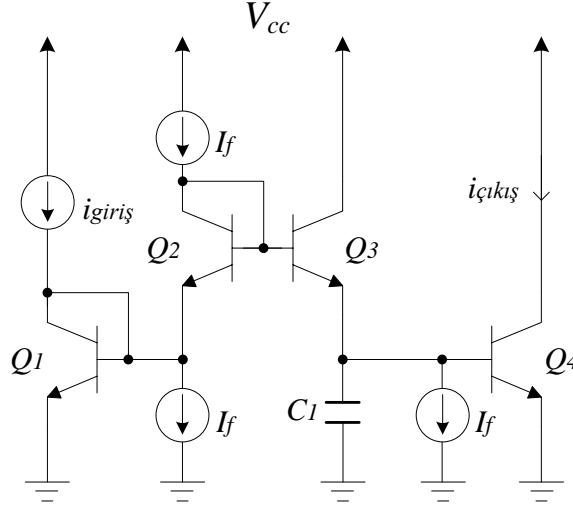
Devrenin matematiksel analizi sonucunda Denklem (2.39) elde edilebilir.

$$i_c = CV_T \frac{i_Q}{I_S} \quad (2.39)$$

Burada i_c kondansatör üzerinden geçen akımı, i_Q transistörün kollektör akımını, C kullanılan kondansatörün değerini ve V_T ise sıcaklığa bağlı gerilimi ifade eder. Denklem (2.39) düzenlendiğinde Denklem (2.40) elde edilir.

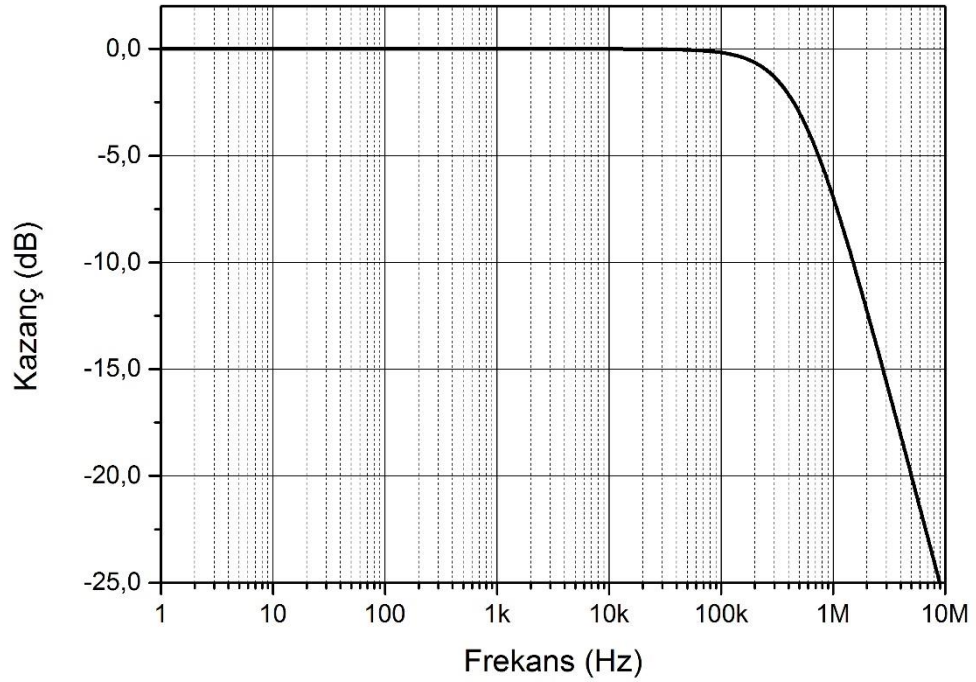
$$CV_T i_Q = i_c I_S \quad (2.40)$$

Literatürde süzgeç tasarımında kullanılan dinamik translineer devreler özellikle logaritmik ortam süzgeçlerinde sıkça kullanılmaktadır. Logaritmik ortam süzgeçlerine bir örnek Şekil 2.22'de verilmiştir (Arslanalp, 2003).



Şekil 2.22: Logaritmik ortam süzgeci.

Logaritmik ortam süzgeci devresinin PSpice programı yardımıyla benzetimi yapılmıştır. Benzetimde kullanılan parametreler $I_f = 10\mu A$, $i_{giriş} = 5\mu A$, $V_{CC} = 3V$ ve $C_1 = 123pF$ olarak seçilmiş ve BJT olarak $\beta = 1000$ olan varsayılan transistör kullanılmıştır. Benzetim sonucu elde edilen frekans cevabı Şekil 2.23'te verilmiştir. Frekans cevabından anlaşıldığı üzere devre $f_o = 500k Hz$ olmak üzere alçak geçiren süzgeç karakteristiğine sahiptir.



Şekil 2.23: Logaritmik ortam süzgecine ait genlik frekans cevabı.

3. TEK BÖLGELİ ÇARPMA VE AKIM AYIRICI DEVRELERİNİN TASARIMI

Analog devreler farklı işaretlerin işlendiği ve faydalandığı devrelerdir. Bu devrelerde işlenen işaretin cinsi devrelerin çalışma modunu belirlemektedir. Devrede işlenen işaret gerilim ise bu devrelere gerilim modlu devreler, işlenen işaret akım ise akım modlu devreler adı verilmektedir. İşlenen işaretin ne olduğuna karar vermek için farklı yöntemler vardır. Bunlardan ilki giriş ve çıkış işaretinin ne olduğuna bakılmasıdır. İkincisi kontrol sinyalinin ne olduğuna bakılmasıdır. Üçüncüsü ise tasarım esnasında kullanılan dominant işaretin ne olduğuna bakılmasıdır. Örneğin; Tasarım aşamasında durum uzayı sentez yöntemi kullanıldığında durum değişkenleri devrenin çalışma modunu belirlemektedir. Durum değişkenleri akım cinsinden seçilirse devre akım modlu olur, gerilim cinsinden seçilirse gerilim modlu olur. Bu tez kapsamında, akım modlu devreler üzerine çalışmalar yapılmıştır.

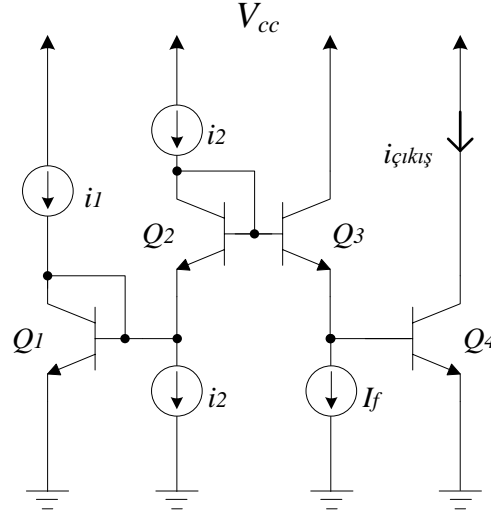
Bu bölümde, tez kapsamında faydalanılan tek bölgeli çarpma devreleri ve akım ayırıcı devreler incelenecektir. İncelenecek ilk devre tek bölgeli akım modlu çarpma devresidir. Tek bölgeli akım modlu çarpma devresi translineer prensip kullanılarak oluşturulan BJT tabanlı bir devredir. Bu devreden esinlenerek MOSFET tabanlı akım modlu çarpma devresi tasarlanmıştır. Bu devrede MOSFET'ler zayıf evirtim bölgesinde çalıştırılmaktadır. MOSFET'lerin bu bölgede çalıştırılmasının amacı zayıf evirtim bölgesinde MOSFET'lerin BJT karakteristiği göstermesidir.

Bu bölümde incelenecek diğer bir devre ise akım ayırıcı devresidir. Literatürde akım ayırıcı devre mimarileri diferansiyel AB sınıfı çalışmalarda yaygın olarak kullanılmaktadır. Aktif blok kullanılarak tasarlanmış yeni bir akım ayırıcı devresinin tasarımı bu bölümde yapılacaktır. Tasarlanan bu devrenin diğer akım ayırıcılara göre bazı üstün yanları vurgulanacaktır.

3.1 Tek Bölgeli Akım Modlu Çarpma Devresi Tasarımı

Bu kısımda, literatürde sıkça karşılaşılan tek bölgeli akım modlu çarpma devresi olarak, BJT tabanlı tek bölgeli akım modlu çarpma devresi incelenecektir.

Şekil 3.24'te gösterilen bu devre translineer devre prensibi ile çalışmaktadır. Bu devrenin matematiksel analizini kolaylaştırmak için bazı varsayımlar yapılmıştır. Akım kazancını ifade eden β değerinin sonsuz, yani kollektör akımlarının emiter akımlarına eşit olduğu kabul edilmiştir. Aynı zamanda, devredeki tüm transistörlerin varsayılan transistör, eş transistör ve aynı ortamda olduğu varsayılmıştır. Kullanılan akım kaynakları idealdir.



Şekil 3.24: BJT tabanlı tek bölgeli akım modlu çarpma devresi

Şekil 3.24'te verilen dört NPN transistör içeren tek bölgeli akım modlu çarpma devresindeki her bir transistörün akımları sırasıyla Denklem (3.1) - Denklem (3.4)'te görüldüğü gibidir.

$$i_{C1} = i_{E1} = i_1 \quad (3.1)$$

$$i_{C2} = i_{E2} = i_2 \quad (3.2)$$

$$i_{C3} = i_{E3} = I_f \quad (3.3)$$

$$i_{C4} = i_{E4} = i_{\text{çıkış}} \quad (3.4)$$

Q_1 , Q_2 , Q_3 ve Q_4 transistörlerinin oluşturduğu translineer çevrimden v_{BE} gerilimleri Denklem (3.5) ve Denklem (3.6)'daki gibi yazılabilir.

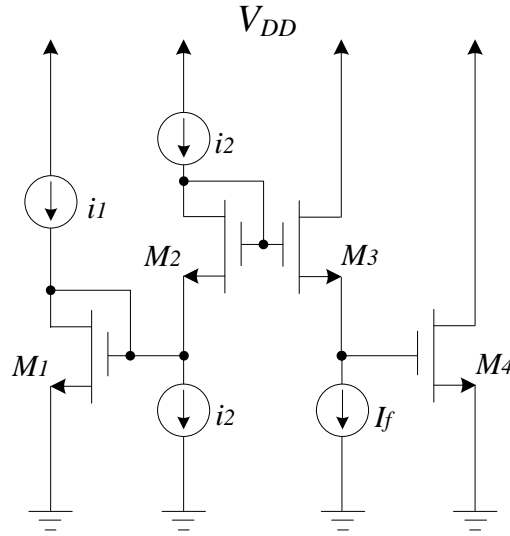
$$v_{BE1} + v_{BE2} = v_{BE3} + v_{BE4} \quad (3.5)$$

$$V_T \ln \left(\frac{i_1}{I_S} \right) + V_T \ln \left(\frac{i_2}{I_S} \right) = V_T \ln \left(\frac{I_f}{I_S} \right) + V_T \ln \left(\frac{i_{\text{çıkış}}}{I_S} \right) \quad (3.6)$$

Transistörlerin eş ve aynı ortamda olduğunu kabul ettiğimiz için bütün transistörlerin V_T ve I_S değerleri aynı olacağından, Denklem (3.6)'da gerekli sadeleştirme işlemleri yapıldıktan sonra Denklem (3.7) elde edilir. Denklem (3.7)'de gösterildiği üzere p-n eklemeleri saat yönünde olan BJT'lerin akımlarının çarpımı, eklemeleri saat yönünün tersindeki BJT'lerin akımlarının çarpımına eşittir. Bu denklemden çıkış akımı diğer akımların çarpımı olarak elde edilmiştir. Ancak bu devrenin çalışabilmesi için tüm akımların sıfırdan büyük olması gerekmektedir. Bu gereksinim devrenin tek bölgeli çalışmasını ifade eder.

$$i_{\text{çıkış}} = \frac{i_1 \cdot i_2}{I_f} \quad (3.7)$$

Bu tez çalışmasında, BJT'ler yerine zayıf evrtim bölgesinde çalışan MOSFET'ler kullanılmış ve Şekil 3.25'teki devre elde edilmiştir. Bu durumda transistörlerin D ucu akımları arasındaki ilişki Denklem (3.8)'deki gibi olacaktır.

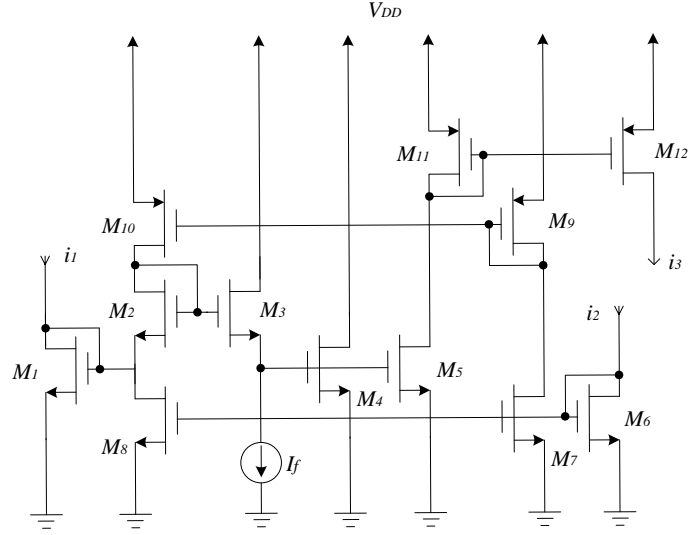


Şekil 3.25: MOSFET tabanlı tek bölgeli akım modlu çarpma devresi

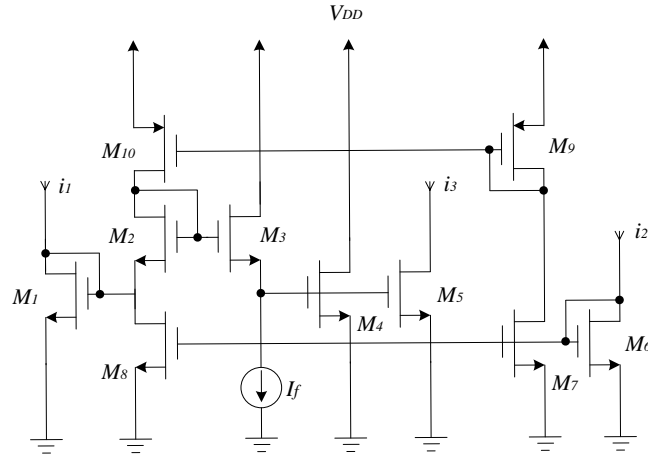
$$i_{D1} \cdot i_{D2} = i_{D3} \cdot i_{D4} \quad (3.8)$$

Tasarlanan bu devredeki i_1 ve i_2 akımları, tek bölgeli akım modlu çarpma devresinin giriş akımları olacaktır. i_2 akımının devreye girmesi hem de devreden çekilmesi gerekmektedir. Bu durumda, devrede kullanılacak olan akım kaynağı sayısı artış gösterecektir. M_2 transistörünün D ve S ucunda bulunan akım kaynaklarını ortadan kaldırmak için MOSFET tabanlı tek bölgeli akım çarpma devresine

Şekil 3.26'da gösterilen M_6, M_7, M_8, M_9 ve M_{10} transistörlerinden oluşan akım aynaları eklenmiştir. Bu sayede i_2 giriş akımının da i_1 gibi tek bir yerden devreye verilmesi sağlanmıştır. Şekil 3.26'da gösterilen M_5 transistörü, M_4 transistörünün akımını kopyalamak için kullanılmıştır. M_{11} ve M_{12} transistörleri ise çıkış akımının yönünü değiştirmek için kullanılmıştır.



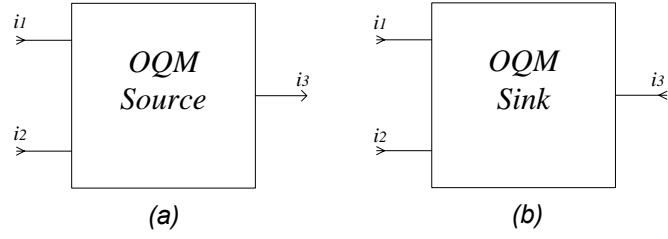
(a)



(b)

Şekil 3.26: MOSFET tabanlı eklemeye yapılmış tek bölgeli akım modlu çarpma devresi a) akım veren b) akım çeken

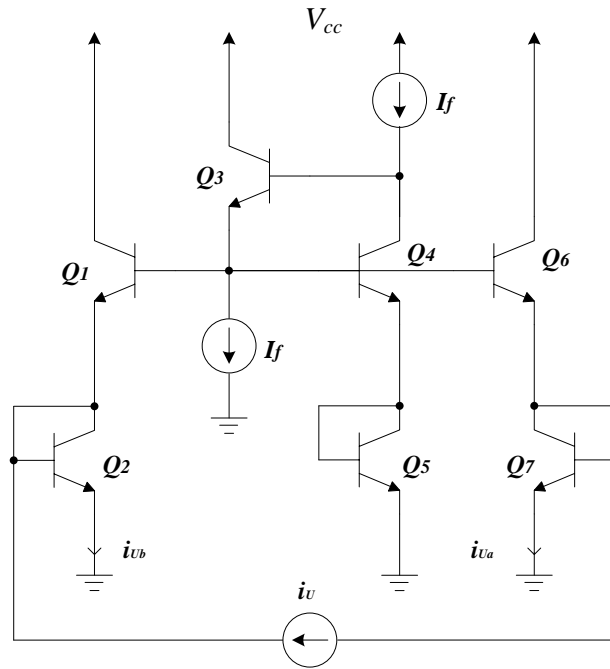
Şekil 3.26'da devre yapıları gösterilen tek bölgeli çarpma devresinin blok gösterimi Şekil 3.27'de verilmiştir. Blok diyagramda görülen i_1 ve i_2 akımları giriş akımlarını, i_3 akımı ise çıkış akımını ifade etmektedir.



Şekil 3.27: Tek bölgeyi akım modlu çarpma devresi blok gösterimi a) Akım veren b) Akım çeken

3.2 Akım Ayırıcı Devresi Tasarımı

Akım modlu, diferansiyel AB sınıfı devre yapısında, giriş sinyali i_U akımını uygun bir devre tarafından işlenmelidir. Bu akım devrenin çıkışında i_{Ua} ve i_{Ub} olmak üzere iki sinyale ayrılır. Bu sinyaller daima pozitif değerlerde olmalıdır. Bu ayırma işlemini yapan devrelere akım ayırıcı devreler denilmektedir. Şekil 3.28'de gösterilen BJT tabanlı akım ayırıcı devresindeki transistörlerin ideal ve eş olduğu kabul edilerek analizi yapılmıştır.



Şekil 3.28: BJT tabanlı akım ayırıcı devre.

Devreye Kirchhoff'un akımlar kanunu uygulandığında, Q_1 ve Q_6 transistörlerinin kollektör akımları Denklem (3.3) ve Denklem (3.4)'teki gibi elde edilir. Translineer çevrimden elde edilen Denklem (3.5)'te, Denklem (3.3) ve

Denklem (3.4)'te verilen eşitlikler yerine yazılır ve gerekli sadeleştirme işlemleri yapılırsa Denklem (3.6) elde edilmiş olur. Transistörlerin varsayılan ve $\beta = \infty$ olduğu kabul edilirse, kollektör ve emiter akımları birbirine eşit olur. Dolayısıyla Denklem (3.6)'daki kollektör akımları, Denklem (3.7)'deki gibi ifade edilebilir.

$$i_{C1} = i_{C2} - i_U \quad (3.3)$$

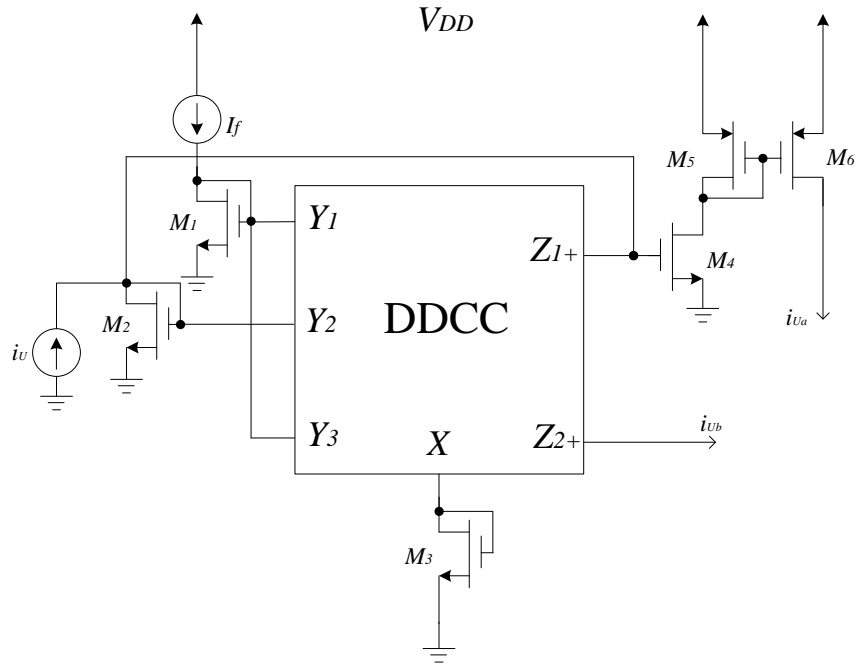
$$i_{C6} = i_{C7} + i_U \quad (3.4)$$

$$i_{C1} \cdot i_{C2} = i_{C6} \cdot i_{C7} \quad (3.5)$$

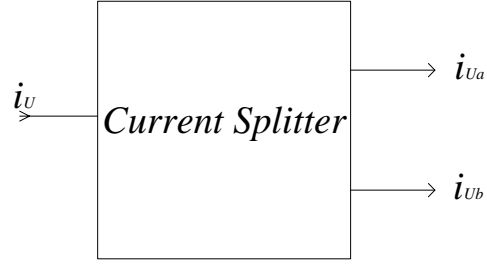
$$i_{C2} - i_{C7} = i_U \quad (3.6)$$

$$i_{Ub} - i_{Ua} = i_U \quad (3.7)$$

Şekil 3.28'de gösterilen devrenin kullanımında bazı dezavantajlar vardır. Ayırmak için kullanılan i_U akımının devreye hem verilmesi hem de devreden çekilmesi gerekmektedir. Yani, bu devrede yüzen bir giriş akım kaynağına ihtiyaç vardır. Ayrıca elde edilen i_{Ua} ve i_{Ub} akımlarının kullanılabilmesi için akım aynaları ile kopyalanması gerekmektedir. Bu çalışmada, yukarıda bahsedilen dezavantajları ortadan kaldıran, MOSFET kullanılarak DDCC tabanlı yeni bir akım ayırıcı devresi tasarlanmıştır. Böylece, ilave akım aynalarına ve yüzen bir akım kaynağına ihtiyaç duyulmamaktadır.

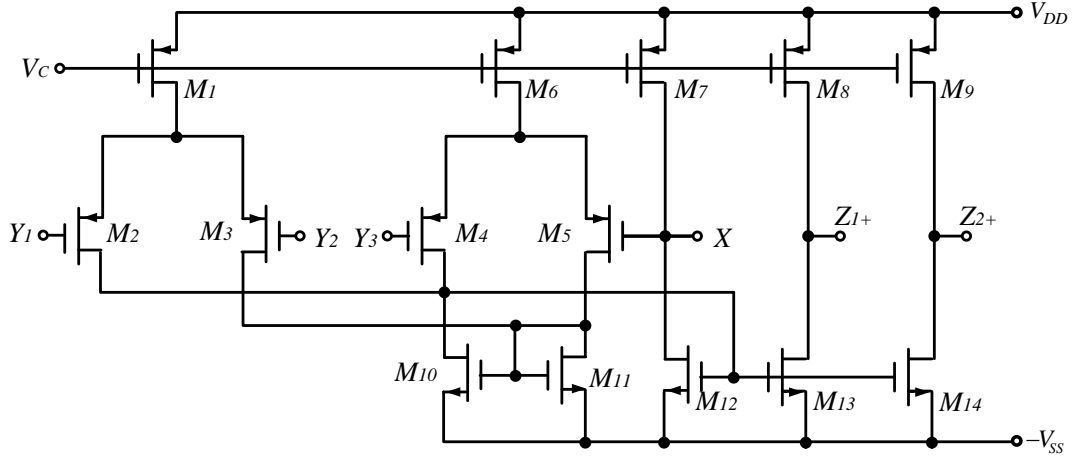


Şekil 3.29: Aktif blok kullanarak tasarlanan iki çıkışlı akım ayırıcı devre.



Şekil 3.30: Aktif blok kullanarak tasarlanan akım ayırıcı devrenin blok gösterimi

Şekil 3.30'da blok yapısı ve Şekil 3.29'da devre yapısı gösterilen akım ayırıcı, bir çift çıkış için bir adet iki pozitif çıkışı olan DDCC ve altı MOSFET'ten oluşmaktadır. Şekil 3.29'da görüldüğü üzere i_U akımını yüzen bir kaynaktan değil, bir ucu topraklanmış bir akım kaynağından sağlanmaktadır. Akım ayırıcı devresinde kullanılan DDCC elemanının iç yapısı Şekil 3.31'de gösterildiği gibidir.



Şekil 3.31: İki çıkışlı akım ayırıcı devresinde kullanılan DDCC iç yapısı

Şekil 3.29'da gösterilen devrenin matematiksel analizini yapacak olursak, DDCC'nin karakteristik özelliklerinden Denklem (3.8) - Denklem (3.10) denklemleri elde edilir.

$$V_{Y1} - V_{Y2} + V_{Y3} = V_X \quad (3.8)$$

$$I_{Y1} = I_{Y2} = I_{Y3} = 0 \quad (3.9)$$

$$I_X = I_{Z1+} = I_{Z2+} \quad (3.10)$$

Translineer devre prensibi ve Denklem (3.8) kullanılarak Denklem (3.11) elde edilir.

$$\frac{I_{D1} \cdot I_{D1}}{I_{D2}} = I_{D3} \quad (3.11)$$

Transistörlerin D ucu akımları Denklem (3.11)'de yerine yazılırsa Denklem (3.12)'ye ulaşılır.

$$\frac{I_f \cdot I_f}{i_u + I_X} = I_X \quad (3.12)$$

Buradan M_2 transistörünün D ucu akımı Denklem (3.13) olduğu gibi yazılabilir.

$$I_{D2} = i_u + I_X \quad (3.13)$$

V_{GS} gerilimleri eşit olduğu için M_2 ve M_4 transistörlerinin akımları Denklem (3.14)'deki gibi yazılabilir

$$I_{D4} = I_{D2} = i_u + I_X \quad (3.14)$$

M_5 ve M_4 'ten aynı akım aktığı, M_5 ve M_6 akım aynası olduğu için D ucu akımları Denklem (3.15)'deki gibi yazılabilir.

$$I_{D4} = I_{D5} = I_{D6} = i_u + I_X \quad (3.15)$$

Şekil 3.29'daki i_{ua} ve i_{ub} akımları Denklem (3.16) ve Denklem (3.17)'de gösterilmiştir.

$$i_{ua} = I_{D6} = i_u + I_X \quad (3.16)$$

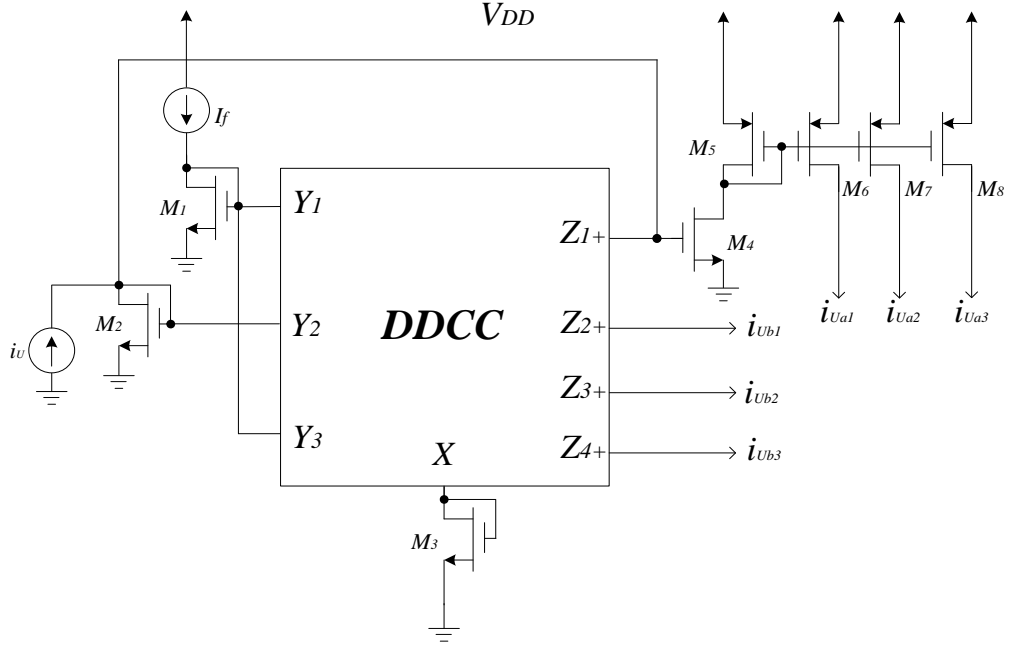
$$i_{ub} = I_X \quad (3.17)$$

Denklem (3.18)'de gösterildiği üzere i_{ua} ve i_{ub} akımlarının farkı giriş akımı olan i_u 'ya eşit olduğu görülmektedir.

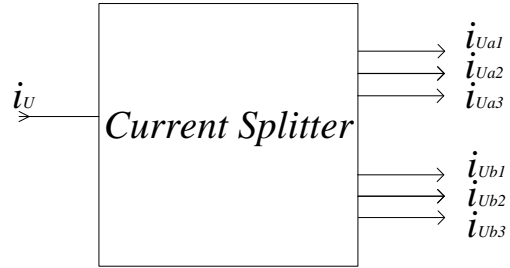
$$i_{ua} - i_{ub} = i_u \quad (3.18)$$

Bu çalışmada, kullanılacak olan akım ayırıcılar ihtiyaca göre ikişer veya üçer çıkışlı olarak kullanılmıştır. Çıkışları arttırmak için akım aynalarından faydalanılmıştır.

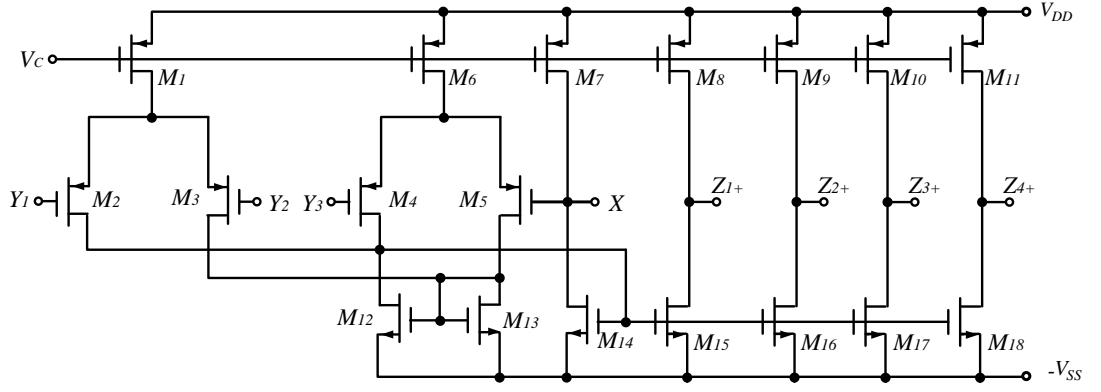
Şekil 3.32'de gösterilen devreden üçer adet i_{Ua} ve i_{Ub} akımları elde edilmektedir. Akım ayırıcı devrede M_8 transistörünün ve DDCC elemanının Z_{4+} çıkışının olmaması durumunda ise ikişer çıkışa sahip olacaktır. Tasarlanan altı çıkışlı akım ayırıcı devresinin blok gösterimi Şekil 3.33'te, devrede kullanılan dört pozitif çıkışa sahip DDCC aktif elemanın iç yapısı ise Şekil 3.34'te verilmiştir.



Şekil 3.32: Altı çıkışlı akım ayırıcı devresi.

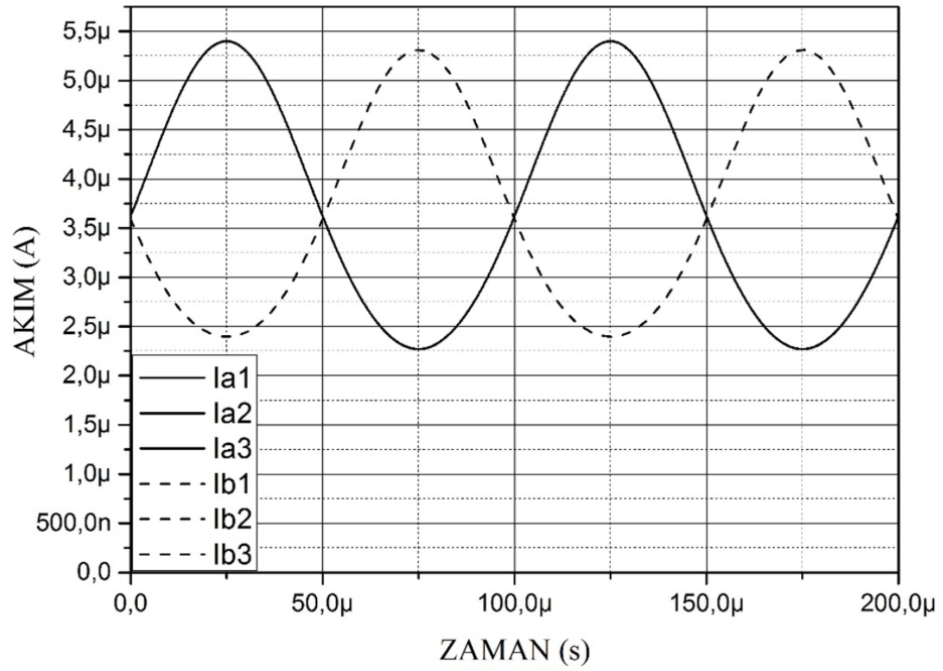


Şekil 3.33: Altı çıkışlı akım ayırıcı devresinin blok gösterimi.

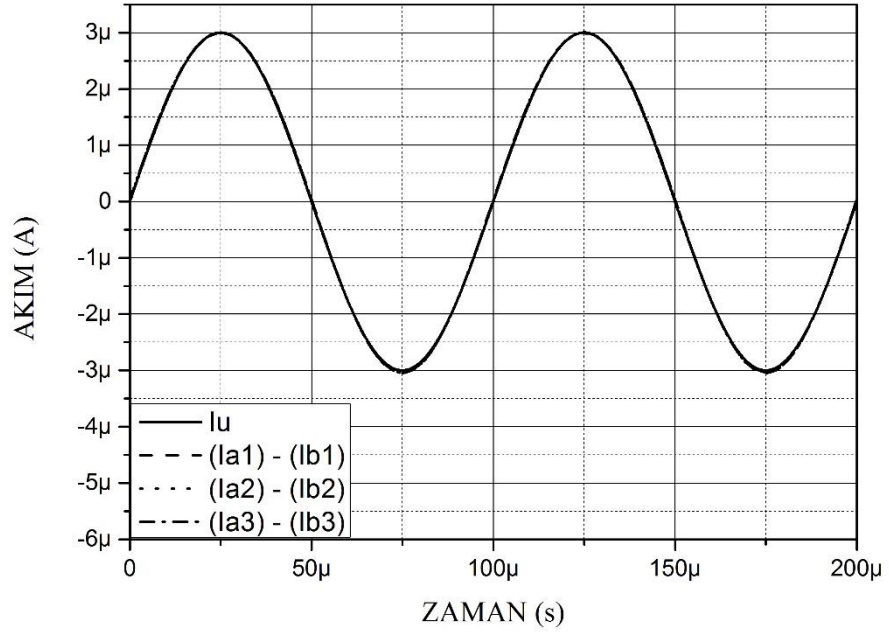


Şekil 3.34: Altı çıkışlı Akım Ayırıcı devresinde kullanılan DDCC iç yapısı.

Şekil 3.29'da gösterilen devrenin PSpice programında benzetimi yapılmıştır. Bu benzetimde elde edilen akım ayırıcı devrenin çıkış akımları Şekil 3.35'te gösterilmiştir. Devreye giren i_u akımı ve çıkış akımlarının farkı Şekil 3.36'da verilmiştir. Bu şekilden anlaşılacağı üzere, çıkış akımlarının farkı ile giriş akımı genlik, faz ve DC seviye olarak birbirinin aynısıdır.



Şekil 3.35: Akım ayırıcı devresine ait çıkış akımları.



Şekil 3.36: Akım ayırıcı devresine ait giriş akımı ve çıkış akımlarının farkı.

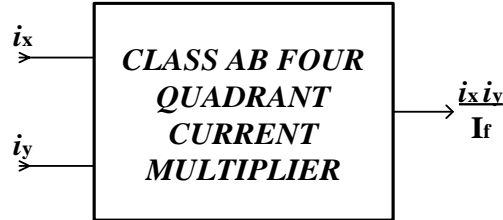
İkişer çıkışa sahip akım ayırıcı devre için ise Şekil 3.32'deki devrede kullanılan M_8 transistörünün ve DDCC'nin dördüncü pozitif çıkışı olan Z_{4+} 'nin olmaması yeterlidir.

4. AKIM MODLU ÇARPMA DEVRELERİ TASARIMI

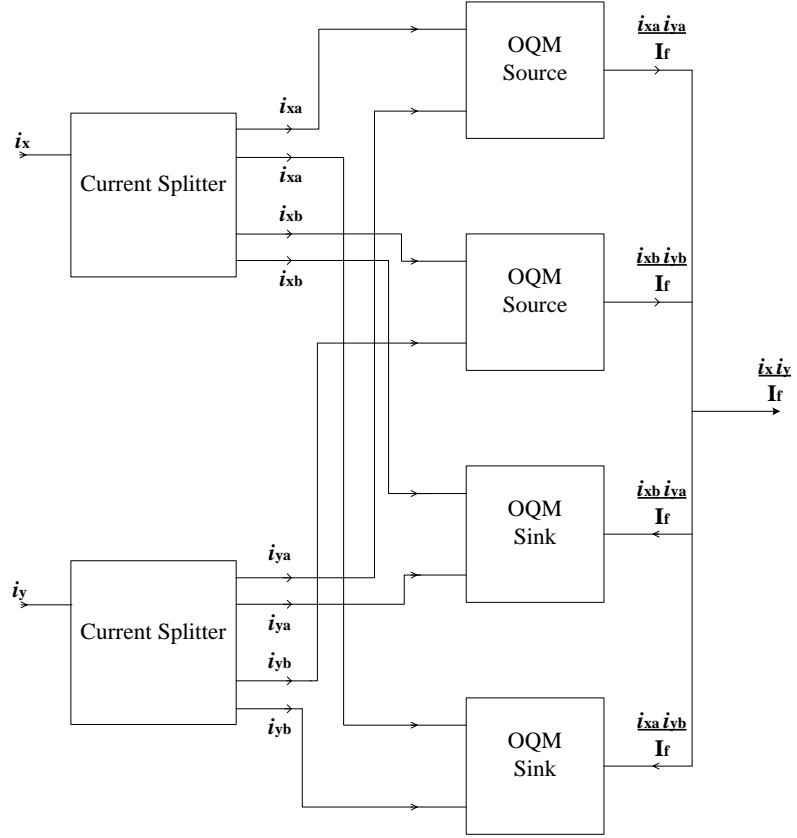
4.1 Dört Bölge Akım Modlu Çarpma Devresi

İki farklı işaretin çarpılması, aritmetik işlemlerin yüksek kabiliyetli işlemcilerin gelişmesi ve buna uygun analog işaretlerin arasındaki cebirsel işlemlerin önem kazanmasından dolayı modern analog işaret işleminin önemli bir parçasıdır. Çarpma devreleri bulanık kontrol, yapay sinir ağları, frekans çiftleyiciler, modülasyon devreleri gibi pek çok analog işaret işleme sistemlerinde yer alırlar. Bu bölümde, dört bölge akım modlu çarpma devreleri tasarlanmıştır. Dört bölge devrelerde en az iki giriş ve bir çıkış işareti bulunmaktadır. Bu devrelerde giriş işaretlerinin pozitif veya negatif olmasına bakılmaksızın devre her bölgede çıkış verebilmektedir.

Bu tezde, Şekil 4.37'de blok gösterimi verilen ve Şekil 4.38'de blok iç yapısı gösterilen AB sınıfı akım modlu dört bölge çarpma devresi tasarlanmıştır. AB sınıfı devrelerin diğer devre türlerine göre pek çok avantajı vardır. Bu avantajlardan bazıları; bu devrelerin geniş dinamik aralığa sahip olması, doğrusallıklarının iyi olması ve düşük güç tüketimleridir.



Şekil 4.37: AB sınıfı dört bölge akım modlu çarpma devresinin blok gösterimi.



Şekil 4.38: AB sınıfı dört bölgeli akım modlu çarpma devresi blok iç yapısı gösterimi.

Şekil 4.38'de iç yapısı bloklar ile gösterilen çarpma devresinde bulunan akım ayırıcı bloğu, bir önceki bölümde tanıtılan Şekil 3.32'deki devrenin birer çıkışı azaltılarak kullanılmıştır. $0.13\mu\text{m}$ teknolojisi kullanılan transistörlerin boyutları Tablo 4.1'de gösterilmiştir.

Tablo 4.1: Çarpma devresinde kullanılan akım ayırıcı devresine ait transistörlerin en-boy oranları.

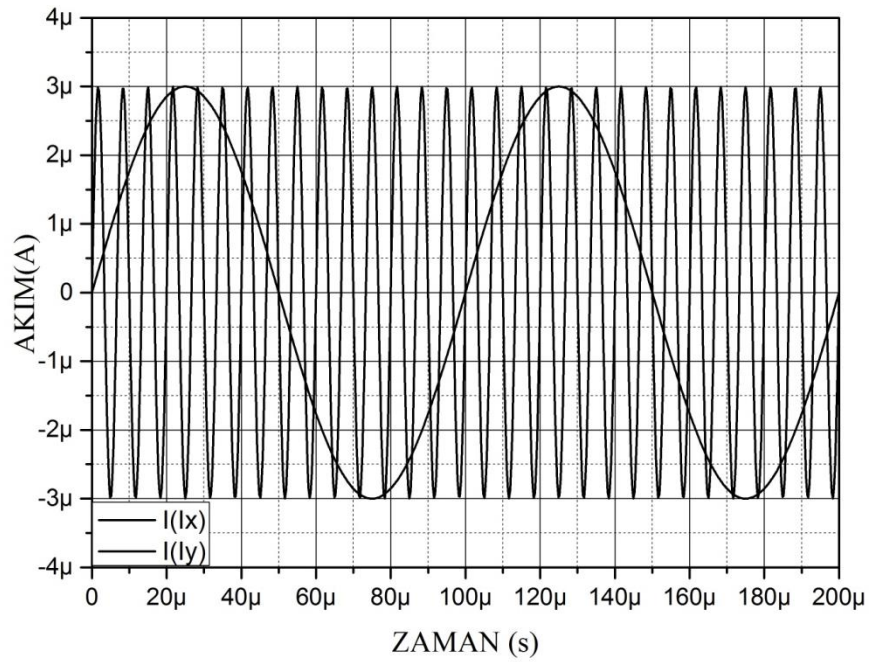
DDCC Harici Transistörler		DDCC Dahili Transistörler	
Transistör İsimleri	W/L ($\mu\text{m}/\mu\text{m}$)	Transistör İsimleri	W/L ($\mu\text{m}/\mu\text{m}$)
$M_1 - M_4$	13/0,52	$M_1 - M_8$	41,6/0,52
M_5	41,6/0,52	M_9	44,72/0,52
M_6	26,65/0,52	$M_{10} - M_{11}$	40,95/0,52
M_7	25,87/0,52	$M_{12} - M_{15}$	13/0,52
		M_{16}	14,04/0,52
		$M_{17} - M_{18}$	12,74/0,52

Şekil 4.38'de iç yapısı gösterilen çarpma devresinde bulunan tek bölge çarpma bloğu olarak bir önceki bölümde sunulan tek bölge çarpma devreleri kullanılmıştır. Bu devrelere ait $0.13\mu m$ teknoloji kullanılan transistörlerin boyutları Tablo 4.2'de gösterildiği gibidir.

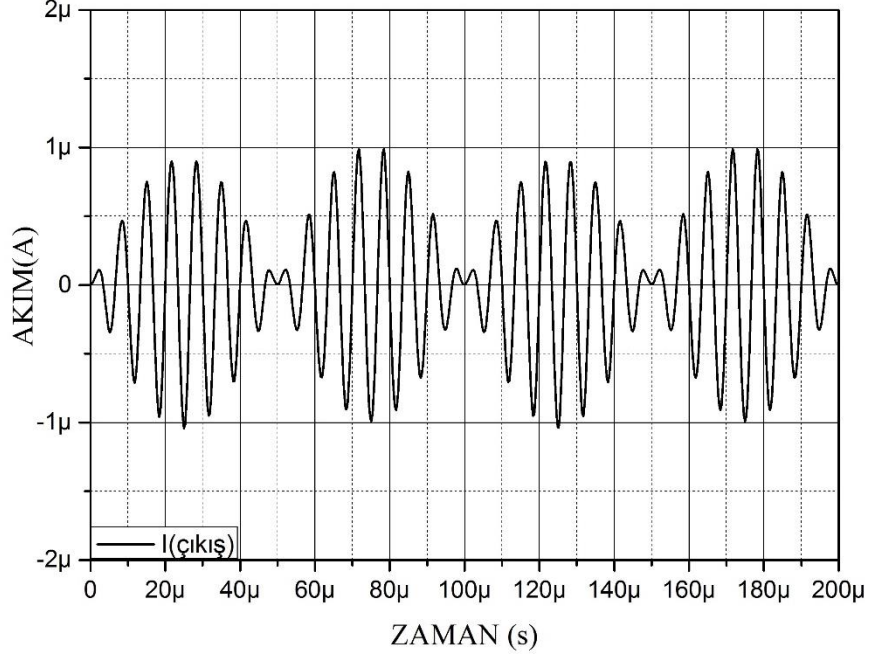
Tablo 4.2: Tek bölge akım modlu çarpma devrelerine ait transistörlerin en-boy oranları.

OQM Source		OQM Sink	
Transistör İsimleri	$W/L (\mu m/\mu m)$	Transistör İsimleri	$W/L (\mu m/\mu m)$
$M_1 - M_8$	2,6/1,43	$M_1 - M_8$	2,6/1,43
$M_9 - M_{11}$	6,5/1,43	$M_9 - M_{10}$	6,5/1,43
M_{12}	5,85/1,43		

AB sınıfı dört bölge akım çarpma devresine ait giriş işaretleri Şekil 4.39'da verilmiştir. i_x akımı olarak $3\mu A$ genlikli, frekansı $10k Hz$ olan bir sinüs işareti uygulanmıştır. i_y akımı olarak aynı genlikli $150k Hz$ frekansa sahip bir akım kaynağı kullanılmıştır. Devrenin çıkış işareti ise Şekil 4.40'ta gösterilmiştir.



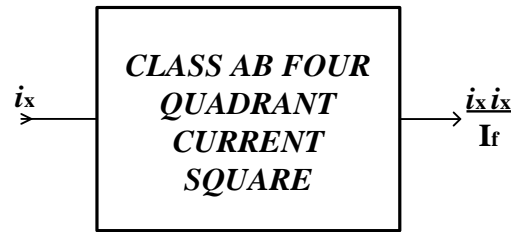
Şekil 4.39: AB sınıfı dört bölge akım modlu çarpma devresine ait giriş işaretleri.



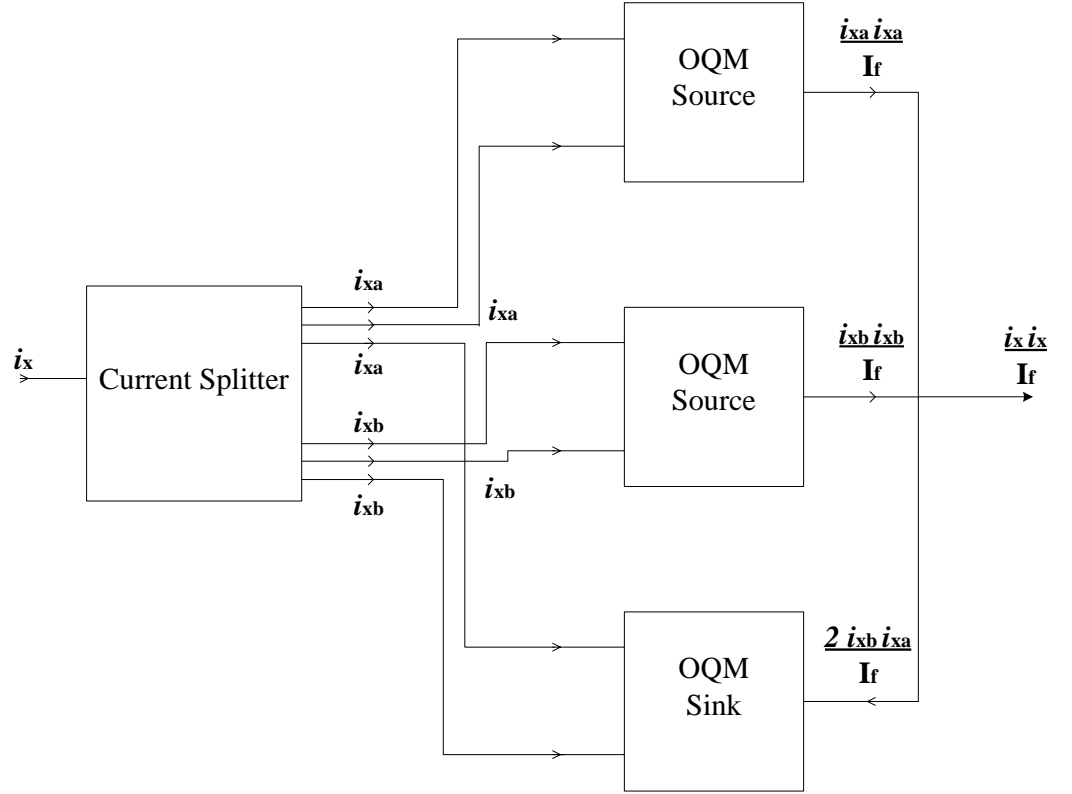
Şekil 4.40: AB sınıfı dört bölgeci akım modlu çarpma devresine ait çıkış işareti.

4.2 Akım Modlu Kare Alma Devresi

Akım modlu kare alma işlemi, temelde bir önceki kısımda anlatılan dört bölgeci çarpma devresinin özel bir uygulamasıdır. Bu devrede iki farklı işaret yerine girişte tek bir işaret uygulanmaktadır. Akım modlu kare alma devresi, uygulanan bu girişin akım ayırıcı ile üçer çift akıma ayrılması ve bu akımların ikişerli çarpımlarından oluşmaktadır. Bu çalışmada tasarlanan bir diğer devre ise Şekil 5.41'de blok gösterimi verilen ve Şekil 5.42'de blok iç yapısı gösterilen AB sınıfı akım modlu kare alan devredir.



Şekil 5.41: AB sınıfı dört bölgeci akım modlu kare alma devresinin blok gösterimi.



Şekil 5.42: AB sınıfı akım modlu kare alma devresi blok iç yapısı gösterimi

Şekil 5.42'deki akım modlu kare alma devresinde bulunan akım ayırıcı bloğu olarak, bir önceki bölümde tanıtilan Şekil 3.32'deki devre kullanılmıştır. Bu devrede kullanılan transistörlerin boyutları Tablo 4.1'de verilmiştir.

Tablo 4.1: Kare alma devresinde kullanılan akım ayırıcı devresine ait transistörlerin en-boy oranları.

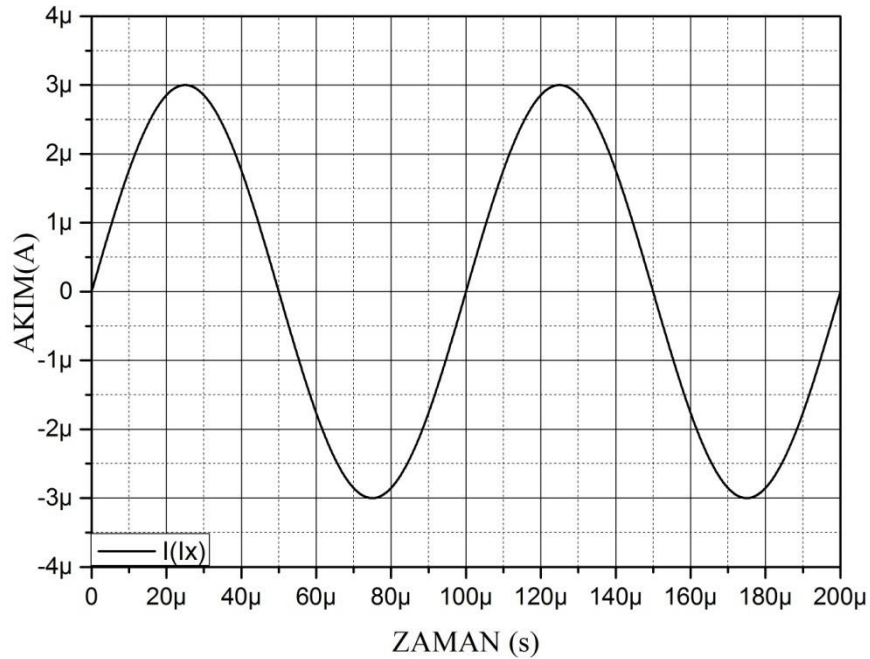
DDCC Harici Transistörler		DDCC Dahili Transistörler	
Transistör İsimleri	W/L ($\mu m/\mu m$)	Transistör İsimleri	W/L ($\mu m/\mu m$)
M_1, M_3, M_4	13/0,52	$M_1 - M_4, M_{14} - M_{17}$	41,6/0,52
M_2	13,39/0,52	M_5	64,87/0,52
M_5	41,6/0,52	$M_6 - M_7$	59,41/0,52
M_6, M_8	38,61/0,52	$M_{14} - M_{17}$	13/0,52
M_7	37,57/0,52	M_{18}	20,41/0,52
		$M_{19} - M_{20}$	18,46/0,52

Şekil 5.42'de görülen devrede üç adet tek bölgeli çapma devresi kullanılmıştır. Bu devrelere ait transistörlerin boyutları Tablo 4.3'de gösterildiği gibidir.

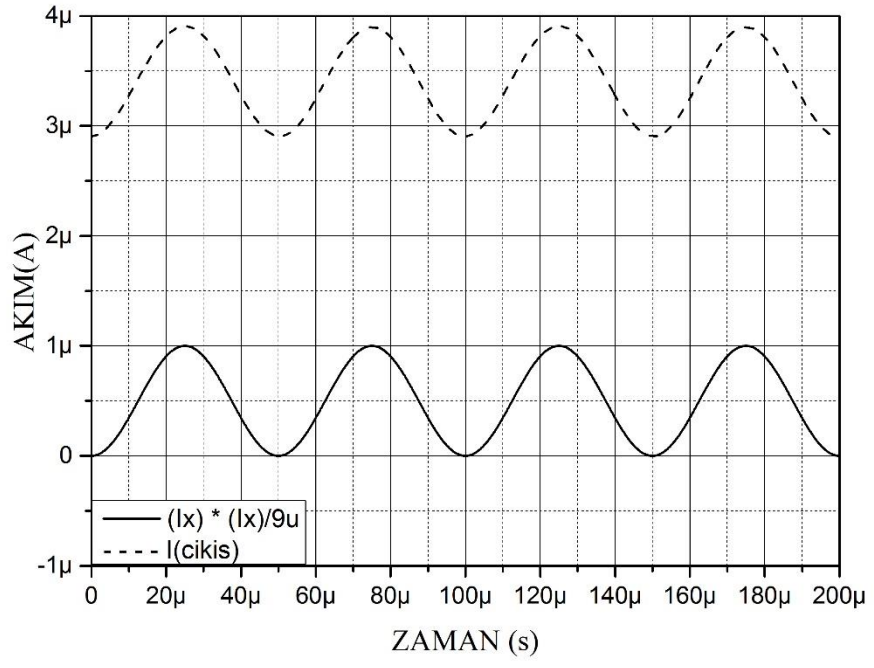
Tablo 4.3: Tek bölgele akım modlu çarpma devrelerine ait transistörlerin en-boy oranları.

OQM Source		OQM Sink	
Transistör İsimleri	$W/L (\mu m/\mu m)$	Transistör İsimleri	$W/L (\mu m/\mu m)$
$M_1 - M_8$	2,6/1,43	M_1	5,72/1,43
$M_9 - M_{11}$	6,5/1,43	$M_2 - M_5$	2,6/1,43
M_{12}	3,51/1,43	M_6	5,85/1,43
		$M_7 - M_8$	2,6/1,43
		$M_9 - M_{10}$	6,5/1,43

Akım modlu kare alma devresine ait giriş işareti Şekil 4.43'te gösterilmiştir. $3\mu A$ genlikli, $10k Hz$ frekansa sahip bu işaret devreye uygulandığında Şekil 4.44'te gösterilen çıkışı vermektedir. Şekil 4.44'te gösterildiği üzere beklenen çıkış işareti ile devrenin benzetiminden elde edilen çıkış işareti arasında yaklaşık $3\mu A$ 'lık bir DC fark mevcuttur. Frekans ise 2 katına çıkmıştır. Dolayısıyla bu devre frekans çiftleyici olarak çalışmaktadır.



Şekil 4.43: AB sınıfı akım modlu kare alma devresine ait giriş işareti.

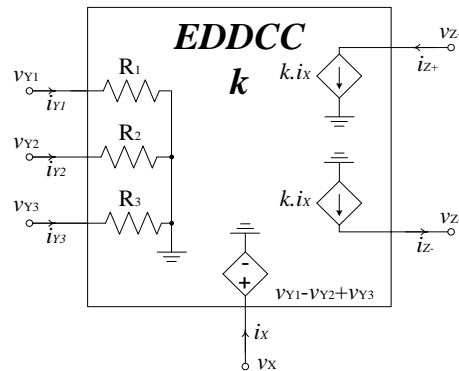


Şekil 4.44: AB sınıfı akım modlu kare alma devresine ait çıkış işaretleri.

5. ELEKTRONİK AYARLANABİLİR AKTİF BLOK TASARIMI

Literatürde, aktif elemanlar ve aktif bloklar kullanılarak tasarlanmış filtreler, osilatörler ve çarpma devreleri gibi pek çok devreler bulunmaktadır. Aktif blokların ayarlanabilmesi kullanıcıya daha fazla alternatif ve tasarım rahatlığı sunar. Literatürde tasarlanmış farklı amaçlar için kullanılabilen pek çok ayarlanabilir aktif blok yapıları vardır. Bunlardan bazıları; elektronik ayarlanabilir ikinci nesil akım taşıyıcı (Electronically tunable second generation current conveyor, ECCII) (Kumngern ve Junnapiya 2013), elektronik ayarlanabilir diferansiyel gerilim akım taşıyıcı (Electronically tunable differential voltage current conveyor, EDVCC) (Yamaçlı ve diğ. 2004), akım kontrollü diferansiyel fark akım taşıyıcı (Current control differential difference current conveyor, CCDDCC) (Somduyakanok ve diğ. 2011) ve akım kontrollü akım taşıyıcı geçiş iletkenliği yükselticisi (Current controlled current conveyour transconductance amplifier, CCCCTA) (Kumngern ve Chanwutitum 2013)'dir. Bu çalışmada tasarlanan diğer bir devre, BJT tabanlı elektronik olarak ayarlanabilir diferansiyel fark akım taşıyıcısıdır (EDDCC).

EDDCC'nin ideal eşdeğer modeli Şekil 5.45'de verilmiştir (Torteanchai ve diğ. 2011). Şekil 5.45'te görüldüğü üzere model, üç adet sonsuz değere sahip dirence ve üç adet bağımlı kaynağa sahiptir. Y_1 , Y_2 ve Y_3 olmak üzere üç adet gerilim girişi, akım girişi olan bir adet X terminali, akımları birbirine eşit ve ters yönlü Z_+ ve Z_- olmak üzere iki adet çıkış terminali bulunmaktadır.



Şekil 5.45: EDDCC'ye ait ideal eşdeğer model.

İdeal elemanlar kullanılarak oluşturulan devrenin terminalleri arasındaki ilişki Denklem (5.1)'de verilmiştir. Bu denklemde gösterilen k parametresi, elektronik ayarlanabilir akım çarpma katsayısını göstermektedir.

$$\begin{bmatrix} i_{Y1} \\ i_{Y2} \\ i_{Y3} \\ i_{Z+} \\ i_{Z-} \\ v_X \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & k \\ 0 & 0 & 0 & 0 & 0 & -k \\ 1 & -1 & 1 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_{Y1} \\ v_{Y2} \\ v_{Y3} \\ v_{Z+} \\ v_{Z-} \\ i_X \end{bmatrix} \quad (5.1)$$

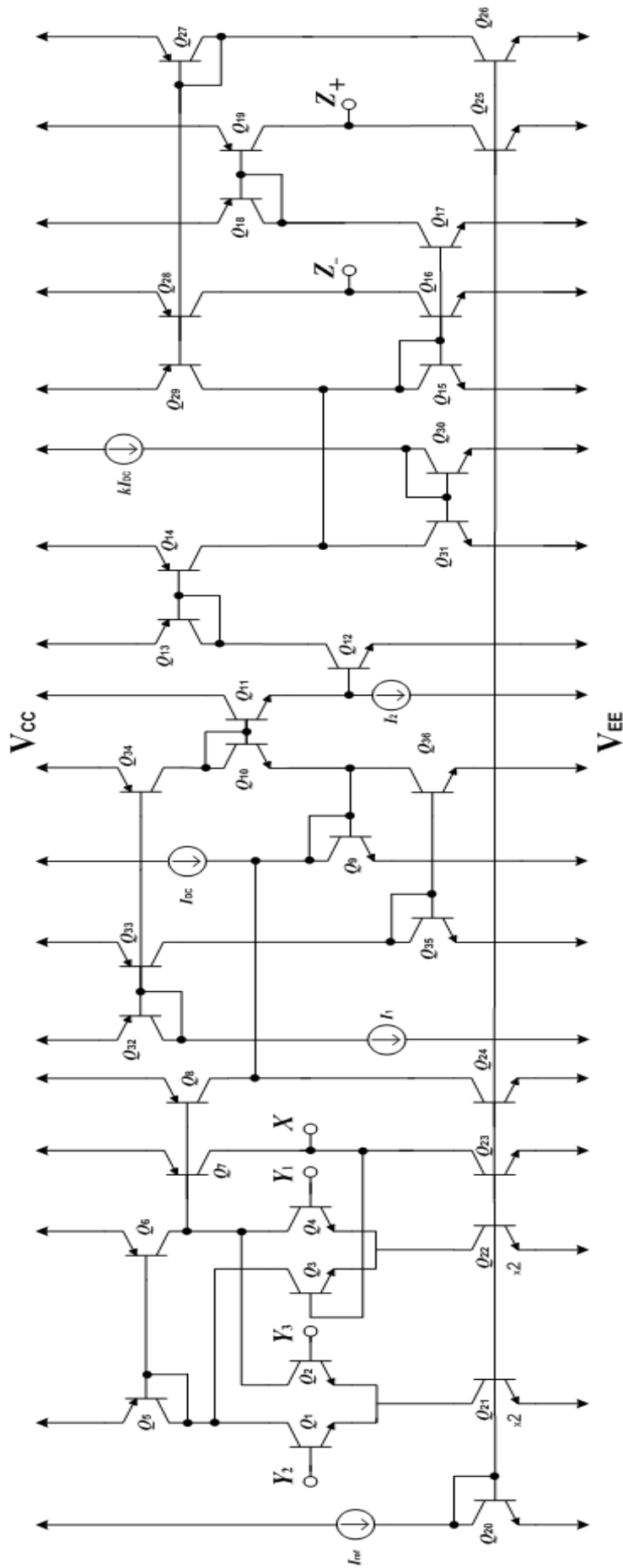
Tezin bu kısmında BJT tabanlı EDDCC'nin yukarıda bahsedilen ideal yapıya sadık kalarak, BJT tabanlı, akım ile kontrol edilebilen katsayıya sahip EDDCC tasarlanacaktır.

5.1 BJT Tabanlı EDDCC Tasarımı

Bu çalışmada tasarlanan BJT tabanlı EDDCC bloğunun iç yapısı Şekil 5.46'da gösterilmiştir (Unuk ve Arslanalp 2016). k parametresi devrede gösterilen I_1 ve I_2 akımlarının oranıyla ayarlanmaktadır. Bu akımlar ile k parametresi arasındaki ilişki Denklem (5.2)'de gösterildiği gibidir. Tasarlanan EDDCC devresi sıkça kullanılan DDCC devresinin özel bir halidir. Bu devrede BJT kullanılmasının sebebi; BJT'nin akım ve gerilimi arasındaki üstel ilişkinin translineer prensibe uygun olmasıdır. Devrenin çalışması şu şekildedir; Y_1 , Y_2 ve Y_3 terminallerindeki gerilimlerin cebirsel ilişkisin X terminaline yansması ile X terminalindeki gerilim elde edilirken, X terminalindeki akan akımın k katı kadar akımın Z_+ terminalinden aynı yönlü, Z_- terminalinden ters yönde akmasıyla sonuçlanmaktadır.

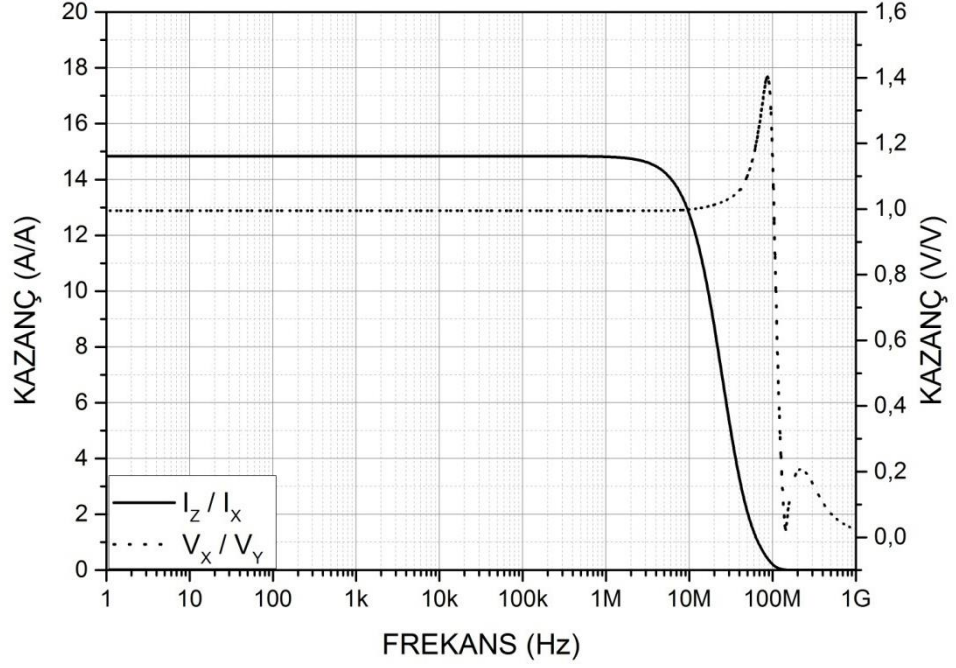
$$k = \frac{I_1}{I_2} \quad (5.2)$$

Tasarlanan devreyi üç kısımda inceleyebiliriz. Birinci kısım Y_1 , Y_2 , Y_3 ve X terminallerinin olduğu temel DDCC kısmı, ikinci kısım translineer devrenin bulunduğu ve çarpma işleminin elektronik olarak yapıldığı kısım, üçüncü ve sonuncu kısım ise Z_+ ve Z_- terminallerinin bulunduğu çıkış kısmıdır.



Şekil 5.46: BJT tabanlı EDDCC devresi.

Devrede beş adet akım kaynağı ve $\pm 3 V$ besleme gerilimi bulunmaktadır. Devrede toplam otuz altı adet transistör kullanılmıştır. Transistör sayısının yüksek olmasının sebebi, daha gerçekçi olarak ideal akım kaynakları yerine akım aynalarından faydalanılmasıdır. Devre benzetiminde kullanılan transistörler AT&T firmasına ait NR200N-2X (NPN) ve PR200N-2X (PNP) transistör modelleridir.

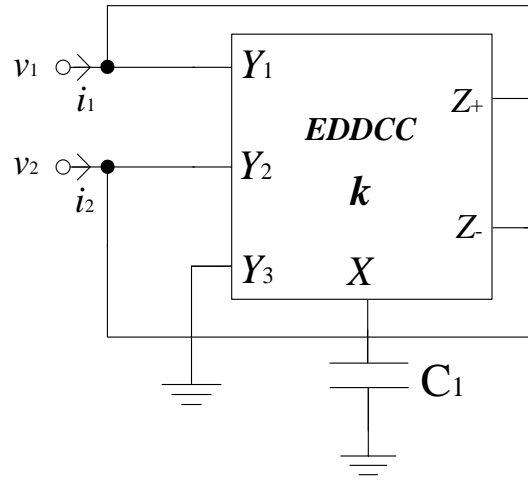


Şekil 5.47: EDDCC'nin frekans cevabı.

Şekil 5.47'de EDDCC devresine ait frekans cevabı gösterilmiştir. Sol taraftaki y ekseninde akım kazancını gösterirken, sağ taraftaki y ekseninde ise gerilim kazancını göstermektedir. EDDCC'nin Z terminalinden akan akımın X terminalinden akan akıma oranı k parametresini yani akım kazancını ifade eder. Şekil 5.47'de verilen frekans cevabına göre EDDCC'deki akım kazancı yaklaşık olarak 15 olarak seçilmiştir ve bant genişliği yaklaşık olarak 5 MHz'dir. X ve Y terminallerindeki gerilimlerin oranı ise gerilim kazancını vermektedir. Bu kazancın DDCC'nin doğası gereği 30MHz'e kadar 1 olduğu Şekil 5.47'de görülmektedir.

5.2 Tasarlanan EDDCC'nin Uygulaması ve Benzetim Sonuçları

Bu çalışma kapsamında tasarlanan BJT tabanlı EDDCC'nin performansını göstermek için Şekil 5.48'de verilen kapasite çarpma devresi kullanılmıştır (Yamaçlı ve diğ. 2004). Kapasite çarpma devresi küçük değerli kondansatörleri, akım ve gerilim ilişkisinden faydalanarak daha büyük değerli kondansatörler gibi davranmalarını sağlayan devrelerdir. Tüm devre teknolojisinde yüksek değerli kondansatörler genellikle çok fazla alan kapladıkları için tercih edilmezler bu sebepten dolayı kapasite çarpma devreleri yerden tasarruf sağlamak amacıyla kullanılmaktadır.



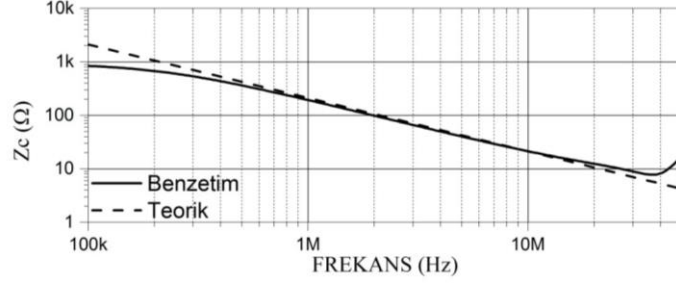
Şekil 5.48: Kapasite çarpma devresi.

Denklem (5.3)'te gösterilen bağıntıdan anlaşılacağı gibi devrede kullanılan topraklanmış kondansatörün k katı değerine kadar yüzen bir kondansatör elde edilmiştir.

$$\begin{bmatrix} i_1 \\ i_2 \end{bmatrix} = skC \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} v_1 \\ v_2 \end{bmatrix} \quad (5.3)$$

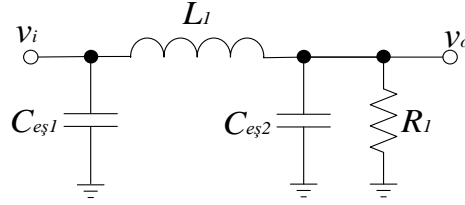
Kapasite çarpma devresine ait frekans cevabı

Şekil 5.49'da gösteriliği gibidir. Şekilden anlaşılacağı üzere yaklaşık iki dekatlık bir kısımda teorik sonuç ve benzetim sonucu birbirleriyle uyum içerisindedir.

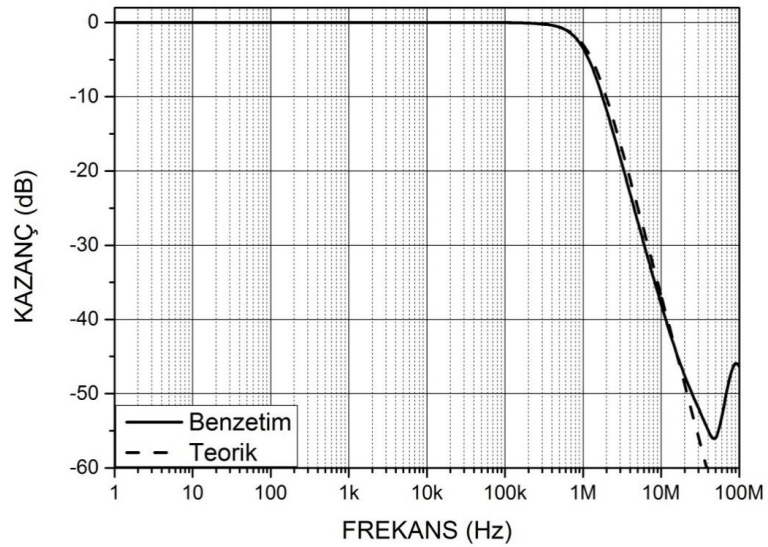


Şekil 5.49: Kapasite çarpma devresinin frekans cevabı.

Kapasite çarpma devresinin uygulaması olarak Şekil 5.50’de gösterilen 3.derece Butterworth alçak geçiren süzgeç devresinin benzetimi yapılmıştır. Süzgeçteki elemanların değerleri $L_1 = 87\mu H$, $R_1 = 400\Omega$, $C_{eş1} = 600pF$ ve $C_{eş2} = 200pF$ olarak seçilmiştir. $C_{eş1}$ için $40pF$ ’lık, $C_{eş2}$ için ise $20pF$ ’lık kondansatör kullanılmıştır. Başka bir ifadeyle $C_{eş1}$ ve $C_{eş2}$ için k parametresi sırasıyla 15 ve 10 seçilmiştir. Filtrenin frekans cevabının teorik ve benzetim sonucu Şekil 5.51’de verilmiştir.



Şekil 5.50: 3. Derece Butterworth alçak geçiren süzgeç.



Şekil 5.51: 3. Derece Butterworth alçak geçiren süzgeç’in frekans cevabı.

6. SONUÇ VE ÖNERİLER

6.1 Sonuç

Bu tezde, analog elektronik devreler üzerine çalışmalar yapılmıştır. Literatürdeki çalışmalar incelenmiş, dört adet devre tasarımı sunulmuştur. Tasarımı yapılan devrelerin, gerçek eleman parametreleri kullanarak PSpice programında benzetimleri yapılmıştır.

Bu tez kapsamında tasarlanan ilk devre yeni bir akım ayırıcı devresidir. Bu tasarımda MOSFET ve aktif blok olan DDCC kullanılmıştır. Tasarımda literatürde bulunan eşdeğer akım ayırıcı devrelerinin aksine, yüzen bir giriş işareti değil, bir ucu topraklanmış bir giriş işareti kullanılmaktadır. Bu tasarımın teorik çalışma aşamasında DDCC'nin matematiksel işlevlerinden ve translineer devre prensibinden faydalanılmıştır.

Dört bölgeli diferansiyel AB sınıfı çarpma devresi ve kare alma devreleri bu tez çalışması sırasında tasarlanan diğer devrelere aittir. Bu devrelerin tasarımında yukarıda bahsedilen aktif blok kullanılarak tasarlanan akım ayırıcı devresi kullanılmıştır. Dört bölgeli devreler giriş işaretlerinin pozitif veya negatif olmasına bakılmaksızın çıkış işareti vermektedir.

Tez kapsamında tasarlanan dördüncü ve son devre BJT tabanlı elektronik ayarlanabilir aktif blok devresidir. Bu tasarımda aktif blok olarak DDCC seçilmiştir. Bunun nedeni DDCC'nin giriş ve çıkışları arasındaki matematiksel ifadenin diğer aktif blokların matematiksel eşitliklerini sağlayabilecek olmasıdır (Örneğin; CCII ve DVCC). Tasarlana bu blok literatürde bulunan bir kapasite çarpma devresi ile kullanılmış ve çalışma performansı gösterilmiştir.

6.2 Öneriler

Bu tezde, önceki kısımlarda ayrıntılı bir şekilde anlatılan akım ayırıcı devresi kullanılarak sıfır geçiş dedektörü tasarımı yapılabilir. Aynı zamanda logaritmik ortam süzgeçlerinde de kullanıma uygundur.

Tasarımı yapılan diferansiyel AB sınıfı dört bölgeli akım modlu çarpma ve kare alma devresi dışında diğer matematiksel ifadeler de benzer blok yapıları kullanılarak elde edilebilir. Ayrıca kare alma devresindeki DC farkı ortadan kaldıracak çalışmalar yapılabilir. Çarpma devreleri elektronikte modülasyon devreleri ve yapay sinir ağları gibi birçok uygulama alanında sıkça kullanılmaktadır. Bunun yanında kare alma devresi de sinüzoidal girişler için frekans çiftleyici olarak kullanılabilir.

Tasarlanan BJT tabanlı EDDCC devresinde 15 olan k parametresini arttırmak ve A sınıfı çalışan devrede gerekli düzenlemeler yapıp devrenin AB sınıfı olarak çalışmasını sağlamak hedeflenen çalışmalar arasındadır. BJT tabanlı EDDCC kullanarak elektronik ayarlanabilir filtreler ve elektronik ayarlanabilir osilatör tasarımı yapılabilir.

7. KAYNAKLAR

Ansari, M. S., "DVCC-based feed-forward neural network for sorting of numbers", *Multimedia, Signal Processing and Communication Technologies (IMPACT), 2011 International Conference on*, 256-259, (2011).

Anupama, Goel, N., "DTMOS based DVCC with multifunction filter application", *Reliability, Infocom Technologies and Optimization (ICRITO) (Trends and Future Directions), 2015 4th International Conference on*, 1-6, (2015).

Arslanalp, R., "Logaritmik Ortamda Eliptik Filtre Yaklaşımının Gerçeklenmesi", Yüksek Lisans Tezi, *Pamukkale Üniversitesi Fen Bilimleri Enstitüsü*, Elektrik Elektronik Mühendisliği Anabilim Dalı, Denizli, (2003).

Bozomitu, R. G., Cehan, V., "A new differential CCII transconductor with increased linearity in bipolar technology", *Signals, Circuits and Systems (ISSCS), 2011 10th International Symposium on*, 1-4, (2011).

Chang, C. M., "Current mode allpass/notch and bandpass filter using single CCII", *Electronics Letters*, 27(20), 1812-1813, (1991).

Chang, C. M., Lee, C. N., Hou, C. L., Horng, J. W., Tu, C. K., "High-order DDCC-based general mixed-mode universal filter", *IEE Proceedings - Circuits, Devices and Systems*, 153(5), 511-516, (2006).

Chaturvedi, B., Maheshwari, S., "Simple voltage-mode quadrature oscillator using CMOS DDCC", *Multimedia, Signal Processing and Communication Technologies (IMPACT), 2011 International Conference on*, 220-223, (2011).

Chen, H. P., Wang, S. F., Huang, K. W., "Grounded-capacitor first-order filter employing single DVCC", *Communication Software and Networks (ICCSN), 2011 IEEE 3rd International Conference on*, 401-404, (2011).

Chiu, W., Liu, S. I., Tsao, H. W., Chen, J. J., "CMOS differential difference current conveyors and their applications", *IEE Proceedings - Circuits, Devices and Systems*, 143(2), 91-96, (1996).

Dixit, V. K., "DVCC based voltage-mode multifunctional biquadratic filter", *Emerging Trends in Electronic and Photonic Devices & Systems, 2009. ELECTRO '09. International Conference on*, 128-131, (2009).

Dixit, V. K., Gupta, R., Pal, K., "High-input impedance first order all-pass filters using DDCC", *2013 Annual IEEE India Conference (INDICON)*, 1-5, (2013).

Dixit, V. K., Gupta, R., Pal, K., "Novel DVCCs based voltage-mode first-order all-pass sections", *Signal Processing and Integrated Networks (SPIN), 2014 International Conference on*, 497-501, (2014).

Ettaghzouti, T., Hassen, N., Besbes, K., "A novel low-voltage low-power CCII based on super class AB CMOS OTA cells and filter application", *Systems, Signals & Devices (SSD), 2015 12th International Multi-Conference on*, 1-6, (2015).

Feki, N. B. E., Salem, S. B., Masmoudi, D. S., Derbel, N., "Optimization of a rail to rail low voltage CCII for active filter applications", *Design and Technology of Integrated Systems in Nanoscale Era, 2008. DTIS 2008. 3rd International Conference on*, 1-6, (2008).

Ferri, G., Guerrini, N. C., "Low-voltage low-power novel CCII topologies and applications", *Electronics, Circuits and Systems, 2001. ICECS 2001. The 8th IEEE International Conference on*, 2, 1095-1098 vol.1092, (2001).

Frey, D., "Current Mode Class AB Second Order .filter", *Electronics Letters*, Vol. 30, 205-206, 1994

Frey, D. R., Tola, A. T., "A state-space formulation for externally linear class AB dynamical circuits", *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, 46(3), 306-314, (1999).

Gilbert, B., "Translinear circuits: a proposed classification", *Electronics Letters*, 11(1), 14-16, (1975).

Herencsar, N., Koton, J., Vrba, K., Cicekoglu, O., "New current-mode all-pass filter with grounded capacitor based on gain-variable CCIII", *AFRICON, 2013*, 1-4, (2013).

Ibrahim, M. A., Kuntman, H., "High linearity CMOS differential current conveyor (DDCC)", *Microelectronics, The 14th International Conference on 2002 - ICM*, 6-9, (2002).

Ibrahim, M. A., Minaei, S., Yuce, E., Herencsar, N., Koton, J., "Lossless grounded inductance simulation using only one modified dual output DDCC", *Telecommunications and Signal Processing (TSP), 2011 34th International Conference on*, 261-264, (2011).

Jianping, H., Yinshui, X., Tiefeng, X., Huiying, D., "A new CMOS differential difference current conveyor and its applications", *Communications, Circuits and Systems, 2004. ICCAS 2004. 2004 International Conference on*, 2, 1156-1160 Vol.1152, (2004).

Kumngern, M., Chanwutitum, J., "An electronically tunable current-mode first-order allpass filter using a CCCCTA", *2013 International Conference on Advanced Technologies for Communications (ATC 2013)*, 733-736, (2013).

Kumngern, M., Junnapiya, S., "A CMOS four-quadrant current multiplier using electronically tunable CCII", *2013 International Conference on Advanced Technologies for Communications (ATC 2013)*, 366-369, (2013).

Kumngern, M., Saengthong, P., Junnapiya, S., "DDCC-based full-wave rectifier", *Signal Processing & Its Applications, 2009. CSPA 2009. 5th International Colloquium on*, 312-315, (2009).

Lattenberg, I., Vrba, K., Dostal, T., "Bipolar CCIII+ and CCIII- conveyors and their current mode-filter application", *Devices, Circuits and Systems, 2002. Proceedings of the Fourth IEEE International Caracas Conference on*, C036-031-C036-034, (2002).

Lidgey, J., Toumazou, C., "Current Mode Analogue Signal Processing", *IEEE Bipolar Circuits And Techonology Meeting*, 224-232,1991.

Liu, S. I., Tsao, H. W., Wu, J., "Cascadable current-mode single CCII biquads", *Electronics Letters*, 26(24), 2005-2006, (1990).

Metin, B., Cicekoglu, O., Pal, K., "DDCC based all-pass filters using minimum number of passive elements", *2007 50th Midwest Symposium on Circuits and Systems*, 518-521, (2007).

Metin, B., Herencsar, N., Koton, J., Arslan, E., "All-pass filter application using electronically tunable DDCC", *Radioelektronika (RADIOELEKTRONIKA), 2014 24th International Conference*, 1-4, (2014).

Minaei, S., "Dual-input current-mode integrator and differentiator using single DVCC and grounded passive elements", *Electrotechnical Conference, 2004. MELECON 2004. Proceedings of the 12th IEEE Mediterranean*, 1, 123-126 Vol.121, (2004).

Minaei, S., Ibrahim, M. A., Kuntman, H., "DVCC based current-mode first-order all-pass filter and its application", *Electronics, Circuits and Systems*,

2003. *ICECS 2003. Proceedings of the 2003 10th IEEE International Conference on*, 1, 276-279 Vol.271, (2003).

Minaei, S., Temizyurek, C., "Dual input all-pass filter using DVCC", *Signals, Circuits and Systems, 2003. SCS 2003. International Symposium on*, 2, 477-480 vol.472, (2003).

Minaei, S., Yildiz, M., Kuntman, H., Turkoz, S., "High performance CMOS realization of the third generation current conveyor (CCIII)", *Circuits and Systems, 2002. MWSCAS-2002. The 2002 45th Midwest Symposium on*, 1, I-307-310 vol.301, (2002).

Mohan, J., Garg, G., "Minimum grounded component based voltage-mode quadrature oscillator using a single plus-type DO-DDCC", *Signal Processing, Computing and Control (ISPCC), 2012 IEEE International Conference on*, 1-4, (2012).

Montree, S., Winai, J., "Floating capacitance multiplier using DVCC and CCCIs", *Communications and Information Technologies, 2007. ISCIT '07. International Symposium on*, 218-221, (2007).

Prerna, Niranjana, V., "Analog multiplier using DTMOS-CCII suitable for biomedical application", *Computing, Communication & Automation (ICCCA), 2015 International Conference on*, 1353-1357, (2015).

Ramirez-Angulo, J., "Current-Mode Continuous-Time Filters: Two Design Approaches", *IEEE Transaction On Circuits And Systems-II: Analog And Digital Signal Processing*, Vol. 39, 1992.

Salem, S. B., Masmoudi, D. S., Fakhfakh, M., Loulou, M., Masmoudi, N., "High frequency CCII based oscillators and multifunction filters", *International Conference on Design and Test of Integrated Systems in Nanoscale Technology, 2006. DTIS 2006.*, 141-144, (2006).

Salem, S. B., Masmoudi, D. S., Said, A. B., Loulou, M., "An optimized low voltage and High Frequency CCII based multifunction Filters", *2006 13th IEEE International Conference on Electronics, Circuits and Systems*, 1268-1271, (2006).

Schmid, H., "Why The Terms 'Current Mode' And 'Voltage Mode' Neither Divide Nor Qualify Circuits", *IEEE Interational Sysposium On Circuits and Systems*, II-29-II-32 p.,2002

Sedra, A., Smith, K., "A second-generation current conveyor and its applications", *IEEE Transactions on Circuit Theory*, 17(1), 132-134, (1970).

Sedra, A. S., Smith, K. C., *Micro Electronic Circuits*, Third Edition Oxford University Press, 646-662 p., New York 1991.

Shen-Iuan, L., Ching-Yuan, Y., "Higher-order immittance function synthesis using CCIIIs", *Electronics Letters*, 32(25), 2295-2296, (1996).

Shen-Iuan, L., Hen-Wai, T., "The single CCII biquads with high-input impedance", *IEEE Transactions on Circuits and Systems*, 38(4), 456-461, (1991).

Shen-Iuan, L., Hen-Wai, T., Jingshown, W., Jiann-Horng, T., "Realizations of the single CCII biquads with high input impedance", *Circuits and Systems*, 1991., *IEEE International Symposium on*, 1428-1431 vol.1423, (1991).

Siripruchyanun, M., Phattanasak, M., Jaikla, W., "Temperature-insensitive, Current Conveyor-based Floating Simulator Topology", *2007 International Symposium on Integrated Circuits*, 65-68, (2007).

Smith, K. C., Sedra, A., "The current conveyor; A new circuit building block", *Proceedings of the IEEE*, 56(8), 1368-1369, (1968).

Sökmen, Ö. G., Alçı, M., "A novel current controlled DVCC design based on FG MOS and filter applications", *2014 22nd Signal Processing and Communications Applications Conference (SIU)*, 1536-1539, (2014).

Somdunyanok, M., Angkeaw, K., Prommee, P., "Floating-capacitance multiplier based on CCDDCCs and its application", *TENCON 2011 - 2011 IEEE Region 10 Conference*, 1367-1370, (2011).

Tielo-Cuautle, E., Sarmiento-Reyes, L. A., "Synthesis of the CCII- using the nullor concept", *Devices, Circuits and Systems, 2000. Proceedings of the 2000 Third IEEE International Caracas Conference on*, C84/81-C84/84, (2000).

Torteachai, U., Kumngern, M., "Current-tunable current-mode all-pass section using DDCC", *Electronic Devices, Systems and Applications (ICEDSA), 2011 International Conference on*, 217-220, (2011).

Torteachai, U., Kumngern, M., Dejhan, K., "A CMOS log-antilog current multiplier/divider circuit using DDCC", *TENCON 2011 - 2011 IEEE Region 10 Conference*, 634-637, (2011).

Torteachai, U., Kumngern, M., ve Dejhan, K., "Current-controlled CCDDCC with controlled current gain," in *Proceedings of 2011 IEEE International Conference on Computer Science and Automation Engineering (CSAE 2011)*, Shanghai, China, June 10-12, 2011, pp. 568-571.

Udom, N., Duangmalai, D., Noppakarn, A., "High input impedance current controlled voltage-mode universal filter using DDCC and OTA", *Vehicular Electronics and Safety (ICVES), 2011 IEEE International Conference on*, 15-18, (2011).

Unuk, T., Arslanalp, R., "Design of BJT Based Electronically Tunable Differential Difference Current Conveyour and Its Application", *26th International Conference RADIOELEKTRONIKA 2016*, Kosice, Slovakia, (2016).

Upadhyay, A., Pal, K., "A DVCC based voltage mode all pass filter using operational amplifier pole", *Power, Control and Embedded Systems (ICPCES), 2014 International Conference on*, 1-4, (2014).

Wilson, B., "Analogue Current Mode Circuits", *Int. J. Elect. Enging Educ.*, Vol. 26, pp. 206-223,1989.

Wu, J., El-Masry, E. I., "A new Approach Of Design Of Current-Mode Filters", *IEEE Transaction On Circuits And Systems*, 1997.

Yamaçlı, S., Özcan, S., Kuntman, H., "Yeni Bir Aktif Eleman: Diferansiyel Gerilim Alan Elektronik Ayarlanabilir Akım Taşıyıcı (EDVCC)", *Elektrik-Elektronik ve Bilgisayar Mühendisliği Sempozyumu ELECO 2004*, Bursa, Türkiye, (2004).

Yuce, E., "Voltage-Mode Multifunction Filters Employing a Single DVCC and Grounded Capacitors", *IEEE Transactions on Instrumentation and Measurement*, 58(7), 2216-2221, (2009).

Yuh-Shyan, H., Lu-Po, L., Chia-Chun, T., Wen-Ta, L., Trong-Yen, L., Jiann-Jong, C., "A new CCII-based pipelined analog to digital converter", *2005 IEEE International Symposium on Circuits and Systems*, 6170-6173 Vol. 6176, (2005).

EKLER

8. EKLER

EK A

.MODEL NX2 NPN RB=262.5 IRB=0 RBM=12.5 RC=25 RE=0.5
+IS=242E-18 EG=1.206 XTI=2 XTB=1.538 BF=137.5
+IKF=13.94E-3 NF=1.0 VAF=159.4 ISE=72E-16 NE=1.713
+BR=0.7258 IKR=4.396E-3 NR=1.0 VAR=10.73 ISC=0 NC=2
+TF=0.425E-9 TR=0.425E-8CJE=0.428E-12 VJE=0.5
+MJE=0.28 CJC=1.97E-13 VJC=0.5 MJC=0.3 XCJC=0.065
+CJS=1.17E-12 VJS=0.64 MJS=0.4 FC=0.5

EK B

```
.MODEL PX2PNP RB=163.5 IRB=0 RBM=12.27 RC=25 RE=1.5  
+IS=147E-18 EG=1.206 XTI=1.7 XTB=1.866 BF=110.0  
+IKF=4.718E-3 NF=1 VAF=51.8 ISE=50.2E-16 NE=1.65  
+BR=0.4745 IKR=12.96E-3 NR=1 VAR=9.96 ISC=0 NC=2  
+TF=0.610E-9 TR=0.610E-8 CJE=0.36E-12 VJE=0.5  
+MJE=0.28 CJC=0.328E-12 VJC=0.8 MJC=0.4 XCJC=0.074  
+CJS=1.39E-12 VJS=0.55 MJS=0.35 FC=0.5
```

EK C

```
.MODEL CMOSN NMOS ( LEVEL = 7
+VERSION = 3.1 TNOM = 27 TOX = 3.2E-9
+XJ = 1E-7 NCH = 2.3549E17 VTH0 = 0.0408721
+K1 = 0.325863 K2 = -0.0303381 K3 = 1E-3
+K3B = 7.9752313 W0 = 1.005139E-7 NLX = 9.892661E-7
+DVT0W = 0 DVT1W = 0 DVT2W = 0
+DVT0 = 1.2297627 DVT1 = 0.1473877 DVT2 = 0.295815
+U0 = 451.7567843 UA = -1.42062E-10 UB = 3.125058E-18
+UC = 4.349531E-10 VSAT = 1.104974E5 A0 = 0.1756127
+AGS = 0.0121649 B0 = 5.453993E-6 B1 = 5E-6
+KETA = 0.05 A1 = 4.699783E-4 A2 = 0.476527
+RDSW = 150 PRWG = 0.3491049 PRWB = 0.1116032
+WR = 1 WINT = 1.273353E-8 LINT = 1.040852E-8
+DWG = -2.333272E-9 DWB = 2.870557E-8 VOFF = -5.88255E-3
+NFACTOR = 2.5 CIT = 0 CDSC = 2.4E-4
+CDSCD = 0 CDSCB = 0 ETA0 = 2.748809E-6
+ETAB = -0.0153583 DSUB = 4.054516E-6 PCLM = 1.9787164
+PDIBLC1 = 0.9653375 PDIBLC2 = 0.01 PDIBLCB = 0.1
+DROUT = 0.9990938 PSCBE1 = 7.952366E10 PSCBE2 = 5.012991E-10
+PVAG = 0.5350786 DELTA = 0.01 RSH = 6.8
+MOBMOD = 1 PRT = 0 UTE = -1.5
+KT1 = -0.11 KT1L = 0 KT2 = 0.022
+UA1 = 4.31E-9 UB1 = -7.61E-18 UC1 = -5.6E-11
+AT = 3.3E4 WL = 0 WLN = 1
+WW = 0 WWN = 1 WWL = 0
+LL = 0 LLN = 1 LW = 0
+LWN = 1 LWL = 0 CAPMOD = 2
+XPART = 0.5 CGDO = 4E-10 CGSO = 4E-10
+CGBO = 1E-12 CJ = 8.406526E-4 PB = 0.8
+MJ = 0.4923081 CJSW = 1.939781E-10 PBSW = 0.99
+MJSW = 0.2751883 CJSWG = 3.3E-10 PBSWG = 0.99
+MJSWG = 0.2751883 CF = 0 PVTH0 = -1.031224E-3
+PRDSW = 0 PK2 = 1.629017E-3 WKETA = 0.0106762
+LKETA = 8.760864E-3 PU0 = -3.5021185 PUA = -3.13657E-11
+PUB = 0 PVSAT = 653.2294237 PETA0 = 1E-4
*+PKETA = -0.0140591 )
```

*

EK D

```
.MODEL CMOS PMOS ( LEVEL = 7
+VERSION = 3.1 TNOM = 27 TOX = 3.2E-9
+XJ = 1E-7 NCH = 4.1589E17 VTH0 = -0.2178731
+K1 = 0.3055794 K2 = -1.881877E-4 K3 = 0.0955725
+K3B = 6.5385817 W0 = 1E- NLX = 3.118875E-7
+DVT0W = 0 DVT1W = 0 DVT2W = 0
+DVT0 = 0.260215 DVT1 = 0.1593124 DVT2 = 0.1
+U0 = 100 UA = 1.043597E-9 UB = 1E-21
+UC = -4.36034E-11 VSAT = 2E5 A0 = 1.844554
+AGS = 0.2915063 B0 = -4.189558E-6 B1 = 5E-6
+KETA = 0.0414839 A1 = 0.0228958 A2 = 1
+RDSW = 105.3697072 PRWG = -0.1019642 PRWB = 0.5
+WR = 1 WINT = 0 LINT = 9.95995E-9
+DWG = 1.093168E-9 DWB = -2.857077E-8 VOFF = -0.1022829
+NFACTOR = 1.5332272 CIT = 0 CDSC = 2.4E-4
+CDSCD = 0 CDSCB = 0 ETA0 = 0.011015
+ETAB = -0.0285373 DSUB = 2.460721E-3 PCLM = 1.6249923
+PDIBLC1 = 0 PDIBLC2 = -4.302895E-9 PDIBLCB = -1E-3
+DROUT = 1.282078E-3 PSCBE1 = 2.169291E9 PSCBE2 = 6.594654E-10
+PVAG = 1.5395235 DELTA = 0.01 RSH = 6.5
+MOBMOD = 1 PRT = 0 UTE = -1.5
+KT1 = -0.11 KT1L = 0 KT2 = 0.022
+UA1 = 4.31E-9 UB1 = -7.61E-18 UC1 = -5.6E-11
+AT = 3.3E4 WL = 0 WLN = 1
+WW = 0 WWN = 1 WWL = 0
+LL = 0 LLN = 1 LW = 0
+LWN = 1 LWL = 0 CAPMOD = 2
+XPART = 0.5 CGDO = 3E-10 CGSO = 3E-10
+CGBO = 1E-12 CJ = 1.174275E-3 PB = 0.8310047
+MJ = 0.4126286 CJSW = 1.312194E-10 PBSW = 0.99
+MJSW = 0.1 CJSWG = 4.22E-10 PBSWG = 0.99
+MJSWG = 0.1 CF = 0 PVTH0 = 5.166851E-4
+PRDSW = 42.1520552 PK2 = 1.857124E-3 WKETA = 0.0358202
+LKETA = 0.0271244 PU0 = -1.0381257 PUA = -4.75151E-11
+PUB = 4.084847E-22 PVSAT = -50 PETA0 = -2E-4
+PKETA = -3.142785E-3 )
```

9. ÖZGEÇMİŞ

Adı Soyadı : Tayfun UNUK

Doğum Yeri ve Tarihi : Konak 26.08.1991

Lisans Üniversite : Pamukkale Üniversitesi

Elektronik posta : tunuk@pau.edu.tr

İletişim Adresi : Pamukkale Üniversitesi Mühendislik
Fakültesi A Blok Elektrik Elektronik Mühendisliği Bölümü Kınıklı/DENİZLİ

Yayın Listesi :

Konferans listesi :

• Unuk, T., Arslanalp, R., "Design of BJT Based Electronically Tunable Differential Difference Current Conveyour and Its Application", *26th International Conference RADIOELEKTRONIKA 2016*, Kosice, Slovakia, (2016).