

**LOGARİTMİK ORTAM SÜZGEÇLERİNİN İDEAL OLMAYAN  
KARAKTERİSTİKLERİNİN İNCELENMESİ**

**Pamukkale Üniversitesi  
Fen Bilimleri Enstitüsü  
Yüksek Lisans Tezi  
Elektrik-Elektronik Mühendisliği Anabilim Dalı**

---


**Niyazi DÜDÜK**


**Danışman: Doç. Dr. Abdullah Tahsin TOLA**


**EYLÜL, 2010  
DENİZLİ**

## YÜKSEK LİSANS TEZ ONAY FORMU

Pamukkale Üniversitesi Fen Bilimleri Enstitüsü 071181002 nolu öğrencisi Niyazi Düdük tarafından hazırlanan “**LOGARİTMİK ORTAM SÜZGEÇLERİNİN İDEAL OLMAYAN KARAKTERİSTİKLERİNİN İNCELENMESİ**” başlıklı tez tarafımızdan okunmuş, kapsamı ve niteliği açısından bir Yüksek Lisans tezi olarak kabul edilmiştir.

**Tez Danışmanı :** Doç. Dr. Abdullah Tahsin TOLA (PAÜ)   
(Jüri Başkanı)

**Jüri Üyesi :** Yrd. Doç. Dr. Erkan YÜCE (PAÜ) 

**Jüri Üyesi :** Yrd. Doç. Dr. Selim BÖREKÇİ (AKDENİZ Ü) 

Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Yönetim Kurulu'nun 27/10/10 tarih ve 28/11..... sayılı kararıyla onaylanmıştır.

  
Fen Bilimleri Enstitüsü Müdürü

Bu tezin tasarımı, hazırlanması, yürütülmesi, arařtırmalarının yapılması ve bulgularının analizlerinde bilimsel etięe ve akademik kurallara özenle riayet edildiđini; bu alıřmanın dođrudan birincil ürünü olmayan bulguların, verilerin ve materyallerin bilimsel etięe uygun olarak kaynak gösterildiđini ve alıntı yapılan alıřmalara atfedildiđine beyan ederim.

İmza

: 

Öđrenci Adı Soyadı : Niyazi DÜDÜK

## ÖNSÖZ

Analog, sürekli zamanlı, akım modlu devreler ailesinde yer alan logaritmik ortam süzgeçleri düşük güç, yüksek doğrusalılık, geniş çalışma bandı gibi üstünlüklerinden dolayı son yıllarda tümdevre uygulamalarında tercih edilmektedir.

Logaritmik ortam süzgeçleri konusunda bugüne kadar yapılan çalışmalarda genel olarak transistörler ideal varsayılmaktadır. Literatürde, transistörlerin doğrusal olmayan karakteristiklerinin etkisi konusunda çok fazla çalışma bulunmamaktadır. Bu çalışmanın transistörlerin doğrusal olmayan karakteristiklerinin logaritmik ortam süzgeçlerine etkilerinin anlaşılmasına ve tahmin edilebilmesine yardımcı olması beklenmektedir. Bu etkilerin incelenmesi amacıyla durum uzayı sentezi yöntemi kullanılarak her bir transistör için ideal olmayan karakteristiklerin logaritmik ortam süzgeçlerine etkisi ayrı ayrı ele alınarak analiz yapılmıştır. Bu işlemler sırasında analizden elde edilen denklemler, devre parametrelerine nümerik değerler verilerek MATLAB yazılımı yardımıyla sayısal bir sonuca dönüştürülmüş ve bu du değerler PSpice devre benzetim yazılımıyla elde edilen devre analizi sonuçlarıyla karşılaştırılarak, kullanılan yöntemin uygun bir yöntem olup olduğuna karar verilmesini sağlamıştır.

Yüksek lisans tez çalışmalarım süresince değerli zamanını esirgemeyen, bilgi ve tecrübesi ile bana yol gösteren değerli danışmanım Doç.Dr. Abdullah Tahsin TOLA'ya, gerektiğinde yardımlarını esirgemeyen Arş.Gör. Remzi ARSLANALP, Arş.Gör. Adem ÜKTE, Arş.Gör. Şaziye SÜRRAV'a ve üç yıllık bu süreçte maddi manevi desteğini esirgemeyen aileme teşekkürü bir borç bilirim.

Eylül 2010

Niyazi Düdük

Öğretim Görevlisi

## İÇİNDEKİLER

|   | <u>Sayfa</u> |
|---|--------------|
| <b>ÖZET</b> .....   | <b>1</b>     |
| <b>SUMMARY</b> .....  | <b>2</b>     |
| <b>1. GİRİŞ</b> .....   | <b>3</b>     |
| 1.1 Giriş .....   | 3            |
| 1.2 Literatür Özeti .....   | 6            |
| 1.3 Tezin Amacı.....  | 10           |
| 1.4 Tezin İçeriği .....   | 11           |
| <b>2. TEMEL KAVRAMLAR</b> .....   | <b>12</b>    |
| 2.1 Akım Modlu Devreler.....  | 12           |
| 2.2 Logaritmik Ortam Süzgeçleri .....   | 13           |
| 2.3 İdeal Transistör.....   | 15           |
| 2.4 Translineer Prensibi .....  | 16           |
| 2.5 Eşleştirilmiş Durum Uzayı Süzgeçlerinin Sentezi Yöntemi .....   | 18           |
| 2.6 Çıkış Katlarına Göre Yükselteçlerin Sınıflandırılması.....  | 21           |
| 2.6.1 A Sınıfı Devreler .....   | 21           |
| 2.6.2 B Sınıfı Devreler.....  | 23           |
| 2.6.3 AB Sınıfı Devreler .....  | 24           |
| <b>3. LOGARİTMİK ORTAM SÜZGEÇLERİNİN DURUM UZAYINDA<br/>SENTEZİ</b> .....   | <b>26</b>    |
| 3.1 Logaritmik Ortam Süzgeçlerinin Sentez Yöntemleri .....  | 26           |
| 3.2 Logaritmik Ortam Süzgeçlerinin Durum Uzayında Sentezi .....   | 26           |
| 3.3 AB Sınıfı Fark Alan Tip Logaritmik Ortam Süzgeci'nin Durum Uzayı<br>Yöntemiyle Sentezi .....                                    | 30           |
| 3.3.1 Giriş Akım Ayırıcı Devresi .....  | 32           |
| 3.4 AB Sınıfı Fark Alan Tip Yapı Kullanılarak Sistem Denklemlerinin<br>Uygunlaştırılması ve Devre Denklemlerinin Elde Edilmesi..... | 34           |

|   |           |
|---|-----------|
| <b>4. A SINIFI ALÇAK GEÇİREN LOGARİTMİK ORTAM SÜZGECİ</b>                   |           |
| <b>TASARIMI.....</b>  | <b>38</b> |
| 4.1 Birinci Derece A Sınıfı Alçak Geçiren F Tipi Logaritmik Ortam           |           |
| SüzgeciTasarımı .....   | 38        |
| 4.1.1 Birinci Derece A Sınıfı Alçak Geçiren F Tipi Logaritmik Ortam         |           |
| Süzgecinin PSpice Yazılımı ile Elde Edilen Benzetim Sonuçları .....         | 40        |
| 4.2 Birinci Derece A Sınıfı Alçak Geçiren T Tipi Logaritmik Ortam Süzgeci   |           |
| Tasarımı .....  | 41        |
| 4.2.1 Birinci Derece A Sınıfı Alçak Geçiren F Tipi Logaritmik               |           |
| OrtamSüzgecinin PSpice Yazılımı ile Elde Edilen Benzetim Sonuçları.....     | 42        |
| <b>5. AB SINIFI LOGARİTMİK ORTAM SÜZGECİ TASARIMI .....</b>                 | <b>44</b> |
| 5.1 Birinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam                 |           |
| Süzgeci Tasarımı .....  | 44        |
| 5.1.1 Birinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam               |           |
| Süzgecinin PSpice Benzetim Sonuçları.....                                   | 47        |
| 5.2 İkinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam                  |           |
| Süzgeci Tasarımı .....  | 49        |
| 5.2.1 İkinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam                |           |
| Süzgecinin PSpice Benzetim Sonuçları.....                                   | 52        |
| 5.3. İkinci Derece AB Sınıfı Bant Geçiren Logaritmik Ortam                  |           |
| Süzgeci Tasarımı .....  | 54        |
| 5.3.1 İkinci Derece AB Sınıfı Bant Geçiren Logaritmik Ortam Süzgecinin      |           |
| PSpice Benzetim Sonuçları.....  | 57        |
| <b>6. İDEAL OLMAYAN TRANSİSTÖRLERİN A SINIFI SÜZGEÇLERE</b>                 |           |
| <b>ETKİLERİNİN İNCELENMESİ.....</b>   | <b>60</b> |
| 6.1 Analiz ve Çözüm Yöntemi.....  | 60        |
| 6.1.1 Sonlu Akım Kazancı Modeli.....  | 60        |
| 6.1.2 Analiz Yöntemi.....   | 61        |
| 6.2 Birinci Derece A Sınıfı Alçak Geçiren T Tipi Logaritmik Ortam Süzgecine |           |
| İdeal Olmayan Transistörlerin Etkisi.....                                   | 65        |
| 6.2.1 $Q_1$ İçin Sonlu Akım Kazanç Durumu .....                             | 66        |
| 6.2.1.1 PSpice sonuçları.....   | 67        |
| 6.2.1.2 Matlab sonuçları.....   | 68        |

|   |           |
|---|-----------|
| 6.2.1.3 Sonuç .....   | 68        |
| 6.2.2 Q <sub>2</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 69        |
| 6.2.2.1 PSpice Sonuçları .....  | 69        |
| 6.2.2.2 Matlab Sonuçları .....  | 70        |
| 6.2.2.3 Sonuç .....   | 71        |
| 6.2.3 Q <sub>3</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 71        |
| 6.2.3.1 PSpice Sonuçları .....  | 72        |
| 6.2.3.2 Matlab Sonuçları .....  | 73        |
| 6.2.3.3 Sonuç .....   | 73        |
| 6.2.4 Q <sub>4</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 73        |
| 6.2.4.1 PSpice Sonuçları .....  | 74        |
| 6.2.4.2 Matlab Sonuçları .....  | 75        |
| 6.2.4.3 Sonuç .....   | 75        |
| <b>7. İDEAL OLMAYAN TRANSİSTÖRLERİN AB SINIFI SÜZGEÇLERE</b>                |           |
| <b>ETKİLERİNİN İNCELENMESİ .....</b>  | <b>76</b> |
| 7.1 Birinci Derece A Sınıfı Alçak Geçiren T Tipi Logaritmik Ortam Süzgecine |           |
| İdeal Olmayan Transistörlerin Etkisi .....                                  | 76        |
| 7.1.1 Q <sub>1</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 77        |
| 7.1.1.1 Sonuç .....   | 78        |
| 7.1.2 Q <sub>2</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 79        |
| 7.1.2.1 Sonuç .....   | 79        |
| 7.1.3 Q <sub>3</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 80        |
| 7.1.3.1 Sonuç .....   | 81        |
| 7.1.4 Q <sub>4</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 81        |
| 7.1.4.1 Sonuç .....   | 82        |
| 7.1.5 Q <sub>5</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 82        |
| 7.1.5.1 Sonuç .....   | 83        |
| 7.1.6 Q <sub>6</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 84        |
| 7.1.6.1 Sonuç .....   | 84        |
| 7.1.7 Q <sub>7</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 85        |
| 7.1.7.1 Sonuç .....   | 86        |
| 7.1.8 Q <sub>8</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 86        |
| 7.1.8.1 Sonuç .....   | 87        |
| 7.1.9 Q <sub>9</sub> İçin Sonlu Akım Kazanç Durumu .....                    | 87        |

|  |           |
|--|-----------|
| 7.1.9.1 Sonuç .....  | 88        |
| 7.1.10 Q <sub>10</sub> İçin Sonlu Akım Kazanç Durumu ..... | 88        |
| 7.1.10.1 Sonuç .....                                       | 89        |
| <b>8. SONUÇ VE ÖNERİLER .....</b>                          | <b>90</b> |
| 8.1 SONUÇ .....  | 90        |
| 8.2 ÖNERİLER .....   | 92        |
| <b>KAYNAKLAR .....</b>                                     | <b>93</b> |



## **KISALTMALAR**

**NaN** : Sayısal bir değere sahip değil  
**FFT** : Fast Fourier Transform

## TABLO LİSTESİ

### Tablolar

|   |    |
|---|----|
| Tablo 6.1 : $Q_1$ için $\beta=100$ ve $k=0.1$ olduğunda elde edilen sonuçlar .....  | 67 |
| Tablo 6.2 : $Q_1$ için $\beta=100$ ve $k=0.2$ olduğunda elde edilen sonuçlar .....  | 67 |
| Tablo 6.3 : $Q_1$ için $\beta=100$ ve $k=0.4$ olduğunda elde edilen sonuçlar .....  | 68 |
| Tablo 6.4 : $Q_1$ için $\beta=100$ ve $k=0.8$ olduğunda elde edilen sonuçlar .....  | 68 |
| Tablo 6.5 : $Q_1$ için $\beta=100$ olduğunda elde edilen sonuçlar .....             | 68 |
| Tablo 6.6 : $Q_2$ için $\beta=100$ ve $k=0.1$ olduğunda elde edilen sonuçlar .....  | 69 |
| Tablo 6.7 : $Q_2$ için $\beta=100$ ve $k=0.2$ olduğunda elde edilen sonuçlar .....  | 70 |
| Tablo 6.8 : $Q_2$ için $\beta=100$ ve $k=0.4$ olduğunda elde edilen sonuçlar .....  | 70 |
| Tablo 6.9 : $Q_2$ için $\beta=100$ ve $k=0.8$ olduğunda elde edilen sonuçlar .....  | 70 |
| Tablo 6.10 : $Q_2$ için $\beta=100$ olduğunda elde edilen sonuçlar .....            | 70 |
| Tablo 6.11 : $Q_3$ için $\beta=100$ ve $k=0.1$ olduğunda elde edilen sonuçlar ..... | 72 |
| Tablo 6.12 : $Q_3$ için $\beta=100$ ve $k=0.2$ olduğunda elde edilen sonuçlar ..... | 72 |
| Tablo 6.13 : $Q_3$ için $\beta=100$ ve $k=0.4$ olduğunda elde edilen sonuçlar ..... | 72 |
| Tablo 6.14 : $Q_3$ için $\beta=100$ ve $k=0.8$ olduğunda elde edilen sonuçlar ..... | 72 |
| Tablo 6.15 : $Q_3$ için $\beta=100$ olduğunda elde edilen sonuçlar .....            | 73 |
| Tablo 6.16 : $Q_4$ için $\beta=100$ ve $k=0.1$ olduğunda elde edilen sonuçlar ..... | 74 |
| Tablo 6.17 : $Q_4$ için $\beta=100$ ve $k=0.2$ olduğunda elde edilen sonuçlar ..... | 74 |
| Tablo 6.18 : $Q_4$ için $\beta=100$ ve $k=0.4$ olduğunda elde edilen sonuçlar ..... | 74 |
| Tablo 6.19 : $Q_4$ için $\beta=100$ ve $k=0.8$ olduğunda elde edilen sonuçlar ..... | 75 |
| Tablo 6.20 : $Q_4$ için $\beta=100$ olduğunda elde edilen sonuçlar .....            | 75 |

## ŞEKİL LİSTESİ

### Şekiller

|  |    |
|--|----|
| Şekil 1.1 : Logaritma fonksiyonu grafiği .....   | 5  |
| Şekil 1.2 : Logaritmik Ortam süzgeci blok şeması.....  | 5  |
| Şekil 2.1 : $G_m$ -C / OTA-C süzgeç.....   | 13 |
| Şekil 2.2 : Logaritmik ortam süzgeci.....  | 13 |
| Şekil 2.3 : Adams'ın temel logaritmik ortam süzgeci.....   | 15 |
| Şekil 2.4 : Gerçek NPN transistör modeli.....  | 16 |
| Şekil 2.5 : İdeal NPN transistör modeli .....  | 16 |
| Şekil 2.6 : Dört transistörlü basit translineer çevrimi.....   | 17 |
| Şekil 2.7 : A sınıfı yükselteç devresi .....   | 22 |
| Şekil 2.8 : A sınıfı yükselteç devresine ait çıkış akımının grafiği.....   | 22 |
| Şekil 2.9 : B sınıfı yükselteç devresi .....   | 23 |
| Şekil 2.10 : B sınıfı yükselteç devresine ait çıkış akımının grafiği .....   | 24 |
| Şekil 2.11 : AB sınıfı yükselteç devresi .....   | 25 |
| Şekil 2.12 : AB sınıfı yükselteç devresine ait çıkış akımının grafiği .....  | 25 |
| Şekil 3.1 : Durum değişkeninin türevinin pozitif veya negatif olması durumu .....  | 28 |
| Şekil 3.2 : (a) A sınıfı devre yapısının blok diyagramı (b) AB sınıfı fark alan tip devre yapısının blok diyagramı ..... | 30 |
| Şekil 3.3 : Akım ayırıcı devresi .....   | 32 |
| Şekil 3.4 : (a) $u_L$ sinyalinin zaman ortamı çıktısı (b) $u_R$ sinyalinin zaman ortamı çıktısı .....                    | 33 |
| Şekil 3.5 : (a) $u$ sinyalinin zaman ortamı çıktısı (b) $u_L-u_R$ sinyalinin zaman ortamı çıktısı .....                  | 33 |
| Şekil 4.1 : Birinci derece A sınıfı F tipi alçak geçiren logaritmik ortam süzgeci ...                                    | 39 |
| Şekil 4.2 : Frekans cevabı .....   | 40 |
| Şekil 4.3 : Faz farkı.....   | 41 |
| Şekil 4.4 : Zaman ortamı çıktısı.....  | 41 |

|  |    |
|--|----|
| Şekil 4.5 : Birinci derece A sınıfı T tipi alçak geçiren logaritmik ortam süzgeci ...  | 42 |
| Şekil 4.6 : Frekans cevabı .....   | 42 |
| Şekil 4.7 : Faz farkı.....   | 43 |
| Şekil 4.8 : Zaman ortamı çıktısı.....  | 43 |
| Şekil 5.1 : 1.derece AB sınıfı alçak geçiren logaritmik ortam süzgeci.....   | 46 |
| Şekil 5.2 : Giriş ve çıkış akımlarının zaman ortamı çıktıları .....  | 47 |
| Şekil 5.3 : Frekans cevabı .....   | 48 |
| Şekil 5.4 : AC analizde $I_f$ akımına göre çıkış akımının giriş akımına oranı .....  | 48 |
| Şekil 5.5 : AC analizde $I_f$ akımına göre çıkış akımı ile giriş akımı arasındaki faz farkı .....                                      | 49 |
| Şekil 5.6 : İkinci derece AB sınıfı alçak geçiren logaritmik ortam süzgeci devresi.....  | 52 |
| Şekil 5.7 : Giriş ve çıkış akımlarının zaman ortamı çıktıları .....  | 53 |
| Şekil 5.8 : Frekans cevabı .....   | 53 |
| Şekil 5.9 : Faz farkı.....   | 54 |
| Şekil 5.10 : İkinci derece AB sınıfı bant geçiren logaritmik ortam süzgeci devresi.....  | 57 |
| Şekil 5.11 : Giriş ve çıkış akımlarının zaman ortamı çıktıları.....  | 58 |
| Şekil 5.12 : Frekans cevabı .....  | 58 |
| Şekil 5.13 : Faz farkı.....  | 59 |
| Şekil 6.1 : Sonlu akım kazancına sahip transistor modeli.....  | 61 |
| Şekil 6.2 : İdeal sistem .....   | 62 |
| Şekil 6.3 : Doğrusal olmayan karakteristiklerin ek girişler olarak modellenmesi ..   | 65 |
| Şekil 6.4 : Doğrusal olmayan karakteristiklerin ek girişler olarak modellenmesi ve süperpozisyon prensibinin uygulanması .....         | 65 |
| Şekil 6.5 : Birinci derece A sınıfı T tipi alçak geçiren logaritmik ortam süzgeci ...  | 66 |
| Şekil 6.6 : $Q_1$ transistörünün ideal olmadığı durum için birinci derece A sınıfı T tipi alçak geçiren logaritmik ortam süzgeci ..... | 67 |
| Şekil 7.1 : 1.derece AB sınıfı alçak geçiren logaritmik ortam süzgeci.....   | 76 |
| Şekil 7.2 : $Q_1$ transistörünün ideal olmadığı durum için 1.derece AB sınıfı alçak geçiren logaritmik ortam süzgeci.....              | 78 |
| Şekil 7.3 : $Q_1$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı çıktısı ...  | 78 |

|   |    |
|---|----|
| Şekil 7.4 : $Q_2$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı     |    |
| çıkışı .....  | 80 |
| Şekil 7.5 : $Q_3$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı     |    |
| çıkışı .....  | 81 |
| Şekil 7.6 : $Q_4$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı     |    |
| çıkışı .....  | 82 |
| Şekil 7.7 : $Q_5$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı     |    |
| çıkışı .....  | 83 |
| Şekil 7.8 : $Q_6$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı     |    |
| çıkışı .....  | 85 |
| Şekil 7.9 : $Q_7$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı     |    |
| çıkışı .....  | 86 |
| Şekil 7.10 : $Q_8$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı    |    |
| çıkışı .....  | 87 |
| Şekil 7.11 : $Q_9$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı    |    |
| çıkışı .....  | 88 |
| Şekil 7.12 : $Q_{10}$ için $\beta=100$ olduğu durumda çıkış sinyalinin zaman ortamı |    |
| çıkışı .....  | 89 |

## SEMBOL LİSTESİ

|            |  |
|------------|--|
| $H(S)$     | Transfer fonksiyonu  |
| $\beta$    | İleri yön akım kazancı                                       |
| $\omega$   | Açısal frekans   |
| $\omega_0$ | Kutup frekansı   |
| $V_T$      | Yarıiletken malzemenin sıcaklığa bağlı gerilimi              |
| $K$        | Boltzmann sabiti $1.3806568 \times 10^{-23} \text{ JK}^{-1}$ |
| $T$        | Derece Kelvin  |
| $I_s$      | Diyotun ve transistorün sızıntı akımı                        |

## ÖZET

### LOGARİTMİK ORTAM SÜZGEÇLERİNİN İDEAL OLMAYAN KARAKTERİSTİKLERİNİN İNCELENMESİ

Logaritmik ortam süzgeçleri, daha genel adıyla ELIN süzgeçler akım modlu, sürekli zamanlı, aktif devreler kategorisindedirler. Bu yapı doğrudan transistörlerin doğal akım-gerilim ilişkisini kullanır. Bu ilişki, üstel bir ilişkidir.

Klasik olarak logaritmik ortam süzgeçlerinde transistörler ideal varsayılmaktadır. Örneğin beyz akımı sıfır ve ileri yön akım kazancı sonsuz kabul edilmektedir. Ama gerçekte transistörler doğrusal olmayan karakteristiklere sahiptir. Bu karakteristikler devrenin doğrusal performansını etkilemekle kalmaz aynı zamanda harmonik distorsiyon da yaratırlar. Bu çalışmanın amacı transistörlerin doğrusal olmayan karakteristiklerinin logaritmik ortam süzgeçlerine etkisini incelemektir. Bu etkilerin incelenmesi için genel bir durum uzayı sentezi yöntemi kullanılmıştır. Çalışmada her bir transistörün ideal olmadığı durum ayrı ayrı ele alınarak her bir transistörün süzgeç devresine etkisi ayrı ayrı incelenmiştir. Çalışmalar A sınıfında birinci derece alçak geçiren süzgeç devresi ile AB sınıfında birinci derece alçak geçiren süzgeç devresi üzerinde gerçekleştirilmiştir. Çalışmalarda kullanılan durum uzayı sentez yöntemiyle elde edilen veriler, bazı devre parametrelerine nümerik değerler verilerek MATLAB yazılımı ile nümerik sonuçlara dönüştürülmüş ve bu sonuçlar PSpice devre benzetim yazılımı ile yapılan analizde elde edilen sonuçlarla karşılaştırılmıştır. Böylece kullanılan yöntemin uygunluğu hakkında yorum yapılabilmektedir. Bu çalışmanın ileride yapılacak çalışmalara ışık tutabilmesi ümit edilmektedir.

## **SUMMARY**

### **A STUDY ABOUT NONIDEAL CHARACTERISTICS OF LOG DOMAIN FILTERS**

Log Domain filters, more generally ELIN filters are a category of current-mode, continuous-time, active filters. This structure directly uses transistors' natural current-voltage relationship. This relationship is exponential. Transistors are assumed to be ideal in conventional Log Domain filters. For example base current is zero, forward current gain is infinite. However, in reality transistors have some nonideal characteristics. These characteristics not only effect the circuit's linear performance, also create harmonic distortion. The objective of this study is to investigate the effects of transistors' nonlinear characteristics to Log Domain filters. To investigate these effects, a general state space method is used. In this study, each transistors' nonideal characteristics' effects handled seperately. These analyses are performed on class A first order low pass filter and class AB first order low pass filter. Assigning values to some circuit parameters and using the equations obtained from state space method, these equations converted to numerical values with MATLAB and these results compared with the results obtained from PSpice circuit simulation software. So that, the method used could be commented. It is expected that, this study would lead future studies.



# 1. GİRİŞ

## 1.1 Giriş

Girişine verilen sinyalin bazı frekans bileşenlerinin genliğini kuvvetlendiren veya zayıflatan elektronik devrelere süzgeç denilmektedir. Süzgeç devreleri radyo, televizyon, radar, telefon, sabit disk sürücüler ve haberleşme sistemleri gibi bir çok alanda yaygın olarak kullanılmaktadır.

Bir süzgeç tasarlanırken şu özellikler istenmektedir: Daha fazla band genişliğine sahip olması, düşük bozulmaya sahip olması, düşük güç tüketmesi, düşük gerilimle çalışması, çalışma aralığının geniş olması, daha ucuz olması ve daha az gürültüye sahip olması. Tasarım yapılırken uygulama alanına göre bu özelliklerden öncelikli olarak istenen özellikler sağlanırken diğer bazı özelliklerden ödün verilmesi gerekebilmektedir. Çünkü yapılan çalışmalara rağmen bahsedilen bütün özellikleri karşılayan bir süzgeç henüz tasarlanamamıştır.

Frey (1993a) tarafından sunulan logaritmik ortam süzgeçleri, daha genel adıyla Tsividis'in (1997) önerdiği ELIN (Externally Linear Internally Nonlinear) süzgeçler yüksek frekans, düşük güç tüketimi, düşük besleme gerilimi, düşük gürültü gibi özelliklere sahip olduğundan dolayı bir çok araştırmacı bu konu üzerinde çalışmaya başlamıştır. (Drakakis ve diğ., 1997; El-Gamal ve Roberts, 1997; Punzerberger ve Enz, 1997; Frey ve Tola, 1999). Dolayısıyla icadından bu yana hızlı bir gelişme kaydedilmiştir.

ELIN süzgeçler, Smith ve Sedra (1968) tarafından sunulan akım modlu, sürekli zamanlı aktif süzgeçler kategorisindedirler. Bu süzgeç yaklaşımında kullanılan devre elemanlarının doğrusal davranışlı olup olmamasının bir önemi yoktur. Önemli olan, sistemin girişleri ve çıkışları arasındaki ilişkinin doğrusal olmasıdır. Klasik süzgeç tasarımında ise her eleman ya da devre bloğunun doğrusal karakteristiğe sahip olması ya da doğrusallaştırılması gerekmektedir. ELIN süzgeçler bu tip doğrusallaştırma problemlerini ortadan kaldırmıştır.

Analiz ve sentez edebilmek amacıyla süzgeçler bir çok değişik yolla sınıflandırılmışlardır. Bu temel sınıflandırmalardan bir tanesi devrede kullanılan elemanlara dayanmaktadır. Sadece R, L ve C gibi pasif elemanlar kullanılan süzgeç, pasif süzgeç olarak adlandırılır. Eğer devre işlemsel yükselteç gibi bazı aktif elemanlar içeriyorsa, aktif süzgeç olarak adlandırılır. ELIN süzgeçler aktif süzgeçlerdir.

Süzgeçler ayrıca sinyal işleme tekniğine göre de sınıflandırılırlar. Bu sınıflandırmada, eğer sinyal sürekli zaman ortamında işleniyorsa sürekli zamanlı süzgeç olarak adlandırılır. Bunun tersi olarak eğer sinyal ayırık zamanlı olarak işleniyorsa ayırık zamanlı süzgeç olarak adlandırılır. ELIN süzgeçler genel olarak sürekli zamanlı süzgeçler sınıfında kabul edilmektedir.

Son otuz yıldan beri elektrik ve elektronik mühendisleri akım işlemeyi gerilim işlemeye tercih etmektedirler. Bu tercihin sebebi çıkışı akım olan çift kutuplu ve alan etkili transistörlerin icadıdır. Bu durumun bir sonucu olarak daha sonra ortaya çıkan işaret gösterim biçimine bağlı diğer bir sınıflandırma türü ise akım modlu ve gerilim modlu devrelerdir. Gerilimin aktif olarak işlendiği devreye gerilim modlu devre denir. Örneğin işlemsel yükselteçler en iyi bilinen gerilim modlu elemanlardır ki gerilim kontrollü gerilim yükselticilerdir. Sonuç olarak bir süzgeçte işlemsel yükselteç kullanılırsa gerilim modlu aktif süzgeç elde edilir. Öte yandan akımın aktif olarak işlendiği devre akım modlu devre olarak adlandırılır. ELIN süzgeçler genel olarak akım modlu devreler sınıfındadır.

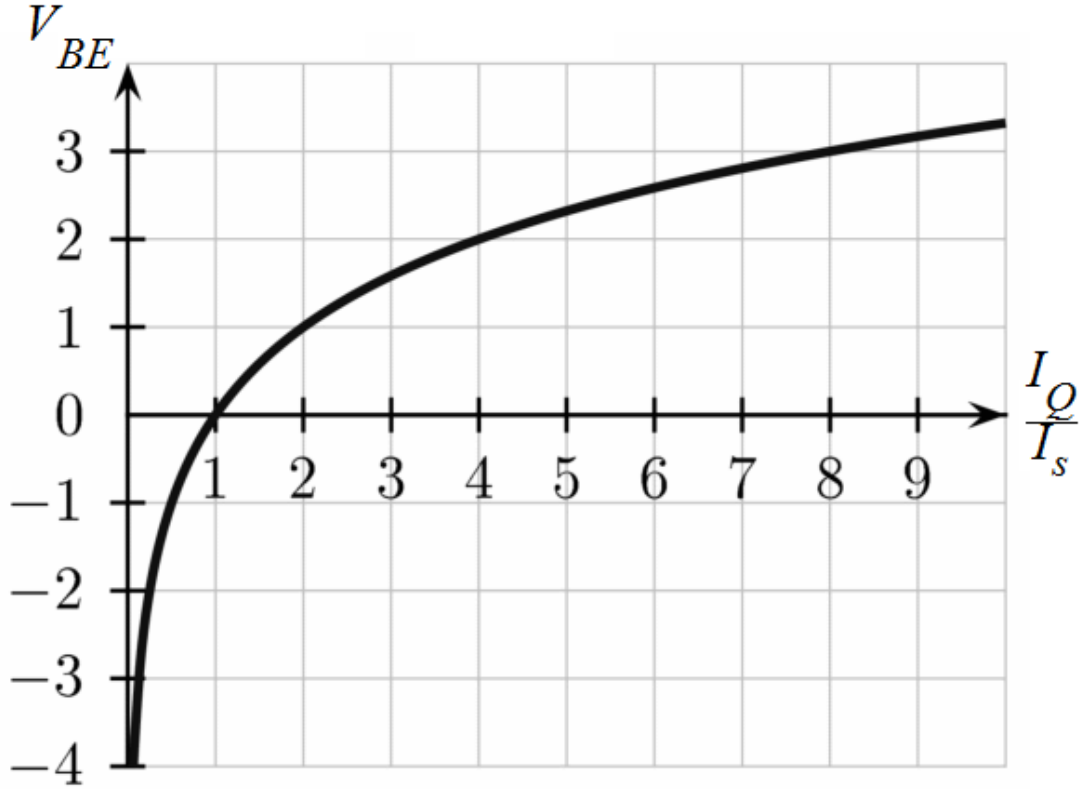
Akım modlu devrelerde başka bir önemli fikir ise Gilbert tarafından 1975'te önerilen translineer prensibidir. (Gilbert, 1975). Gilbert, bir çoklu transistör çevriminde akımın ne kadar kolay işlenebileceğini göstermiştir.

Akım modlu devreler daha fazla band genişliğine sahiptir. Akım modlu sinyal işleme, gerilim modlu sinyal işlemeye göre daha basittir. (Roberts ve Sedra, 1989; Toumazou, 1992). Daha az devre elemanı ile tasarım yapılabilir. Dolayısıyla hem maliyet azalır hem de gürültü performansı artar. (Tola, 2000).

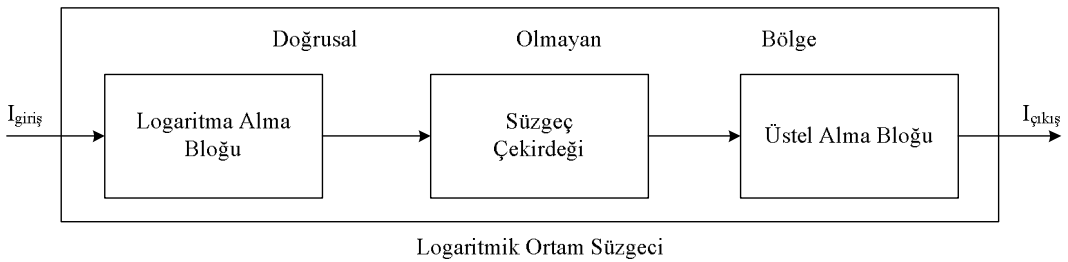
ELIN süzgeçler, sentezde durum değişkenlerine ve girişlere uygulanan eşleşme fonksiyonlarına göre gruplara ayrılırlar. Örneğin eşleşme fonksiyonu üstel bir fonksiyon ise Logaritmik ortam süzgeci, eşleşme fonksiyonu tanh fonksiyonu ise

TANH süzgeç, eşleşme fonksiyonu sinh fonksiyonu ise SINH süzgeç adını alır. Bu çalışmada ağırlıklı olarak logaritmik ortam süzgeçleri üzerinde durulacaktır.

Logaritma fonksiyonuna ait grafik Şekil 1.1'de verilmiştir. Logaritma fonksiyonunun bağımsız değişkeni 0 ile 1 arasındaysa grafikten de görüleceği gibi bu fonksiyon bir genişletme fonksiyonu olarak işlem yapmaktadır. Bağımsız değişken 1'den büyük ise bu fonksiyon bir sıkıştırma fonksiyonu olarak işlem yapar.



Şekil 1.1 : Logaritma fonksiyonu grafiği



Şekil 1.2 : Logaritmik Ortam süzgeci blok şeması

Logaritmik ortam süzgeçlerinin blok şeması Şekil 1.2'de verilmiştir. Süzgecin ilk bloğu logaritma alma bloğudur. Logaritma alma işlemi bir transistör ile

gerçekleştirilmektedir. Bir transistörün akım-gerilim ilişkisi Denklem (1.1)'de verilmiştir.

$$I_Q = I_s e^{V_{BE}/V_T}$$

$I_Q$  : Giriş sinyali

$I_s$  : Transistörün saturasyon akımı (1.1)

$V_T$  : Transistörün termal gerilimi

$V_{BE}$  : Transistörün beyz-emiter gerilimi

Denklem (1.1) yeniden düzenlenerek beyz-emiter gerilimi Denklem (1.2)'deki gibi yazılabilir.

$$V_{BE} = V_T \ln \left( \frac{I_Q}{I_s} \right) \quad (1.2)$$

Denklem (1.2)'ye göre transistörün beyz-emiter gerilimi, transistörün termal gerilimi  $V_T$  ile logaritma fonksiyonunun çarpımıdır.  $I_Q$  giriş sinyali,  $I_s$  transistörün saturasyon akımıdır. Logaritma fonksiyonunun özelliğine göre  $I_Q < I_s$  ise giriş sinyali genişletilmiş olacak,  $I_Q > I_s$  ise giriş sinyali sıkıştırılmış olacaktır. Bu durum literatürde genlik uygunlaştırma (companding : *compressing and expanding*) olarak geçmektedir. (Seevinck, 1990; Tsividis ve diğ., 1990).

Bir sisteme uygulanacak gerilimin genliği, aktif elemanların besleme geriliminin genliğinden büyük olamaz. Logaritmik ortam süzgeçleri giriş sinyalini yukarıda anlatıldığı biçimde sıkıştırıp-genişlettiği için giriş sinyalinin genlik aralığı (dynamic range) artmaktadır. Yani logaritmik ortam süzgeçleri giriş genliğinin aralığı bakımından avantajlı bir yapıya sahiptir.

Akım modlu devrelerin ve ELIN süzgeçlerin yukarıdaki özelliklerinden ve ayrıca logaritmik ortam süzgeçlerinin genlik uygunlaştırma özelliklerinden dolayı bu süzgeçler popüler hale gelmiştir.

## 1.2 Literatür Özeti

Logaritmik ortam süzgeçleri, akım modlu devreler sınıfında, yüksek performans ile düşük oranda bozulmaya sahip translineer devrelerdir. (Gilbert, 1975). Logaritmik ortamda süzgeç devresi fikri ilk olarak 1979'da Adams tarafından önerilmiştir. İşlemsel yükselteç, diyot, akım kaynağı ve kondansatör elemanlarından oluşan aktif

süzgeç devresi, elektronik olarak ayarlanabilme özelliğine sahiptir. Bu alanda yapılan ilk çalışma olduğu için önemli bir çalışmadır. (Adams, 1979). Ancak bu çalışmada Adams sistematik bir sentez yöntemi önermediğinden dolayı bu konuda uzun süre çalışma yapılmamıştır.

Frey tarafından 1993 yılında önerilen durum uzayı sentez yönteminin logaritmik ortam süzgeçlerinin sentezinde kullanılması bu konudaki ikinci önemli basamak olmuştur. (Frey, 1993a). Frey, Adams'ın logaritmik ortamda süzgeç devresi fikri ile Seevinck (1990) tarafından önerilen genlik uygunlaştırma kavramını kullanarak sistematik bir sentez yöntemi sunmuştur. Logaritmik ortam süzgeçlerinin sentezi konusunda yapılan ilk teorik çalışmada tümüyle BJT, kondansatör ve akım kaynağı devre elemanları kullanılarak farklı bir tasarım yapılmıştır. (Frey, 1993a). Bu tasarım Seevinck (1990) ve Tsividis ve diğ. (1990) tarafından önerilen genlik uygunlaştırma ve akım modlu devre özelliği taşıması sebebiyle avantajlı olmuştur. Bu çalışmadan sonra bu konu araştırmacıların ilgisini çekmeye başlamış ve çalışmalar yapılmaya başlanmıştır. (Drakakis ve diğ., 1997; El-Gamal ve Roberts, 1997; Punzerberger ve Enz, 1997; Frey ve Tola, 1999).

Logaritmik ortam süzgeçleri Tsividis tarafından 1997 yılında önerilmiş olan ELIN sistemler kategorisindedirler. ELIN sistem, doğrusal olmayan elemanlar kullanıldığı halde, girişi ile çıkışı arasında doğrusal bir ilişki olan sistemdir. (Tsividis, 1997). Bu nedenle ELIN sistemlerde her devre bloğunun ayrı ayrı doğrusallaştırılması yerine sistemin doğrusallığı esas alınmıştır.

Frey, doğrusal bir sistemde durum uzayı yöntemi ile üstel eşleme yapmış ve TANH, SINH gibi çeşitli süzgeç tasarımları önermiştir. Bu çalışma, tanh ve sinh fonksiyonlarının açılımındaki üstel eşitlikler ile yapılmış ve devre tasarımında BJT elemanları kullanılarak performansı incelenmiştir. (Frey, 1993b; Frey, 1996b). Yine Frey logaritmik ortamda gyrator tasarlamış ve bu yapı ile yüksek geçiren süzgeç tasarlamıştır. (Frey, 1996a). Başka bir çalışmada gm-C yapısı ile logaritmik ortam süzgeci tasarımı yapılmıştır. (Mahattanakul ve Toumazou, 1997).

BJT'ler ile birlikte, 1996 yılında alan etkili transistörlerle de tasarımlar yapılmaya başlanmıştır. FET elemanları ile süzgeç devrelerinde yeni bir tasarım metodu önerilmiştir. (Eskiyerli ve diğ., 1996). 1997 yılında MOSFET elemanları kullanılarak genel bir logaritmik ortam süzgeci tasarlanmış ve doğrusallık analizi yapılarak

performansı incelenmiştir. (Ngarmnil, 1997). Başka bir çalışmada yine MOSFET devre elemanları ile alçak geçiren logaritmik ortam süzgeç devresi, karekök blokları ile tasarlanmıştır. (Yu ve diğ., 2000).

Logaritmik ortam süzgeci sentezinde genel olarak iki yöntem kullanılmıştır. Bunlar durum uzayı sentez yöntemi ve işaret akış diyagramı sentez yöntemleridir. İşaret akış diyagramı sentez yöntemi logaritmik ortam süzgeçlerine, farklı araştırmacılar tarafından, çeşitli süzgeç türleri için, farklı derecelerde ve değişik yaklaşım metodlarıyla uygulanmıştır. 1995 yılında yapılan bir çalışmada işaret akış diyagramı yöntemi ile yüksek dereceden bir Chebyshev süzgeci tasarlanmış ve çalışma performansı incelenerek süzgeç devresi fiziksel olarak gerçekleştirilmiştir. (Perry ve Roberts, 1995; Perry ve Roberts, 1996). Benzer şekilde işaret akış diyagramı ile ikinci derece band geçiren logaritmik ortam süzgeci tasarlanmış ve denenmiştir. (El-Gamal ve Roberts, 1997). Benzer şekilde üçüncü dereceden eliptik bir süzgeç gerçekleştirilmiştir. (Psichalinos ve Vlassis, 2002).

Durum uzayı sentez yöntemi ilk kez Frey tarafından logaritmik ortam süzgeçlerine uygulanmıştır. (Frey, 1993a). Bu yöntem logaritmik ortam süzgeci sentezine yeni bir bakış açısı getirmiştir. Bu yöntem bir çok çalışmada, çeşitli logaritmik ortam süzgeci tasarımları için kullanılmıştır. (Tola ve Frey, 2000; Arslanalp, 2003). 1998 yılında logaritmik ortam süzgeçlerinin durum uzayı sentezi ve analizi incelenmiş ve performansı değerlendirilmiştir. (Frey, 1998).

Logaritmik ortam süzgeçleri konusunda yapılan çalışmalar genellikle devre tasarımı ve bunların benzetim programları ile analizlerinin yapılarak performans değerlendirilmesi yapılması şeklinde teorik yapıda gerçekleştirilmiştir. Fakat bu devrelerin aktif elemanlardan oluşması, düşük güç tüketmesi, düşük gerilim değerlerinde çalışması gibi önemli özellikleri deneysel çalışma ihtiyacını ortaya çıkarmıştır. Frey'in gerçekleştirdiği bir deneysel çalışmada ikinci dereceden çok girişli, çok çıkışlı bir logaritmik ortam süzgeci RF uygulamaları için denenmiş ve yüksek frekanslarda iyi performans gösterdiği görülmüştür. (Frey, 1996b). Başka bir deneysel çalışmada sadece NPN transistörler kullanılarak yüksek frekans uygulamaları için logaritmik ortam osilatörü tasarlanmış ve gerçekleştirilmiştir. (Krishnapura ve Tsividis, 2001). Bir kaotik osilatör, logaritmik ortamda tasarlanmış ve deneysel olarak gerçekleştirilmiştir. (Toker ve Özoğuz, 2001). Sabit disk sürücü uygulamalarında genlik uygunlaştırma tabanlı bir logaritmik ortam süzgecinin

kullanılması incelenmiştir. (Baki ve El-Gamal, 2003). Entegre teknolojisi ve özel elemanlar kullanılmadan yapılan bir deneysel çalışmada birinci dereceden A sınıfı bir logaritmik ortam süzgeci devresinin performansı incelenmiştir. (Tola ve diğ., 2004).

Logaritmik ortam süzgeci devrelerinde, diğer elektronik devrelerde olduğu gibi gürültü, bozulma gibi çeşitli istenmeyen etkiler mevcuttur. Logaritmik ortam süzgeçlerine ait genel bir bozulma analizi Tola (2000) tarafından yapılmıştır. 2000 yılında ELIN sistemler için genel bir gürültü analiz metodu önerilmiştir. (Toth ve diğ., 2000).

AB sınıfı fark alan devre yapısı genellikle yükselteç devrelerinde kullanılmakta idi. Logaritmik ortam süzgeçlerinin icadı ile AB sınıfı süzgeç devreleri de tasarlanmaya başlamıştır. (Seevinck, 1990; Frey, 1994). AB sınıfı fark alan yapıda logaritmik ortam süzgeçlerine ait genel bir teori sunulmuş ve ispatlanan bir teorem ile neredeyse tüm transfer fonksiyonlarının AB sınıfı fark alan devre yapısı kullanılarak logaritmik ortamda gerçekleştirilebileceği gösterilmiştir. (Tola ve Frey, 2000). Başka bir çalışmada eliptik yaklaşıma sahip, üçüncü dereceden bir logaritmik ortam süzgeci, durum uzayı sentezi metodu kullanılarak tasarlanmış ve BJT'ler ile gerçekleştirilmiştir. (Arslanalp, 2003).

AB sınıfı fark alan devre yapısı kullanılarak, A sınıfında gerçekleşmesi mümkün olmayan bazı transfer fonksiyonlarının gerçekleştirilmesinin mümkün olduğu gösterilmiştir. (Tola, 2000). Durum uzayı sentez yönteminin kullanıldığı başka bir çalışmada birinci dereceden bir logaritmik ortam süzgeci blok şeklinde tasarlanmış ve bu bloklardan iki adet kullanılarak ikinci dereceden band geçiren süzgeç devresi elde edilmiştir. (Edwards ve Cauwenberghs, 2000).

İstenilen tüm transfer fonksiyonlarının gerçekleştirilmesine imkan tanıyan AB sınıfı fark alan devre yapısının kullanılmaya başlanması ile logaritmik ortam süzgeçlerinin kullanım alanı genişlemiştir. Frey ve Tola tarafından yapılan bir çalışmada AB sınıfı logaritmik ortam süzgeci tasarımı teorisi üzerinde durulmuştur. (Frey ve Tola, 2000). AB sınıfı fark alan yapıda logaritmik ortam integratörü önerilmiş ve beşinci dereceden Chebyshev yaklaşımına sahip alçak geçiren bir logaritmik ortam süzgeci tasarlanmıştır. (El-Masry ve Wu, 2000). Üçüncü dereceden bir logaritmik ortam süzgeci eliptik yaklaşımda, AB sınıfı fark alan yapı kullanılarak

tasarlanmıştır. (Arslanalp, 2003). Birinci dereceden bir süzgeç transfer fonksiyonu AB sınıfı fark alan yapı kullanılarak MOS türü devre elemanları ile gerçekleştirilmiştir. (De La Cruz-Blas ve diğ., 2004).

Buraya kadar anlatılan çalışmalarda genel olarak transistörlerin ideal olduğu varsayılmıştır. Ancak gerçekte transistörler ideal değildir. Örneğin ileri yön akım kazancı beta, gerçekte sonsuz değildir. Transistörlerin doğrusal olmayan karakteristiklerinin logaritmik ortam süzgeçlerinin çalışmasına etkisi hakkında bazı çalışmalar yapılmıştır. Frey tarafından 1999 yılında logaritmik ortam süzgeçlerine transistörlerin parazitik emiter dirençlerinin etkisi ve bu etkilerin durum uzayı yöntemi kullanılarak azaltılması konusunda bir çalışma yapılmıştır. (Frey, 1999). Başka bir çalışmada transistörlerin parazitik emiter direnci, sonlu akım kazancı, beyz direnci ve Early etkisi gibi doğrusal olmayan karakteristiklerinin logaritmik ortam süzgeçlerine etkisi incelenmiş ve elde edilen sonuçlara göre ideal durumdan sapmanın nasıl en aza indirileceği konusunda önermede bulunulmuştur. (Leung ve diğ., 1997). 2000 yılında Tola tarafından A sınıfı devre yapısı için transistörlerin sonlu akım kazancı ve parazitik emiter direnci gibi doğrusal olmayan karakteristiklerinin logaritmik ortam süzgeçlerine etkisi incelenmiştir. (Tola, 2000). Transistörlerin parazitik emiter direnci, sonlu akım kazancı, beyz direnci ve Early etkisi gibi doğrusal olmayan karakteristiklerinin yüksek dereceden logaritmik ortam basamak türü süzgecin frekans cevabına etkisi ve bu etkilerin azaltılmasına ait çalışma yapılmıştır. (Leung ve Roberts, 2000).

Bu çalışmada transistörlerin doğrusal olmayan karakteristiklerinin AB sınıfı yapı kullanılarak tasarlanan logaritmik ortam süzgeçlerine etkisi incelenmiştir. Böylece AB sınıfı yapı ile daha önce yapılmamış olan bir çalışma gerçekleştirilerek, literatürdeki bu boşluk doldurulmak istenmiştir.

### **1.3 Tezin Amacı**

Bu tezin amacı transistörlerle gerçekleştirilen logaritmik ortam süzgeçlerinde, transistörlerin ideal olmayan karakteristiklerinin devrenin performansına etkisinin araştırılmasıdır.

Bugüne kadar yapılan çalışmalarda genel olarak transistörlerin ideal olduğu varsayılmıştır. İdeal transistör; beyz akımı sıfır, ileri yön akım kazancı sonsuz ve



kollektör akımı ile beyz-emiter gerilim ilişkisi üstel olan transistördür. Ancak transistörler gerçekte ideal değildir. Bu durum devrenin doğrusal performansını etkiler, örneğin kazancın düşmesine ve kutupların kaymasına sebep olur. Bu durum aynı zamanda harmonik bozulma meydana getirir. Bu etkilerin araştırılması için genel durum uzayı analiz metodu kullanılmıştır. (Tola, 2000).

Logaritmik ortam süzgeci tasarımı A sınıfı ve AB sınıfı devre yapıları ile yapılmıştır. AB sınıfı devre tasarımında genel durum uzayı sentezi yöntemi kullanılmıştır. (Tola ve Frey, 2000).

Bugüne kadar transistörlerin ideal olmayan karakteristiklerinin logaritmik ortam süzgeçlerine etkisi üzerinde çok fazla çalışma yapılmamıştır. Bu çalışmada daha önce Tola (2000) tarafından A sınıfı devre yapısı için yapılan çalışma bir ileri seviyeye götürülerek AB sınıfı devre yapısı için transistörlerin ideal olmayan karakteristiklerinin logaritmik ortam süzgeçlerine etkisi araştırılmıştır.

#### **1.4 Tezin İçeriği**

Tez altı bölümden oluşmaktadır. Birinci bölümde literatür özeti ve tezin tanıtımı yapılmıştır. İkinci bölümde A sınıfı devre yapısı, AB sınıfı devre yapısı, translineer prensibi, akım modlu devreler, durum uzayı sentezi, ve transistörlerin ideal olmayan karakteristikleri hakkında genel bilgiler verilerek çalışmanın altyapısı oluşturulmuştur.

Üçüncü bölümde logaritmik ortam süzgeçlerinin durum uzayında sentezi sunulmuştur. Dördüncü ve beşinci bölümde sırası ile A sınıfı ideal logaritmik ortam süzgeçleri ve AB sınıfı ideal logaritmik ortam süzgeçleri tasarlanmıştır.

Altıncı bölümde A sınıfı logaritmik ortam süzgeçleri için transistörlerin ileri yön akım kazancının sonsuz olmadığı, yani transistörlerin ideal olmadığı varsayılarak bu durumun süzgece etkisi araştırılmıştır. Yedinci bölümde benzer şekilde AB sınıfı logaritmik ortam süzgeçleri için transistörlerin ideal olmadığı varsayılarak bu durumun süzgece etkisi araştırılmıştır.

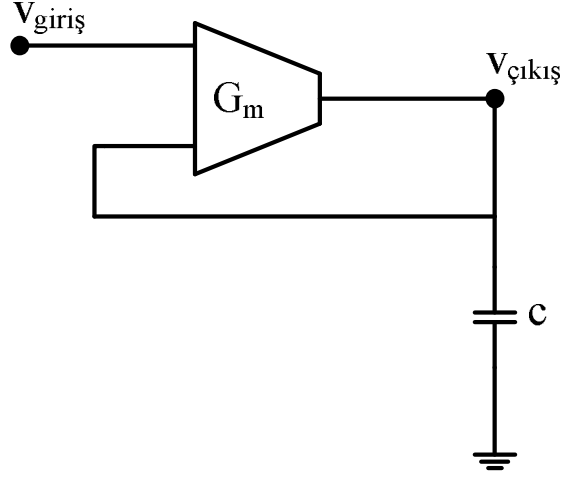
Sekizinci ve son bölümde ise elde edilen sonuçlar yorumlanmış ve bu konu hakkında gelecekte yapılabilecek çalışmalar önerilmiştir.

## 2. TEMEL KAVRAMLAR

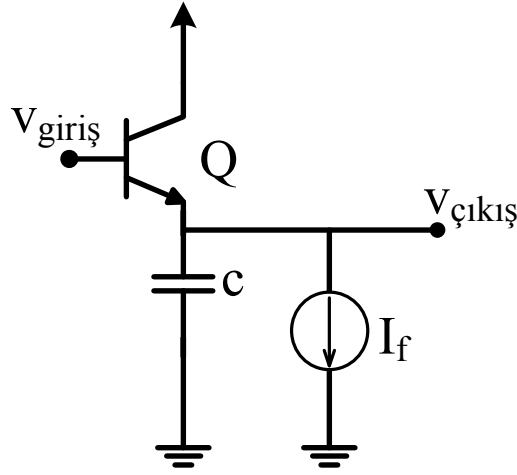
### 2.1 Akım Modlu Devreler

Akım modlu devrelerde tüm uçlar düşük empedansa sahip olduğu için bu uçlara akım vermek küçük gerilim salınımları meydana getirir. Akım modlu devre tasarımı, gerilim modlu devre tasarımından daha kolaydır. Dolayısıyla daha az devre elemanı kullanılır. Böylece daha ucuz ve aktif eleman sayısı az olduğu için daha iyi gürültü performansına sahip devre elde edilebilir.

Akım modlu aktif süzgeçleme, işlemsel transkondüktans yükselteçleri (OTA) gibi akım modlu devre elemanları üretilmeye başladıktan sonra daha yaygın hale gelmiştir. OTA temelde gerilim kontrollü akım yükselteçidir. OTA'lar, işlemsel yükselteçlerden farklı olarak düşük giriş empedansına sahip değildirler. Sonuç olarak çıkış akımı, çıkış geriliminden daha önemlidir. Bir OTA ve bir kondansatör ile temel akım modlu integral alıcı devre elde edilebilir. Bu integral alıcı devre ile OTA-C süzgeç elde edilebilir. Aynı yöntemler kullanılarak daha genel bir süzgeç sınıfı olan  $G_m$ -C süzgeç tanıtılmıştır.  $G_m$ -C süzgeçler, sürekli zamanlı süzgeçleme alanında en popüler süzgeç tekniği haline gelmiştir. (Tsividis, 1994; Mahattanakul ve Toumazou, 1998). Logaritmik ortam süzgeçleri,  $G_m$ -C süzgeçleri ile yapısal olarak benzerdir. Şekil 2.1'de  $G_m$ -C süzgeç, Şekil 2.2'de logaritmik ortam süzgeci görülmektedir. Küçük genlikli sinyaller için logaritmik ortam süzgeci,  $G_m$ -C süzgecinde olduğu gibi transkondüktans olarak işlem yapmaktadır.



Şekil 2.1 :  $G_m$ -C / OTA-C süzgeç.



Şekil 2.2 : Logaritmik ortam süzgeci.

## 2.2 Logaritmik Ortam Süzgeçleri

Adams, makalesinde logaritmik ortamda süzme fikrini sunmuştur. Bu makalede doğrusal olmayan bir devrede doğrusal bir transfer fonksiyonu elde edilebileceğini göstermiştir. (Adams, 1979). Logaritmik ortam süzgeçlerini daha iyi anlamak amacıyla Adams'ın süzgeci gözden geçirilmelidir. Şekil 2.3'de Adams'ın logaritmik ortamda süzme fikrine ait temel devre verilmiştir.

Giriş katında  $D_1$  diyodu üzerinden giriş akımı akıtılarak  $v_I$  giriş gerilimi elde edilmiştir. Daha sonra bu sinyal  $D_2$  diyodu, bir kondansatör ve bir akım kaynağından oluşan logaritmik süzgece uygulanmıştır. Çıkış katı ise  $D_3$  ve  $D_4$  diyotları ile akım

kaynağından oluşur ve çıkış akımı buradan elde edilir. Tüm işlemsel yükselteçler ideal kabul edilmiş ve tüm diyotların da ideal ve ileri yönde kutuplandıkları varsayılmıştır. Tüm diyotlar için akım-gerilim ilişkisi yazılırsa aşağıdaki denklemler elde edilir:

$$\begin{aligned}
 i_{D_1} &= i_i = I_s e^{v_1/V_T} \\
 i_{D_2} &= I_s e^{(v_1-v_c)/V_T} \\
 i_{D_3} &= I_f = I_s e^{(v_o-v_c)/V_T} \\
 i_{D_4} &= I_o = I_s e^{v_o/V_T}
 \end{aligned} \tag{2.1}$$

Kondansatör için akım-gerilim ilişkisi yazılırsa;

$$i_c = i_{D_2} - I_f = C \cdot \frac{d}{dt} v_c \tag{2.2}$$

Denklem (2.1) ve Denklem (2.2) kullanılarak,

$$\frac{d}{dt} i_o = -\frac{I_f}{V_T C} i_o + \frac{I_f}{V_T C} i_i \tag{2.3}$$

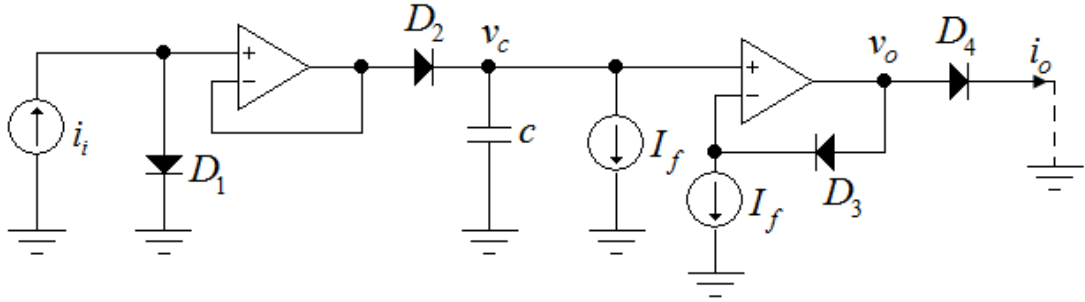
$$\omega_0 = \frac{I_f}{V_T C} \text{ olarak alınır,}$$

$$\frac{d}{dt} i_o = -\omega_0 i_o + \omega_0 i_i \tag{2.4}$$

olarak bulunur.

Denklem (2.4)'e bakılarak bu devrenin kesim frekansı  $\omega_0$  olan alçak geçiren süzgeç olduğu anlaşılmaktadır. Devrenin giriş ve çıkış akımları arasındaki ilişki doğrusaldır. Kesim frekansı  $I_f$  akımı ile orantılıdır, dolayısıyla süzgecin kesim frekansı elektronik olarak ayarlanabilmektedir.  $D_1$  diyotunu ileri yönde iletimde tutmak için giriş akımına DC bir akım eklenerek giriş akımının sürekli pozitif kalması sağlanmalıdır.

Transfer fonksiyonu doğrusal olduğu için eklenen DC akım sadece çıkış sinyalini aynı DC seviyede ötelemektedir.



Şekil 2.3 : Adams'ın temel logaritmik ortam süzgeci.

### 2.3 İdeal Transistör

Logaritmik ortam süzgeçlerinde transistörler genel olarak ideal kabul edilmektedirler. Bu çalışmada ideal transistör ifadesiyle şu kastedilmiştir: Beyz akımı sıfır, ileri yön kazancı sonsuz, emiter ve kollektör akımları birbirine eşit ve aktif bölgede çalıştığı için kollektör akımıyla beyz-emiter gerilimi arasındaki ilişkinin tümüyle üstel olduğu bir transistör. Transistör kelimesi ile BJT kastedilmiştir.

Şekil 2.4'de NPN transistör görülmektedir. b, c ve e düğümleri sırasıyla BJT'nin beyz, kollektör ve emiterini temsil etmektedir. Beyz akımı sıfır kabul edilmektedir. Dolayısıyla kollektör akımı  $i_c$  ve emiter akımı  $i_e$  birbirine eşittir. Diğer bir deyişle transistöre ait tüm ideal olmayan karakteristikler sıfır ve ileri yönde akım kazancı  $\beta$ , sonsuz kabul edilmiştir. Bu aşamadan itibaren ideal transistörün akımı  $i_Q$  olarak ve beyz-emiter gerilimi  $v_Q$  olarak adlandırılacaktır. Şekil 2.5'de ideal NPN transistör görülmektedir. İdeal transistör için beyz, kollektör ve emiter düğümleri sırasıyla  $b_Q$ ,  $c_Q$  ve  $e_Q$  olarak adlandırılmıştır. Şekil 2.4 ve Şekil 2.5'ten aşağıdaki denklemler yazılabilir:

$$\begin{aligned}
 i_B &= 0 \\
 i_C &= i_E = i_Q \\
 v_{BE} &= v_Q
 \end{aligned}
 \tag{2.5}$$

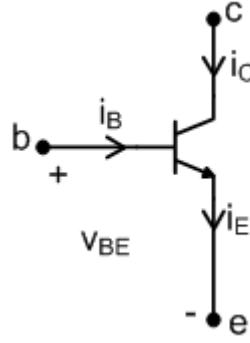
Transistörün akım ve gerilim ilişkisi aşağıdaki gibidir:

$$i_Q = I_s e^{v_Q/V_T} \Rightarrow v_Q = V_T \ln \frac{i_Q}{I_s} \quad (2.6)$$

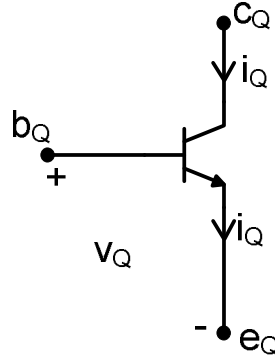
Burada  $I_s$  transistörün saturasyon akımı ve  $V_T$  transistörün termal gerilimidir. Transistörün termal gerilimi Denklem (2.7)'de verilmiştir.

$$V_T = \frac{kT}{q} \quad (2.7)$$

Burada  $k$  Boltzmann sabiti,  $T$  mutlak sıcaklık ve  $q$  da elektronik şarjın genliğidir. Oda sıcaklığında  $V_T$  yaklaşık olarak 25.85mV'tur.



Şekil 2.4 : Gerçek NPN transistör modeli



Şekil 2.5 : İdeal NPN transistör modeli

## 2.4 Translineer Prensibi

Translineer prensibi Gilbert tarafından 1975'te formülize edilmiştir. (Gilbert, 1975). Bu fikir çift kutuplu transistörlerin üstel ilişkisine dayanmaktadır. İleri yönde kutuplanmış tüm transistörlerin bir çevrim içerisinde bulunduğu varsayılır. Örneğin

dört transistörden oluşan bir çevrim Şekil 2.6'da gösterilmiştir. Şekilden görüleceği üzere transistörlerin beyz-emiter gerilimleri bir çevrim oluşturmaktadır. Benzer olarak bir çevrimde  $N+M$  transistör olduğu varsayılırsa Kirchhoff'un gerilim kanunu kullanılarak aşağıdaki formül yazılabilir:

$$\sum_{n=1}^N v_n = \sum_{m=1}^M v_m \quad (2.8)$$

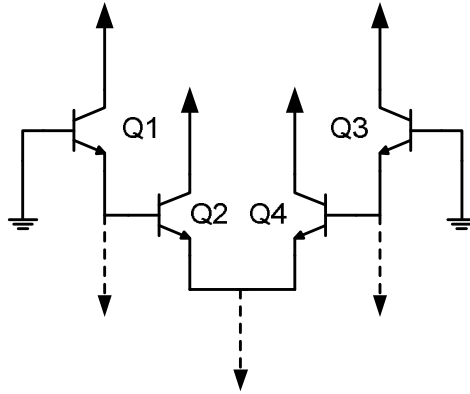
Burada  $N$  saat yönündeki jonksiyonların sayısını,  $M$  saat yönünün tersindeki jonsiyon sayısını göstermektedir. Bu denklemde  $N$ 'nin  $M$ 'ye eşit olduğu varsayılmaktadır. Transistörlerin ideal olduğu varsayılarak ve ideal transistöre ait akım-gerilim formülü Denklem (2.6) kullanılarak, Denklem (2.8) şu şekilde yazılabilir:

$$\begin{aligned} \sum_{n=1}^N V_T \ln \frac{i_n}{I_s} &= \sum_{m=1}^M V_T \ln \frac{i_m}{I_s} \\ \Rightarrow \prod_{n=1}^N i_n &= \prod_{m=1}^M i_m \end{aligned} \quad (2.9)$$

Şekil 2.4'te bu prensip  $N = M = 2$  olan basit bir çevrimde gösterilmiştir. Basit olması açısından devrenin ilgilenilen kısmı çizilmiş, diğer kısımları ise kesikli çizgilerle gösterilmiştir. Translineer prensibi, Denklem (2.9) kullanılarak dört transistöre ait akım ilişkisi şu şekilde yazılabilir:

$$i_{Q_1} i_{Q_2} = i_{Q_3} i_{Q_4} \quad (2.10)$$

Bu prensip bu çalışmada sık sık kullanılacaktır.



Şekil 2.6 : Dört transistörlü basit translineer çevrimi.

## 2.5 Eşleştirilmiş Durum Uzayı Süzgeçlerinin Sentezi Yöntemi

Bu çalışmada logaritmik ortam süzgeçlerinin sentezi için Frey'in (1998) genel durum uzayı yöntemi kullanılacaktır. Bu yöntemi anlamak için önce logaritmik ortam süzgeçlerinin alt kategorisi olduğu *eşleştirilmiş durum uzayı* (Mapped State Space) süzgeçleri hakkında bilgi verilecektir. Mapped State Space (MSS) süzgeçler girişlere ve durum değişkenlerine uygun eşleştirme fonksiyonları uygulanarak sentezlenebilir. (Tola, 2000).

MSS süzgeci sentezi için ilk olarak uygun sistem denklemleri elde edilir. Doğrusal bir süzgecin genel durum uzayı gösterimi Denklem (2.11)'deki gibi olsun.

$$\begin{aligned}\frac{d}{dt} \bar{x} &= A \bar{x} + B u \\ y &= \bar{P}^T \bar{x} + D u\end{aligned}\tag{2.11}$$

Burada  $x$  ( $N \times 1$ ) boyutlu durum değişkenleri vektörü,  $u$  skaler giriş,  $y$  skaler çıkıştır.  $A$ , ( $N \times N$ ) boyutlu bir katsayı matrisi,  $B$  ve  $P$  ( $N \times 1$ ) boyutlu vektörler,  $D$  skaler katsayı ve üst indis  $T$  transpozunu göstermektedir. Anlaşılabilirlik açısından tek girişli, tek çıkışlı sistem sentezi yapılmıştır. Bu yöntemle çok girişli, çok çıkışlı sistemler de sentezlenebilir. Denklem (2.11)'den elde edilecek transfer fonksiyonu Denklem (2.12)'deki gibidir.

$$H(s) = \frac{y(s)}{u(s)} = \bar{P}^T (sI - A)^{-1} \bar{B} + D\tag{2.12}$$

Bir sonraki işlem durum değişkenlerine ve giriş değişkenine eşleşme fonksiyonu uygulanmasıdır.

$$\begin{aligned}u &= f(v_0) \\ x_i &= f(v_i) \\ i &= 1, 2, \dots, N.\end{aligned}\tag{2.13}$$

Her durum değişkeni için farklı bir eşleşme fonksiyonu seçilebilir. Ancak burada bu eşleşme fonksiyonlarının aynı olduğu varsayılmıştır.  $f$  fonksiyonu, gerçel sayılardan gerçel sayılara birebir eşleşme fonksiyonudur. Ayrıca sonlu  $v_i$  için  $f$  fonksiyonunun türevi sıfır değildir.

Denklem (2.13)'teki eşleşme fonksiyonları Denklem (2.11)'e uygulanırsa ve her satır Denklem (2.14)'teki ifade ile çarpılırsa Denklem (2.15)'teki eşitlikler elde edilir.



$$\frac{C_i}{\frac{d}{dv_i} f(v_i)} \quad (2.14)$$

$$C_i \dot{v}_i = \left[ \sum_{j=1}^N \frac{C_i A_{ij}}{\frac{d}{dv_i} f(v_i)} f(v_j) \right] + \frac{C_i B_i}{\frac{d}{dv_i} f(v_i)} f(v_0) \quad (2.15)$$

$$i = 1, 2, \dots, N.$$

Denklem (2.15) bazı devre elemanlarının uç denklemleri olarak ele alınabilir.  $v_i$ , bir devrede  $i$ . uç gerilimi olarak ele alınırsa, denklemin sol tarafı bir ucu  $i$ . uca, diğer ucu toprağa bağlı bir kondansatörden akan akımı ifade eder. Aynı şekilde Denklem (2.15)'in sağ tarafındaki ifadeler, bu kondansatör üzerinden akan akımların toplamı şeklinde ifade edilebilir. Bu akımlar, gerilim kontrollü akım kaynakları ya da transkondüktans olarak düşünülebilir. Bu ifadeler bazı devre elemanları ile gerçekleştirilerek devre elde edilir. (Tola, 2000)

Benzer şekilde Denklem (2.11)'in ikinci satırı bir ucu  $(N+1)$ . düğüme, diğer ucu toprağa bağlı olan  $v_{N+1}$  gerilimine sahip sabit bir akım kaynağı olarak ele alınabilir. Bu durumda çıkış sinyali  $y$ , bu kaynağa doğru akan akımdır. Yani  $(N+1)$ . düğüme ait düğüm denklemi Denklem (2.16)'daki gibi yazılabilir.

$$y = \left[ \sum_{j=1}^N \frac{\hat{P}}{\frac{d}{dv_{N+1}} f(v_{N+1})} f(v_j) \right] + \frac{\hat{D}}{\frac{d}{dv_{N+1}} f(v_{N+1})} f(v_0) \quad (2.16)$$

$$\hat{P}_j = P_j \frac{d}{dv_{N+1}} f(v_{N+1}); \hat{D} = D \frac{d}{dv_{N+1}} f(v_{N+1})$$

Burada  $v_{N+1}$  gerilimi biçimsel olarak benzerlik için kullanılmıştır. İşlemlerin basitleşmesi için sıfır seçilebilir. Ayrıca  $\hat{P}$  vektörünün elemanları ve  $\hat{D}$  skaler katsayısı, çıkış denklemlerinin, geriye kalan  $N$  denkleme benzer olması için değiştirilmiştir. Bu  $N+1$  denklemi gerçeklemek için çıkış akımı Denklem (2.17)'de verilen doğrusal olmayan transkondüktans elemanı bulunmalıdır.

$$i_{\text{çıkış}} = K_{ij} \frac{f(v_j)}{\frac{d}{dv_i} f(v_i)} \quad (2.17)$$

Burada  $K_{ij}$  sabit bir sayıdır.  $i=j$  seçilirse devre daha basit hale gelir. Buradaki önemli husus doğrusal olmayan bir eşleşme fonksiyonu kullanıldığı halde giriş çıkış ilişkisinin doğrusal kalmasıdır. (Tola, 2000).

Buradan itibaren bu çalışmada logaritmik ortam süzgeçleri üzerine çalışılacağı için yukarıda verilen genel yöntemin logaritmik ortam süzgeçlerine uygulanması hakkında bilgi verilecektir. Bu çalışmada tüm NPN yapısı kullanılacaktır.

Her durum değişkenine ve girişe Denklem (2.18)'deki eşleşme fonksiyonları uygulanır.

$$\begin{aligned} u &= I_{st} e^{v_0/V_T} \\ x_i &= I_{st} e^{v_i/V_T} \\ i &= 1, 2, \dots, N. \end{aligned} \quad (2.18)$$

Denklem (2.15) ve Denklem (2.18) kullanılarak Denklem (2.19) elde edilir.

$$\begin{aligned} C_i \dot{v}_i &= \left[ \sum_{j=1}^N C_i A_{ij} V_T e^{(v_j - v_i)/V_T} \right] + C_i B_i V_T e^{(v_0 - v_i)/V_T} \\ i &= 1, 2, \dots, N. \end{aligned} \quad (2.19)$$

Benzer şekilde çıkış sinyali için Denklem (2.20) elde edilir.

$$y = \left[ \sum_{j=1}^N P_j I_{st} V_T e^{v_j/V_T} \right] + D I_{st} V_T e^{v_0/V_T} \quad (2.20)$$

$I_{st}$  devrenin çıkış katının yapısını etkilemektedir. Bu çalışmada  $I_{st}$  transistörlerin saturasyon akımı  $I_s$  olarak alınacaktır. (Tola, 2000).

Logaritmik ortam süzgeçleri için durum uzayı sentezi yöntemi aşağıdaki gibi özetlenebilir:

1. Süzgeç için uygun durum uzayı tanımlaması bulunur.
2. Giriş ve durum değişkenleri için üstel dönüşüm fonksiyonları yapılır.
3. Denklemler düzenlenerek uç denklemleri elde edilir.
4. Devre transistörlerle, bir ucu topraklanmış kondansatörlerle ve akım kaynaklarıyla tasarlanır.

## 2.6 Çıkış Katlarına Göre Yükselteçlerin Sınıflandırılması

Yükselteç devrelerinde çıkış işaretinin yüke en az kayıpla uygulanabilmesi için çıkış direncinin düşük olması gerekir. Tasarımın iyi olmasının ölçütlerinden biri THD'dir (Total Harmonic Distortion, Toplam Harmonik Bozulma). Bu, çıkış sinyalinin temel bileşen haricindeki harmonik bileşenlerinin etkin değerinin temel bileşenin etkin değerine oranıdır. (Sedra ve Smith, 2004, p1229).

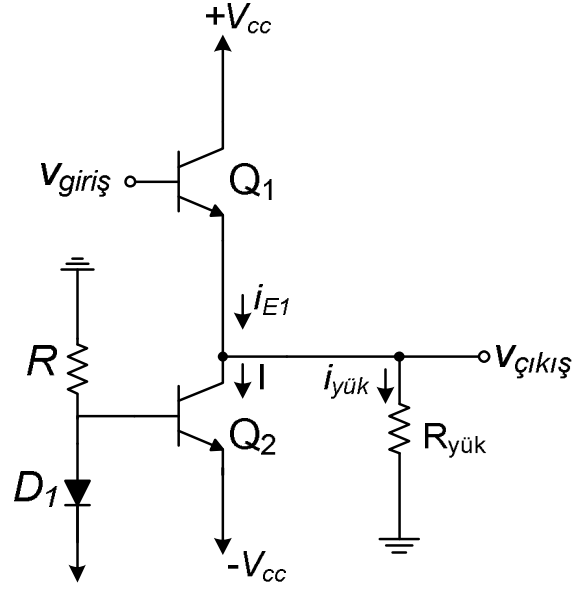
Bu sınıflandırma transistör girişine sinyal uygulandığında çıkışta elde edilen kollektör akımının dalga şekline göre yapılır. İlerleyen kısımlarda A sınıfı, B sınıfı, AB sınıfı devreler birer örnek ile açıklanacaktır.

### 2.6.1 A Sınıfı Devreler

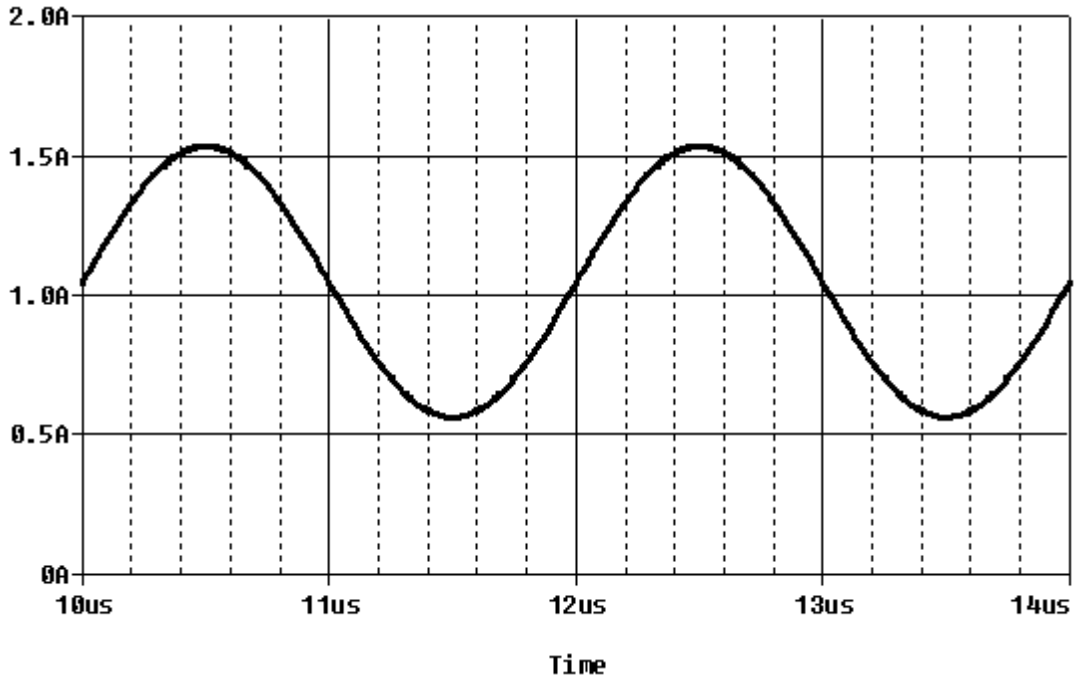
Çıkış direnci düşük olduğu için emiter izleyici devresi en yaygın kullanılan A sınıfı devredir. Şekil 2.7'de A sınıfı devre yapısı ve Şekil 2.8'de çıkış işareti verilmiştir. PSpice benzetim programı ile yapılan analizler sonucu elde edilen çıkış sinyalinde görüldüğü gibi  $Q_1$  transistörüne ait kollektör akımı, bir DC kutuplama akımı ile pozitif yönde ötelenmiştir. Çünkü  $Q_1$  transistörü,  $Q_2$  transistöründen kaynaklanan sabit I akımı ile uyarılmaktadır.  $Q_1$  transistörünün emiter akımı Denklem (2.21)'deki gibidir.

$$i_{E1} = I + i_{yük} \quad (2.21)$$

I DC öteleme akımının genliğinin, giriş sinyalinin negatif tepe değerinden büyük olması gerekir. Aksi takdirde  $Q_1$  transistörü kesim bölgesine geçer ve A sınıfı devre çalışma şartı sağlanamaz. Bu şartın sağlanması ile transistörler her zaman iletim bölgesinde çalışırlar. Başka bir ifade ile A sınıfı devreler, giriş işaretinin tümünde iletimdedir. Yani iletim açısı  $360^0$ 'dir. (Sedra ve Smith, 2004, p. 1230-1232). PSpice benzetim programı ile Şekil 2.9'da görülen A sınıfı devrenin analizi yapılarak Şekil 2.8'da görülen  $Q_1$  transistörünün kollektör akımının dalga şekli elde edilmiştir.



Şekil 2.7 : A sınıfı yükselteç devresi



Şekil 2.8 : A sınıfı yükselteç devresine ait çıkış akımının grafiği

A sınıfı devre yapısının avantajı giriş sinyalinin tüm periyodu boyunca transistörlerin iletim bölgesinde kalmasıdır. Yani giriş sinyalinin tamamında çıkış vermesidir. Dezavantajı ise transistörlerin sürekli iletimde kalmasını sağlayan DC öteleme akımından kaynaklanan yüksek gürültü seviyesidir. Çünkü, A sınıfı devrelerde gürültü transistörlerin DC akımı ile orantılıdır. Devrede sürekli bir DC akım dolaştığı için seçilen elemanların değerleri ve dolayısıyla boyutları artacaktır. Devrede giriş

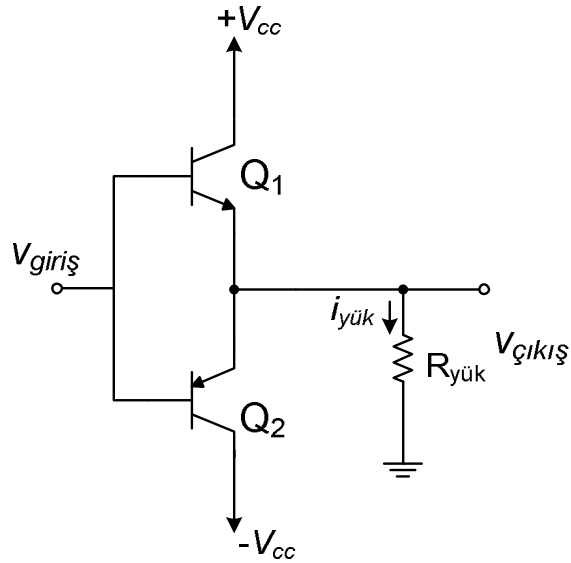
sinyali ötelendiği gibi parazitik sinyaller de ötelenmekte böylece harmoniklerin de seviyesi yükselmektedir. Yani harmonikler, devreye daha fazla bozucu etki yapmaktadır.

### 2.6.2 B Sınıfı Devreler

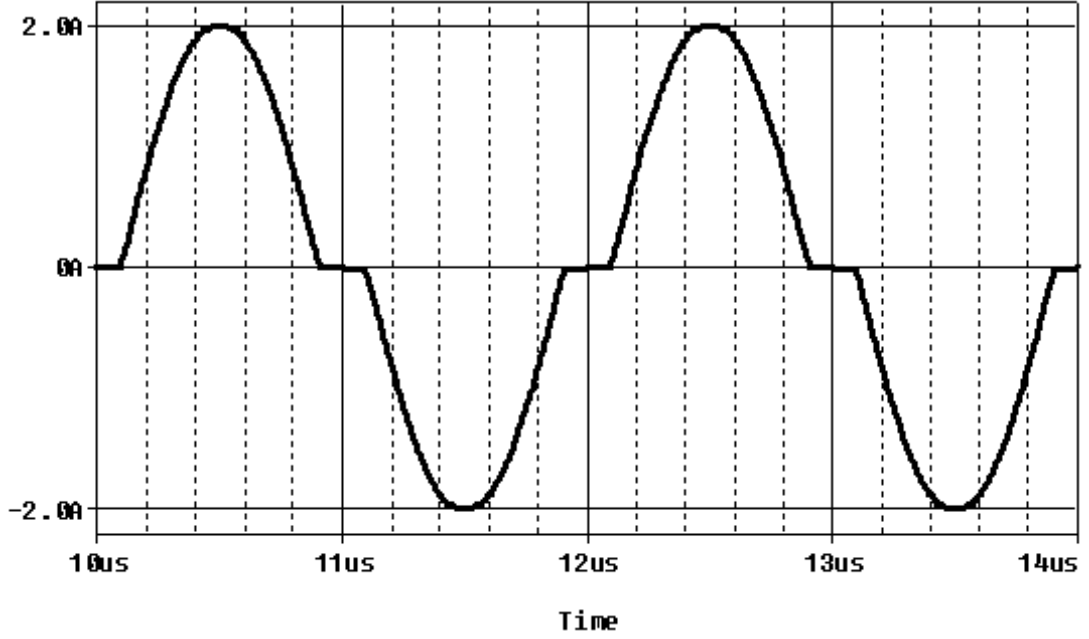
Şekil 2.9'da B sınıfı devre yapısı ve Şekil 2.10'da B sınıfı devre çıkış dalga şekli görülmektedir. B sınıfı devre npn ve pnp transistör çifti ile gerçekleştirilmiştir.

Bu devre yapısında DC öteleme yoktur. İdeal durumda, transistörler giriş sinyalinin yarım periyodunda iletim bölgesindedir. Yani iletim açıları  $180^\circ$ 'dir. (Sedra ve Smith, 2004, p. 1230-1241).

Bu devrenin dezavantajı, giriş geriliminin sıfıra yakın olduğu durumlarda her iki transistörün de yalıtım durumuna geçmesidir. Bu durumun gerçekleştiği bölgeye ölü bant bölgesi denir. Bu bölgede *geçiş bozulması* olarak adlandırılan istenmeyen durumlar oluşur.



Şekil 2.9 : B sınıfı yükselteç devresi

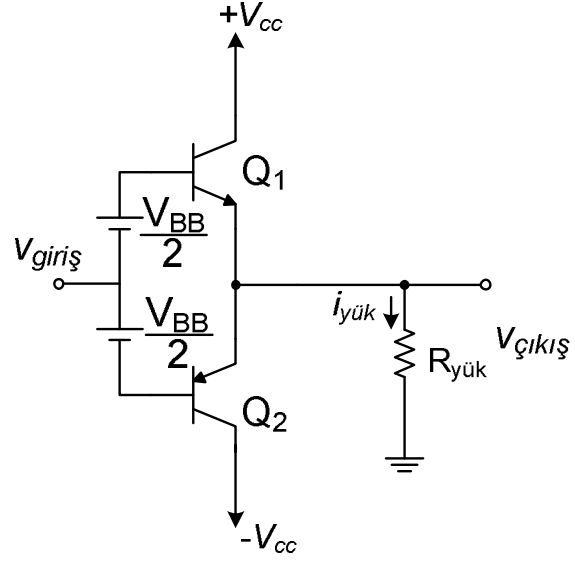


Şekil 2.10 : B sınıfı yükselteç devresine ait çıkış akımının grafiği

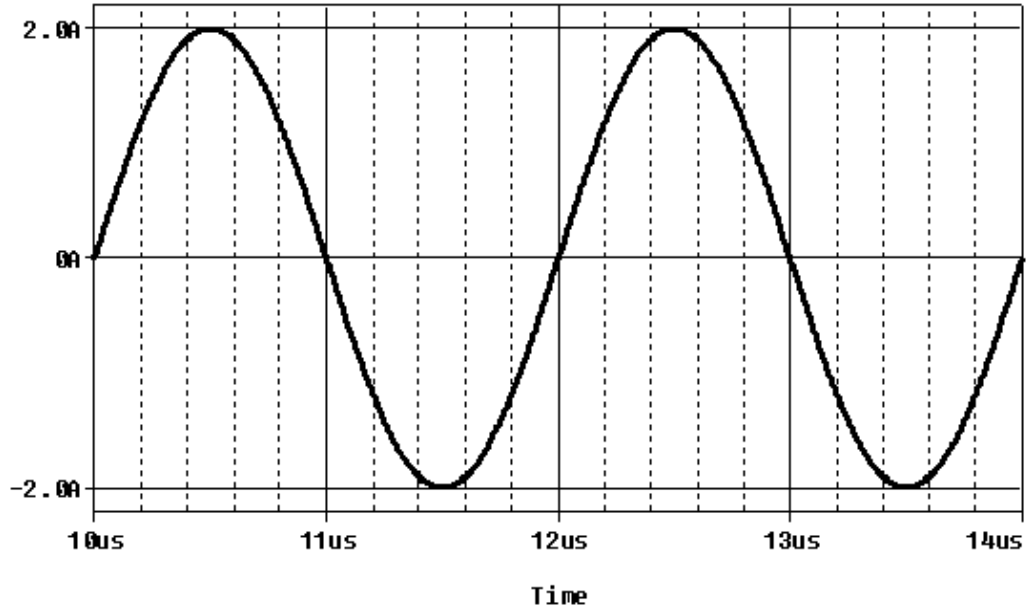
### 2.6.3 AB Sınıfı Devreler

Şekil 2.11'de AB sınıfı devre ve Şekil 2.12'de çıkış sinyali dalga şekli görülmektedir. AB sınıfı yükselteçlerde DC kutuplama akımı sıfırdan farklı ve giriş sinyalinin negatif tepe değerinden çok daha küçüktür. Transistörler iletimde kalma süresi yarım periyottan fazla ama tam periyottan da küçüktür. Yani iletim açısı  $180^{\circ}$  ile  $360^{\circ}$  arasındadır. (Sedra ve Smith, 2004, p. 1230).

Şekil 2.11'de görülen AB sınıfı devrede  $V_{BB}$  gerilimi  $Q_1$  ve  $Q_2$  transistörlerinin beyz uçları arasına bağlanmıştır. Giriş ve çıkış geriliminin sıfır olduğu durumda her iki transistörün de beyz-emiter gerilimi  $V_{BB}/2$ 'dir. Bundan dolayı giriş gerilimi çok küçük değerler olsa bile transistörler yalıtım bölgesine geçmez. Bu durum, kısmi iletim durumu olarak adlandırılır. Bu devre yapısı kullanıldığında hem transistörlerin sıfır geçiş etkilerinden dolayı ortaya çıkan bozulmalar ortadan kalkar, hem de DC ötelemeden kaynaklanan gürültü seviyesi azalır.



Şekil 2.11 : AB sınıfı yükselteç devresi



Şekil 2.12 : AB sınıfı yükselteç devresine ait çıkış akımının grafiği

### 3. LOGARİTMİK ORTAM SÜZGEÇLERİNİN DURUM UZAYINDA SENTEZİ

#### 3.1 Logaritmik Ortam Süzgeçlerinin Sentez Yöntemleri

Logaritmik ortam süzgeçlerinin genel olarak iki yöntemle tasarımı yapılır. Bunlardan ilki işaret akış diyagramı yöntemidir. Ancak bu yöntemde devrenin iç yapısına ait değişkenlerin kontrolünde sıkıntılar yaşandığı için genel sonuçlara ulaşmakta bazı sorunlarla karşılaşmaktadır. Dolayısıyla bu çalışmada işaret akış diyagramı yöntemi üzerinde durulmamıştır.

Logaritmik ortam süzgeçlerinin sentezinde kullanılan ikinci yöntem ise durum uzayı sentez yöntemidir. Bu yöntem matematiksel işlem ağırlıklıdır. Elde edilen denklemler devre elemanlarının kontrolüne izin verdiği için daha detaylı analiz yapma imkanı sağlamaktadır.

#### 3.2 Logaritmik Ortam Süzgeçlerinin Durum Uzayında Sentezi

$N$ . dereceden genel bir transfer fonksiyonu gösterimi Denklem (3.1)'deki gibi olsun.

$$H(s) = \frac{n_N s^N + n_{N-1} s^{N-1} + \dots + n_1 s + n_0}{s^N + d_{N-1} s^{N-1} + \dots + d_1 s + d_0} \quad (3.1)$$

Denklem (3.1)'de verilen  $N$ . dereceden transfer fonksiyonundan bir süzgeç devresi sentezleyebilmek için kutuplarının sol yarı düzlemde olması gerekir.

$M$  girişli  $H$  çıkışlı  $N$ . dereceden bir sisteme ait durum uzayı metodu kullanılarak sentez yapılırken transfer fonksiyonuna *Companion III* yöntemi uygulanarak Denklem (3.2)'de görülen sistem denklemleri elde edilir. (Arslanalp, 2003; Arslanalp ve Tola, 2009).

$$\begin{aligned} \frac{dx}{dt} &= \dot{x} = Ax + Bu \\ y &= Px + Du \end{aligned} \quad (3.2)$$



Denklem (3.2)'deki sistem denklemleri  $M$  girişli  $H$  çıkışlı  $N$ .dereceden bir sisteme aittir. Burada durum değişkenleri vektörü  $x = (x_1, x_2, \dots, x_N)^T$  şeklindedir ve  $(N \times 1)$  boyutludur.  $u$ ,  $(M \times 1)$  boyutlu bir giriş vektörü;  $y$ ,  $(H \times 1)$  boyutlu bir çıkış vektörü;  $A$ ,  $(N \times N)$  boyutlu bir katsayı matrisi;  $B$ ,  $(N \times M)$  boyutlu bir katsayı matrisi;  $P$ ,  $(H \times N)$  boyutlu bir katsayı matrisi ve  $D$ ,  $(H \times M)$  boyutlu bir katsayı matrisidir. Bu çalışmada vektörler tek üst çizgi ile, matrisler çift üst çizgi ile, değişkenlerin zaman ortamı ifadeleri küçük harf ile gösterilecektir.

Çok girişli çok çıkışlı bir sistem üzerinde değişiklik yaparak bir girişli bir çıkışlı bir sistem olarak ifade edebiliriz. Çünkü  $M$  girişli  $H$  çıkışlı bir sistem  $M \times H$  adet bir girişli bir çıkışlı sistemden oluşmaktadır. Dolayısıyla sentez yönteminin bir girişli bir çıkışlı bir sistem için anlatılması, çok girişli çok çıkışlı sistemlerin anlaşılması için de yeterli olacaktır. Bir girişli bir çıkışlı bir sisteme ait elde edilen sistem denklemleri Denklem (3.3)'de verildiği gibi bulunmuş olsun.

$$\begin{aligned} \frac{d\bar{x}}{dt} &= \bar{\dot{x}} = \bar{A}\bar{x} + \bar{B}u \\ y &= \bar{P}^T \bar{x} + D u \end{aligned} \quad (3.3)$$

Giriş ve çıkış tek olduğu için  $B$  ve  $P$  birer vektör,  $D$  ise bir skaler olmaktadır. Denklem (3.3)'te verilen sistem denklemlerinde birinci durum değişkenine ait satırı açarsak Denklem (3.4)'teki diferansiyel denklem elde edilir.

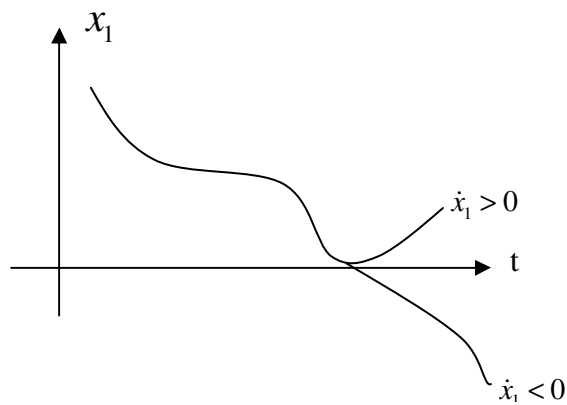
$$\dot{x}_1 = a_{11}x_1 + a_{12}x_2 + a_{13}x_3 + \dots + a_{1N}x_N + b_1u \quad (3.4)$$

Denklem (3.4)'te verilen denklemin logaritmik ortamda durum uzayı yöntemi ile sentezlenebilmesi için bazı koşulları sağlaması gerekir. (Tola, 2000; Arslanalp ve Tola, 2007). Bu koşullar sentez yapılabilmesi için gereklidir. Logaritmik ortam süzgeçlerinin durum uzayında sentezi yapılırken giriş ve durum değişkenlerine üstel bir eşleşme fonksiyonu uygulanır. Bu fonksiyonun yapısı gereği giriş ve çıkış sinyallerinin her zaman pozitif olması gerekir. Bu sinyallerin her zaman pozitif olmasını sağlayacak gerekli koşulların tespit edilmesi gerekir. Giriş sinyalinin her zaman pozitif olmasını sağlamak nispeten daha kolaydır. Bir DC kaynak ile öteleme yapılarak giriş sinyali için her zaman pozitif olma şartı sağlanmış olur. Fakat bütün durum değişkenlerinin sürekli pozitif olmasını sağlamak için matematiksel olarak koşulların uygun bir şekilde tespit edilmesi gerekir. Bu koşullar DC ve AC

denge koşulları olarak ikiye ayrılır. Elde edilen bir sistem denkleminin sentezlenebilmesi için ilk olarak DC denge koşullarına bakılır.

Giriş ve durum değişkenlerinin her zaman sıfırdan büyük olduğundan emin olmak için giriş sinyaline DC kaynak eklenmelidir. DC analizde  $x_1$  durum değişkeni sabit bir değer olacağından türevi alındığında sıfır olacaktır. Dolayısıyla Denklem (3.4)'de eşitliğin sol tarafı sıfır olacaktır. Bu durumda Denklem (3.4)'te sağ tarafta bulunan terimlerin toplamının da sıfır olması gerekir. Dolayısıyla sağ tarafta en az birer tane pozitif ve negatif katsayılı terim bulunması gerekir ki sonuç sıfır olabilsin. Bu çalışmada referans aldığımız teoreme göre birinci durum değişkeninin katsayısı (-) ve diğer bütün terimlerin katsayıları (+) veya en az bir tanesi (+) olmak şartıyla diğerleri sıfır ise bu sistemin DC denge çözümü her zaman mümkündür. (Tola , 2000).

İkinci adım olan AC analiz için Denklem (3.4)'te birinci durum değişkeninin türevine ve sistem denkleminin birinci durum değişkenine bağlı olarak değişimine bakılır. Referans alınan teoreme göre  $x_1$ 'in çok küçük değerleri için sistem denklemlerinden elde edilen eğri pozitif bir eğime sahip ise bu durumda  $x_1$  her zaman pozitif bölgede kalır ve sistem denklemleri AC denge şartını sağlamış olur. (Tola, 2000). Diğer bir ifadeyle türevin geometrik anlamı eğimi ifade ettiği için  $x_1$ 'in çok küçük değerleri için  $\dot{x}_1$  teriminin pozitif olması  $x_1$ 'in değerinin artacağını, negatif bölgeye düşmeyeceği anlamına gelir. Bu durumun daha iyi anlaşılması için Şekil 3.1'deki grafik verilmiştir.



Şekil 3.1 : Durum değişkeninin türevinin pozitif veya negatif olması durumu

Sonuç olarak DC denge için belirlenen koşul, AC denge için de geçerli olmaktadır. Bu durumda Denklem (3.3)'te verilen sistem denklemlerine bakılarak sistemin durum uzayı sentezi yöntemi ile logaritmik ortamda gerçekleştirilip gerçekleştirilemeyeceğine karar verebiliriz.

Logaritmik ortamda durum uzayı sentezi yöntemi ile süzgeç devresi tasarlarken yukarıda bahsedilen DC ve AC denge koşullarının sağlanması gerekir. Eğer bu koşullar sağlanmıyorsa sistem denklemleri üzerinde bazı değişiklikler yapılarak uygunlaştırma işlemi yapılması gerekir.

Uygunlaştırma için kullanılan yöntemlerden biri  $\bar{x}$  durum değişkenleri vektörüne  $\bar{x}_{uyg} = M \bar{x}$  şeklinde doğrusal bir dönüşüm uygulanmasıdır. (Frey, 1993a; Frey, 1998). Bu yöntem kullanılarak Denklem (3.2)'deki eşitlikler Denklem (3.5)'te görülen şekle dönüşür.

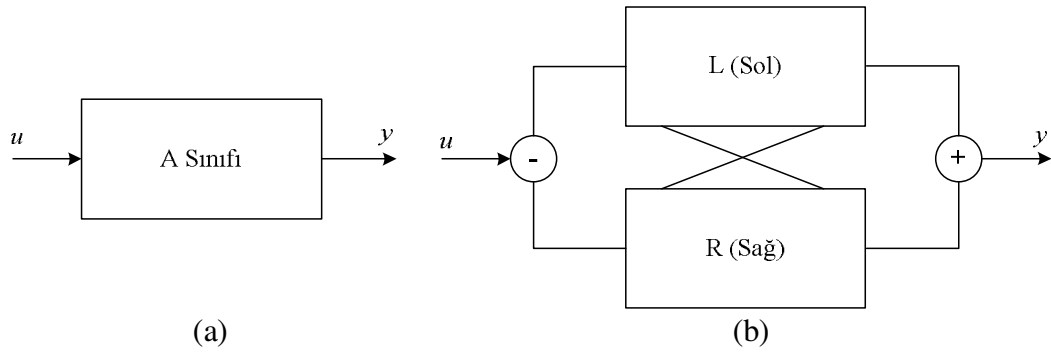
$$\begin{aligned}
 \frac{d\bar{x}_{uyg}}{dt} &= \bar{A}_{uyg} \bar{x}_{uyg} + \bar{B}_{uyg} u \\
 \bar{A}_{uyg} &= M \bar{A} M^{-1} \\
 \bar{B}_{uyg} &= M \bar{B} \\
 y &= \bar{P}_{uyg}^T \bar{x}_{uyg} + \bar{D}_{uyg} u \\
 \bar{P}_{uyg} &= \bar{P} M^{-1} \\
 \bar{D}_{uyg} &= D
 \end{aligned} \tag{3.5}$$

Burada  $M$  ile gösterilen terim sentez için gerekli koşulları sağlayabilecek özelliklerde ( $N \times N$ ) boyutlu bir matristir. Uygulanan dönüşüm sonucu sistem denklemlerinin  $M$  matrisi ile değişimi Denklem (3.5)'te görüldüğü gibidir. Sistemi uygunlaştırabilecek  $M$  matrisi çeşitli matematiksel yöntemler ile bulunabilir. Ancak her zaman sistemi senteze uygun hale getirebilecek bir  $M$  matrisi elde etmek mümkün olmayabilir.

Logaritmik ortam süzgeçlerinin sentezlenebilmesi için diğer bir uygunlaştırma yöntemi ise AB sınıfı fark alan tip devre yapısı kullanımınıdır. Fark alan tip AB sınıfı devreler simetrik iki parçaya sahiptirler. Sentez sonucu oluşan devrede süzme işlemi iki parçada eş zamanlı olarak yapılmaktadır. Giriş sinyali devrenin girişine yerleştirilen özel bir akım ayırıcı devre ile dengeli olarak iki parçaya bölünür. Bu sinyal birbirinin aynı olan iki adet devreye uygulanır. Çıkış sinyali de iki parçaya

ayrılmaktadır. Çıkış sinyalleri birleştirilerek asıl devrenin çıkışı elde edilir. Tasarlanan bu devreye AB sınıfı fark alan tip logaritmik ortam süzgeci denir.

AB sınıfı devrelerin diğer devre modellerine göre en önemli üstünlüğü diğer modellerde uygunlaştırma problemleri yaşanabildiği için sentezlenme olasılığı olmayan devrelerin AB sınıfı devre modeli ile sentezlenebilmesidir. AB sınıfı fark alan tip devreler ile A sınıfı devreler arasındaki fark blok diyagram olarak Şekil 3.2'de görülmektedir.



Şekil 3.2 : (a) A sınıfı devre yapısının blok diyagramı  
(b) AB sınıfı fark alan tip devre yapısının blok diyagramı

### 3.3 AB Sınıfı Fark Alan Tip Logaritmik Ortam Süzgeci'nin Durum Uzayı Yöntemiyle Sentezi

Logaritmik ortam süzgeçlerinde bazı transfer fonksiyonlarının A sınıfı devre yapısı kullanılarak durum uzayı yöntemi ile sentezlenebilmesi mümkün değildir. Uygunlaştırmanın yapılamadığı durumlar meydana gelmektedir. Bu durum yeni arayışlar başlatmış ve AB sınıfı fark alan tip devre yapısının logaritmik ortamda devre sentezi için kullanılması fikrini ortaya çıkarmıştır. Logaritmik ortamda AB sınıfı fark alan tip devre yapısı kullanılarak istenilen kararlılık kriterini sağlayan tüm transfer fonksiyonlarının gerçekleştirilmesi mümkündür. (Tola, 2000).

AB sınıfı fark alan tip devre yapısı kullanılmak istendiğinde devredeki tüm girişler, çıkışlar ve durum değişkenleri farkları ana değeri verecek şekilde iki pozitif bileşene ayrılır. Bu durumun matematiksel ifadesi Denklem (3.6)'da verilmiştir. Devre sağ ve sol taraf olmak üzere ikiye ayrılmaktadır. AB sınıfı fark alan tip yapıya uygun şekilde, sağ devre parçasında bulunan transistörler iletimdeyken sol devre parçasındaki transistörler yalıtım durumundadır. Bu durumun tersi olarak sol devre parçasında bulunan transistörler iletimdeyken sağ devre parçasındaki transistörler

yalıtım durumundadır. Bu durum periyodik olarak devam eder. Böylece devrenin her zaman aktif bölgede kalması sağlanır.

$$\begin{aligned} u &= u_L - u_R \\ x_i &= x_{iL} - x_{iR} \quad , \quad i = 1, 2, 3, \dots, k \\ y &= y_L - y_R \end{aligned} \quad (3.6)$$

Giriş sinyalinin Denklem (3.6)'daki yapıda elde edilebilmesi için bir giriş akım ayırıcı (*input splitter*) devresine ihtiyaç vardır. (Frey, 1994; Tola, 2000). Bu çalışmada Şekil 3.3'te görülen akım ayırıcı devresi kullanılacaktır. (Tola, 2000).

AB sınıfı fark alan tip devre yapısı kullanılarak uygunlaştırma yapacağımız bir sistem denklemini Denklem (3.7)'de verildiği gibi olsun.

$$\begin{aligned} \bar{\dot{x}} &= \bar{A}x + \bar{B}u \\ y &= \bar{P}^T \bar{x} + \bar{D}u \end{aligned} \quad (3.7)$$

Denklem (3.7) deki sistem denklemlerinin gerçekleştirilmesi için Kısım 3.2'deki DC ve AC denge koşullarını sağlaması gerekir. A matrisinin köşegen terimlerinin negatif ve diğer terimlerinin pozitif olması, B vektörünün terimlerinin pozitif olması bu koşulları sağlamaktadır. Bu koşullar sağlanamıyorsa ya sistem belli koşullar altında sentezlenebilir ya da sistem uygunlaştırılmalıdır. Denklem (3.7)'deki sistem denklemlerini uygunlaştırabilmek için AB sınıfı fark alan tip devre yapısına uygun olarak Denklem (3.8)'deki iki tane benzer alt sistem denklemini ile fark alan yapıya geçilmelidir.

$$\begin{aligned} \bar{\dot{x}}_L &= \bar{A}_p \bar{x}_L + \bar{A}_n \bar{x}_R + \bar{B}_p u_L + \bar{B}_n u_R - \overline{m x_L x_R} \\ y_L &= \bar{P}_p^T \bar{x}_L + \bar{P}_n^T \bar{x}_R + \bar{D}_p u_L + \bar{D}_n u_R \\ \bar{\dot{x}}_R &= \bar{A}_p \bar{x}_R + \bar{A}_n \bar{x}_L + \bar{B}_p u_R + \bar{B}_n u_L - \overline{m x_L x_R} \\ y_R &= \bar{P}_p^T \bar{x}_R + \bar{P}_n^T \bar{x}_L + \bar{D}_p u_R + \bar{D}_n u_L \end{aligned} \quad (3.8)$$

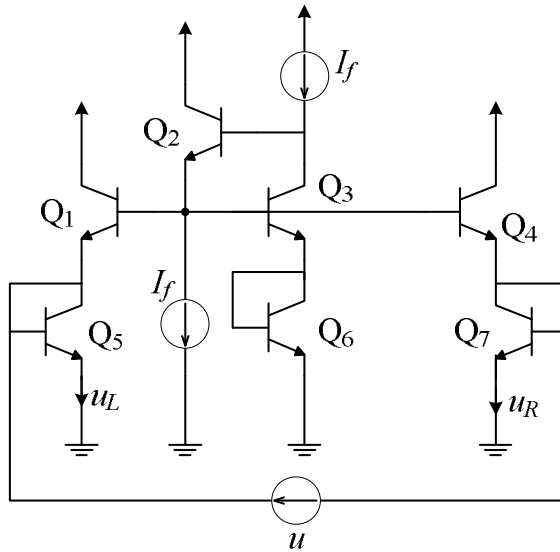
AB sınıfı fark alan tip devre yapısı kullanıldığı için katsayı matrisleri Denklem (3.9)'daki şekilde olur. Denklem (3.8)'de verilen  $-\overline{m x_L x_R}$  terimi ise sistem denklemlerinin uygunlaştırılmasında kullanılan ek bir terimdir. Bu terim için Frey ve Tola'nın (1999) yaptıkları çalışmalarda sundukları farklı seçenekler olmasına karşın bu çalışmada Denklem (3.8)'deki terim kullanılmıştır.

$$\begin{aligned}
\bar{A} &= \bar{A}_p - \bar{A}_n \\
\bar{B} &= \bar{B}_p - \bar{B}_n \\
\bar{P} &= \bar{P}_p - \bar{P}_n \\
\bar{D} &= \bar{D}_p - \bar{D}_n
\end{aligned}
\tag{3.9}$$

Denklem (3.8)'de verilen AB sınıfı fark alan tip devre yapısına uyarlanmış sistem denklemlerinin Denklem (3.9)'u da kullanarak birbirinden çıkarılması ile Denklem (3.7) elde edilir. Denklem (3.8)'deki  $A_p$  matrisinin köşegen terimleri negatif, sıfır ya da pozitif olabilir. Ancak köşegen üzerindeki terimlerin pozitif olması durumunda, her bir satır için köşegen üzerindeki katsayıyı ilgilendiren durum değişkeninin katsayısının negatif olduğundan emin olunması gerekmektedir.  $A_p$  matrisinin köşegen dışındaki tüm elemanlarının,  $A_n$ ,  $B_p$  ve  $B_n$  matris/vektörlerinin tüm elemanlarının pozitif veya sıfır olması gerekmektedir. Her bir satır için,  $A_p$ ,  $A_n$ ,  $B_p$  ve  $B_n$  terimlerinden en az bir tanesinin sıfır olması gerekmektedir. Denklem (3.9) ile A ve B matris/vektörleri bu koşulları sağlayacak şekilde iki alt matris/vektöre ayrılabilir.

### 3.3.1 Giriş Akım Ayırıcı Devresi

AB sınıfı devre yapısı kullanımında, giriş sinyali  $u$ 'nun uygun bir devre tarafından işlenerek  $u_L$  ve  $u_R$  olmak üzere her zaman pozitif kalan iki sinyale bölünmesi gerekmektedir. Bu devre akım ayırıcı olarak adlandırılır. Bu çalışmada Şekil 3.3'te görülen akım ayırıcı devresi kullanılacaktır.



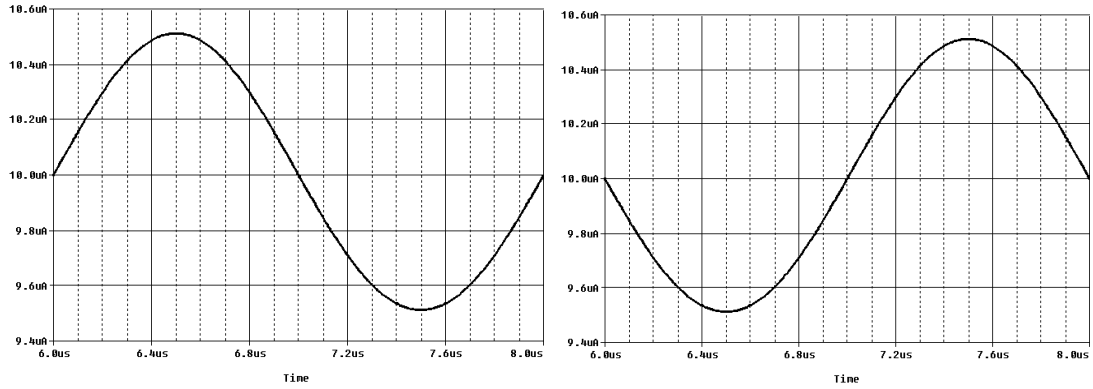
Şekil 3.3 : Akım ayırıcı devresi

Transistörlerin ideal olduğu varsayılarak ve translineer prensibi kullanılarak Şekil 3.3'teki devre analiz edilirse Denklem (3.10)'da görülen sonuçlar elde edilir.

$$u_L u_R = I_f^2$$

$$\left. \begin{aligned} u_L &= \frac{1}{2} \sqrt{u^2 + 4I_f^2} + \frac{1}{2} u \\ u_R &= \frac{1}{2} \sqrt{u^2 + 4I_f^2} - \frac{1}{2} u \end{aligned} \right\} u = u_L - u_R \quad (3.10)$$

Akım ayırıcı devresinin PSpice benzetim programı analizi yapılarak  $u_L$ ,  $u_R$ ,  $u$  ve  $u_L - u_R$  sinyallerinin zaman ortamı analizleri Şekil 3.4 ve Şekil 3.5'teki gibi elde edilmiştir. Akım ayırıcı devresini benzetimi yapılırken transistörlerin ideal olduğu varsayılmış ve ileri yön akım kazançları  $BF=100000$  olarak alınmıştır. Ayrıca  $I_f = 10\mu A$  ve  $u = 0.1 \sin(\omega t)\mu A$  olarak alınmıştır. Frekans 500kHz olarak seçilmiştir.

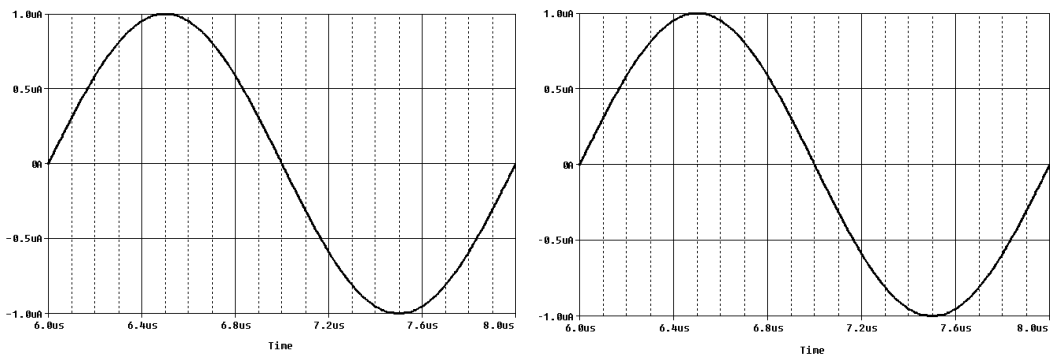


(a)

(b)

Şekil 3.4 : (a)  $u_L$  sinyalinin zaman ortamı çıktısı

(b)  $u_R$  sinyalinin zaman ortamı çıktısı



(a)

(b)

Şekil 3.5 : (a)  $u$  sinyalinin zaman ortamı çıktısı

(b)  $u_L - u_R$  sinyalinin zaman ortamı çıktısı

Şekil 3.5'te görüldüğü gibi  $u$  giriş sinyali akım ayırıcı devresine uygulandığında çıkışındaki sinyallerin farkı, yani  $u_L - u_R$  yine giriş sinyalini yani  $u$  sinyalini vermektedir.

Sonuç olarak akım ayırıcı devre girişine uygulanan sinyali, farkları yine giriş sinyalini verecek şekilde iki ayrı pozitif parçaya ayırmaktadır.

### 3.4 AB Sınıfı Fark Alan Tip Yapı Kullanılarak Sistem Denklemlerinin Uygunlaştırılması ve Devre Denklemlerinin Elde Edilmesi

Logaritmik ortamda durum uzayı metodu kullanılarak tasarım yapılırken elde edilen sistem denklemlerinin DC ve AC denge koşullarına uyması gerekmektedir. AB sınıfı fark alan tip devre yapısının sistem denklemlerinin uygunlaştırılmasında ve devrenin sentezlenebilmesinde her zaman kullanılabilmesi ve bu yöntemle her türlü sistem uygun hale getirilerek gerçekleştirilebileceğinden daha önce bahsedilmişti. Bu sebeple AB sınıfı fark alan tip devre yapısı devre tasarımında her zaman bir alternatif olarak düşünülebilir. AB sınıfı fark alan tip devre yapısında sistem denklemleri uygunlaştırılırken izlenmesi gereken bir işlem sırası vardır. Bu işlem sırası değişik süzgeç tipleri için hep aynıdır.

İkinci dereceden bir süzgece ait sistem denklemleri Denklem (3.11)'deki gibi olsun.

$$\begin{aligned}\dot{x}_1 &= a_{11}x_1 + a_{12}x_2 + b_1u \\ \dot{x}_2 &= a_{21}x_1 + a_{22}x_2 + b_2u \\ y &= x_1 + du\end{aligned}\tag{3.11}$$

Denklem (3.11)'de verilen sistem denklemleri AB sınıfı fark alan tip devre yapısında ifade edilirken yalnızca birinci diferansiyel denklem için Denklem (3.12)'deki gibi gösterilir. Diğer diferansiyel denklemler benzer şekilde ifade edilir.

$$\begin{aligned}\dot{x}_{1L} &= a_{11}x_{1L} + a_{12}x_{2L} + b_1u_L \\ \dot{x}_{1R} &= a_{11}x_{1R} + a_{12}x_{2R} + b_1u_R\end{aligned}\tag{3.12}$$

DC ve AC denge koşullarının sağlanması için Kısım 3.2'de verilen teoreme göre  $\dot{x}_1$ 'li terimde  $x_1$ 'in katsayısının negatif, diğer terimlerin katsayılarının ise pozitif olması gerekiyordu. (Tola, 2000). Bu durumda Denklem (3.12)'deki  $a_{11} < 0$ ,  $a_{12} > 0$  ve  $b_1 > 0$  olması gerekir. Şimdi teoreme uygun olmayan durumları ve bu durumlarda yapılacak uygunlaştırma işlemlerini inceleyelim.



İlk olarak Denklem (3.12)'de  $a_{11} \geq 0$  ise bu durumda sistem denklemlerini uygunlaştırmamız mümkün olmamaktadır. Bu durumun uygunlaştırılması için Denklem (3.8)'de verildiği gibi devreye dışarıdan herhangi bir ek getirmeyecek ve ana fonksiyonlar üzerinde değişiklik oluşturmayacak şekilde Denklem (3.12)'nin her iki satırına da  $\overline{-mx_Lx_R}$  terimi eklenmesi uygunlaştırma işlemi için en uygun yöntem olarak düşünülmüştür. (Tola, 2000). Denklem (3.12)'nin uygunlaştırma işleminden sonraki hali Denklem (3.13)'te verilmiştir.

$$\begin{aligned}\dot{x}_{1L} &= a_{11}x_{1L} + a_{12}x_{2L} + b_1u_L - mx_{1L}x_{1R} \\ \dot{x}_{1R} &= a_{11}x_{1R} + a_{12}x_{2R} + b_1u_R - mx_{1L}x_{1R}\end{aligned}\quad (3.13)$$

Bu uygunlaştırma işleminde dikkat edilmesi gereken husus  $m > a_{11}$  olması gerektiğidir. Aksi durumda  $A$  matrisinde köşegen üzerinde negatiflik sağlanamaz ve uygunlaştırma yapılamaz.

AB sınıfı fark alan tip devre yapısında karşılaşılabilecek diğer bir uygunlaştırma sorunu ise  $a_{12} < 0$  olduğu durumdur. Bu durumda  $A$  matrisinde köşegen dışında kalan terimlerden herhangi biri negatif olur. Bu terimlerin sıfır ya da pozitif olması gereklidir. Uygunlaştırma işlemi şu şekilde yapılır:  $a_{12}$  katsayısının çarpıldığı devrenin sol ve sağ yarı parçalarına ait durum değişkenleri yer değiştirilir. Bu uygunlaştırma işleminin denklem olarak ifadesi Denklem (3.14)'te verilmiştir.

$$\begin{aligned}\dot{x}_{1L} &= a_{11}x_{1L} + |a_{12}|x_{2R} + b_1u_L - mx_{1L}x_{1R} \\ \dot{x}_{1R} &= a_{11}x_{1R} + |a_{12}|x_{2L} + b_1u_R - mx_{1L}x_{1R}\end{aligned}\quad (3.14)$$

AB sınıfı fark alan tip devre yapısı kullanıldığında karşılaşılabilecek son uygunlaştırma problemi ise  $B$  vektöründe uygun olmayan bir terimin bulunması durumudur. Örneğin  $b_1 < 0$  olması durumunda yapılacak uygunlaştırma işlemi bir önceki ile aynı mantıktadır. Yani Denklem (3.15) üzerinde verildiği gibi devrenin sol yarı devre parçasına ait giriş sinyali sağ yarı devre parçasına; sağ yarı devre parçasına ait giriş sinyali sol yarı devre parçasına alınır.

$$\begin{aligned}\dot{x}_{1L} &= a_{11}x_{1L} + a_{12}x_{2L} + |b_1|u_R - mx_{1L}x_{1R} \\ \dot{x}_{1R} &= a_{11}x_{1R} + a_{12}x_{2R} + |b_1|u_L - mx_{1L}x_{1R}\end{aligned}\quad (3.15)$$

Buraya kadar anlatılmış olan ikinci derece bir sistem üzerinde AB sınıfı fark alan tip devre yapısına ait bu uygunlaştırmalar, aynı yöntemle daha düşük veya daha yüksek dereceden sistemler için de uygulanmaktadır.

Uygunlaştırma işlemleri gerçekleştirildikten sonra sistem denklemleri gerçekleştirilebilir hale gelmiş olur. Bir sonraki aşama devre denklemlerinin oluşturulmasıdır. Devre denklemleri, sistem denklemlerinde her bir giriş ve durum değişkeni ifadesi için Denklem (3.16)'da sunulan eşleştirme fonksiyonları uygulanarak elde edilir.

$$\begin{aligned}
 u_L &= I_s e^{\frac{v_{0L}}{V_T}} & u_R &= I_s e^{\frac{v_{0R}}{V_T}} \\
 x_{1L} &= I_s e^{\frac{v_{1L}}{V_T}} & x_{1R} &= I_s e^{\frac{v_{1R}}{V_T}} \\
 x_{2L} &= I_s e^{\frac{v_{2L}}{V_T}} & x_{2R} &= I_s e^{\frac{v_{2R}}{V_T}}
 \end{aligned} \tag{3.16}$$

Denklem (3.13)'teki denklemlerin uygunlaştırılmış olduğunu varsayarak, Denklem (3.16)'daki eşleştirme fonksiyonlarını Denklem (3.13)'e uygularsak ve ayrıca birinci eşitliğin her iki tarafını  $CV_T / (I_s e^{v_{1L}/V_T})$  ile ve ikinci eşitliğin her iki tarafını  $CV_T / (I_s e^{v_{1R}/V_T})$  ile çarparsak Denklem (3.17)'de verilen devre denklemleri elde edilir.

$$\begin{aligned}
 C\dot{v}_{1L} &= a_{11}CV_T + a_{12}CV_T e^{\frac{(v_{2L}-v_{1L})}{V_T}} + b_1CV_T e^{\frac{(v_{0L}-v_{1L})}{V_T}} - CV_T m I_s e^{\frac{v_{1R}}{V_T}} \\
 C\dot{v}_{1R} &= a_{11}CV_T + a_{12}CV_T e^{\frac{(v_{2R}-v_{1R})}{V_T}} + b_1CV_T e^{\frac{(v_{0R}-v_{1R})}{V_T}} - CV_T m I_s e^{\frac{v_{1L}}{V_T}}
 \end{aligned} \tag{3.17}$$

Bu devre denklemlerinin gerçekleştirilebilmesi için bazı matematiksel kabullenmeler ve sadeleştirme işlemleri yapılması gerekmektedir. Denklem (3.18)'de sunulan kabullenmeler yapılırsa Denklem (3.18)'deki devre denklemleri elde edilir.

$$\begin{aligned}
 I_{f1} &= |a_{11}| CV_T \\
 I_{f2} &= a_{12} CV_T = I_s e^{\frac{V_{f2}}{V_T}} \\
 I_{f3} &= b_1 CV_T = I_s e^{\frac{V_{f3}}{V_T}} \\
 m &= \frac{1}{CV_T}
 \end{aligned} \tag{3.18}$$

$$\begin{aligned}
 C\dot{v}_{1L} &= -I_{f1} + I_s e^{\frac{(V_{f2}+v_{2L}-v_{1L})}{V_T}} + I_s e^{\frac{(V_{f3}+v_{0L}-v_{1L})}{V_T}} - I_s e^{\frac{v_{1R}}{V_T}} \\
 C\dot{v}_{1R} &= -I_{f1} + I_s e^{\frac{(V_{f2}+v_{2R}-v_{1R})}{V_T}} + I_s e^{\frac{(V_{f3}+v_{0R}-v_{1R})}{V_T}} - I_s e^{\frac{v_{1L}}{V_T}}
 \end{aligned} \tag{3.19}$$

Denklem (3.19)'da verilen devre denklemlerinde, eşitliklerin sol tarafı  $C$  kapasitesine sahip ve bir ucu  $v_1$  gerilimine sahip düğüm noktasına, diğer ucu toprağa bağlı bir kondansatör üzerinden geçen akım olarak kabul edilirse; eşitliklerin sağ tarafı da  $v_1$  gerilimine sahip düğümüne akım basan ya da akım çeken transistörlerin akımları ve akım kaynakları olarak düşünülerek devre tasarımı yapılabilir. Denklem (3.19)'daki ilk eşitliğin sağ tarafındaki ilk terim bir ucu  $v_1$  düğümüne diğer ucu toprağa bağlanıp  $v_1$  düğümünden  $I_{f1}$  değerinde akım çeken bir akım kaynağını belirtmektedir. İlk eşitliğin sağ tarafındaki ikinci terim beyzi  $V_{f2} + v_{2L}$  düğümüne, emiteri  $v_{1L}$  düğümüne bağlı bir transistörün kollektör akımını belirtmektedir. Aynı şekilde ilk eşitliğin sağ tarafındaki üçüncü terim beyzi  $V_{f3} + v_{0L}$  düğümüne, emiteri  $v_{1L}$  düğümüne bağlı bir transistörün kollektör akımını belirtmektedir. İlk eşitliğin sağ tarafındaki son terim ise emiteri toprağa, beyzi ise  $v_{1R}$  düğümüne bağlı bir transistörün kollektör akımını belirtmektedir.

Birinci durum değişkenine ait sistem denklemleri kullanılarak bu denklemler elde edilirken kullanılan yöntemlere benzer yöntemler ve kabullenmeler kullanılarak diğer durum değişkenlerine ve çıkış değişkenine ait devre denklemleri elde edilebilir.

## 4. A SINIFI ALÇAK GEÇİREN LOGARİTMİK ORTAM SÜZGEÇİ TASARIMI

### 4.1 Birinci Derece A Sınıfı Alçak Geçiren F Tipi Logaritmik Ortam Süzgeci Tasarımı

Önceki bölümde açıklanan durum uzayı sentezi metodu birinci derece alçak geçiren süzgece uygulanır. Önce Denklem (4.1)'e göre süzgecin durum uzayı tanımlaması yapılır.

$$\begin{aligned} \frac{d}{dt}x &= -\omega_0 x + \omega_0 u \\ y &= x \end{aligned} \quad (4.1)$$

Burada  $x$  durum değişkeni,  $u$  giriş,  $y$  çıkış ve  $\omega_0$  pozitif bir sabittir. Elde edilen transfer fonksiyonu aşağıdaki gibidir:

$$H_0(s) = \frac{y(s)}{u_0(s)} = \frac{\omega_0}{s + \omega_0} \quad (4.2)$$

Denklem (4.2)'den görüleceği üzere bu süzgeç kesim frekansı  $\omega_0$  olan bir alçak geçiren süzgeçtir.

$I_s$  saturasyon akımı,  $V_T$  çift kutuplu transistör için termal gerilim ve  $v_0$  ve  $v_1$  uç gerilimleri olmak üzere, durum ve giriş değişkenlerine Denklem (4.3)'teki dönüşümler uygulanır ve  $\frac{CV_T}{I_s e^{v_1/V_T}}$  ifadesi ile çarpılırsa ve  $I_f = \omega_0 CV_T$  olmak üzere

Denklem (4.4)'teki ifade elde edilir.

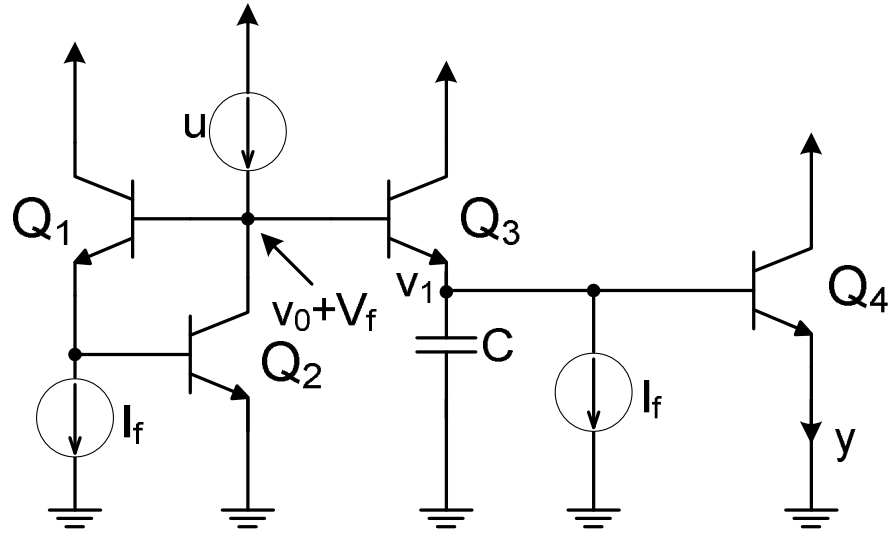
$$\begin{aligned} u &= I_s e^{v_0/V_T} \\ x &= I_s e^{v_1/V_T} \end{aligned} \quad (4.3)$$

$$\begin{aligned} C\dot{v}_1 &= -I_f + I_f e^{(v_0 - v_1)/V_T} \\ y &= I_s e^{v_1/V_T} \end{aligned} \quad (4.4)$$

$I_f = I_s e^{v_f/V_T}$  olduğu varsayılarak Denklem (4.4) düzenlenirse Denklem (4.5) elde edilir.

$$\begin{aligned} C\dot{v}_1 &= -I_f + I_s e^{(v_0+V_f-v_1)/V_T} \\ y &= I_s e^{v_1/V_T} \end{aligned} \quad (4.5)$$

Denklem (4.5)'in ilk satırının sol tarafı, bir ucu  $v_1$  düğümüne diğer ucu toprağa bağlı olan bir kondansatörün uç denklemi olarak yorumlanabilir. Kondansatörden akan akım, bir akım kaynağı ve bir çift kutuplu transistörün emiterinden akan akımın toplamıdır. Bu transistörün beyz ucu  $v_0 + V_f$  gerilimine sahip olan uca, emiteri ise  $v_1$  gerilimine sahip olan uca bağlıdır. Denklem (4.5)'in ikinci satırı beyzi  $v_1$  gerilimine, emiteri toprağa bağlı olan bir BJT'nin emiter akımıdır. Bu devre Şekil 4.1'de görülmektedir. Bu devrede tüm transistörler ideal varsayılmıştır.



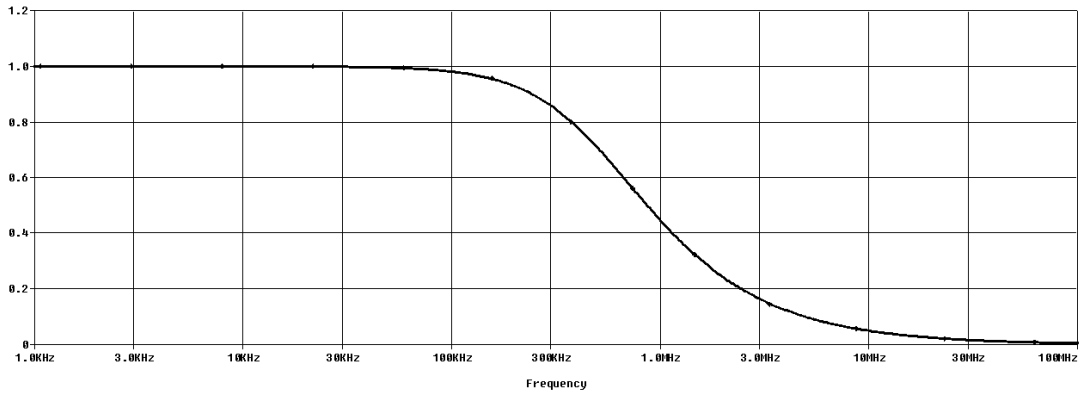
Şekil 4.1 : Birinci derece A sınıfı F tipi alçak geçiren logaritmik ortam süzgeci

Bu devrenin çalışması için hem giriş değişkeni  $u$ 'nun hem de durum değişkeni  $x$ 'in sürekli pozitif olması gerekir. Bunun için girişe bir DC akım eklenerek  $u$ 'nun negatif değer alması önlenir. Giriş pozitif olduğu sürece, durum değişkeninin de pozitif kaldığı kolayca ispatlanabilir.

#### 4.1.1 Birinci Derece A Sınıfı Alçak Geçiren F Tipi Logaritmik Ortam Süzgecinin PSpice Yazılımı ile Elde Edilen Benzetim Sonuçları

Bu bölümde, önceki bölümde elde edilen devrenin PSpice programı ile benzetimi yapılmıştır.  $I_f$  akımının değeri  $10\mu A$  ve kesim frekansı  $500kHz$  seçilmiştir.  $I_f = \omega_0 CV_T$  denklemine göre  $\omega_0 = 2\pi f_0$  ve  $V_T = 25.85mV$  olmak üzere  $C=123pF$  bulunur. Giriş sinyali ise  $u = 1.10^{-6} \sin(\omega_0 t)$  A olarak seçilmiştir. Burada dikkat edilecek husus giriş sinyalinin genliğinin  $I_f$  akımının genliğinden küçük olması gerektiğidir. Aksi takdirde devreye uygulanan sinyal zamana bağlı olarak negatif değerler alabilecektir. Bu durumda devre istenen şekilde çalışmayacaktır. PSpice'da transistörlerin akım kazancı  $BF=100000$  olarak değiştirilerek devrenin ideal koşullardaki tepkisi elde edilmiştir.

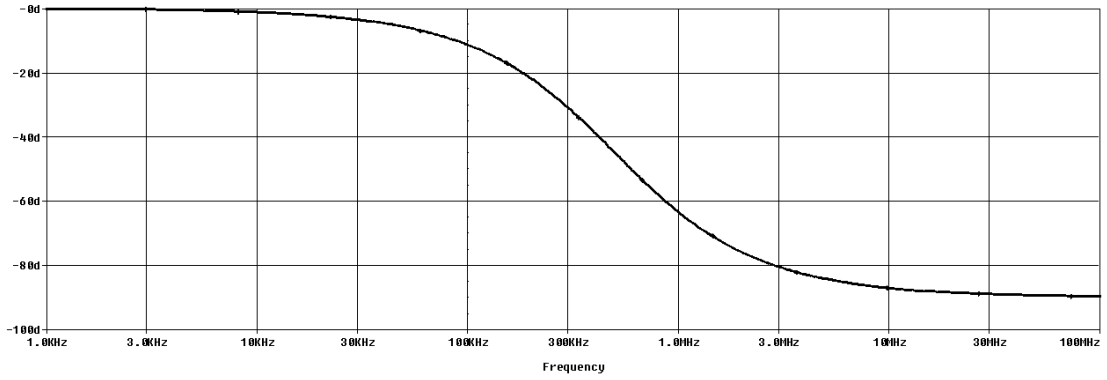
Şekil 4.2'de birinci derece A sınıfı alçak geçiren F tipi logaritmik ortam süzgecinin frekans cevabı görülmektedir.



Şekil 4.2 : Frekans cevabı

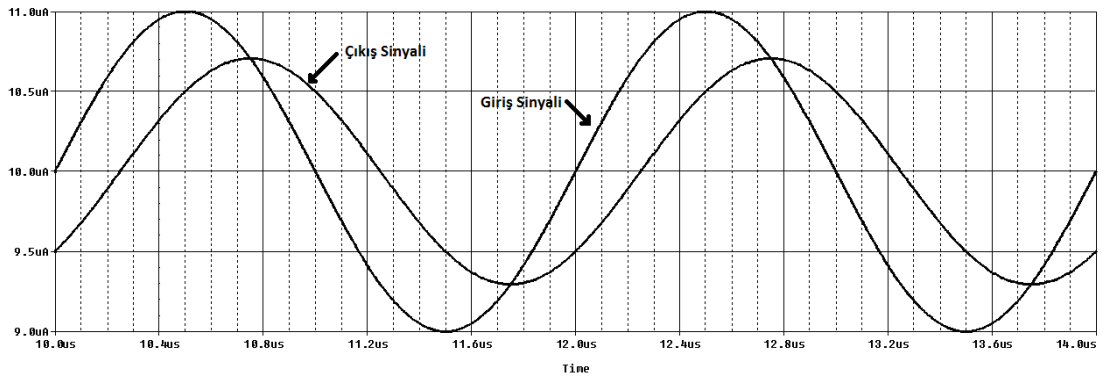
Şekil 4.2'de görüldüğü gibi alçak geçiren süzgeç devresinin kesim frekansı  $500kHz$ 'dir. Burada devrenin kazancı  $0.707$ 'dir.

Şekil 4.3'te frekansa bağlı olarak giriş-çıkış arası faz farkı görülmektedir.



Şekil 4.3 : Faz farkı

Devrenin 500kHz'deki faz farkı  $-45^{\circ}$ 'dir.



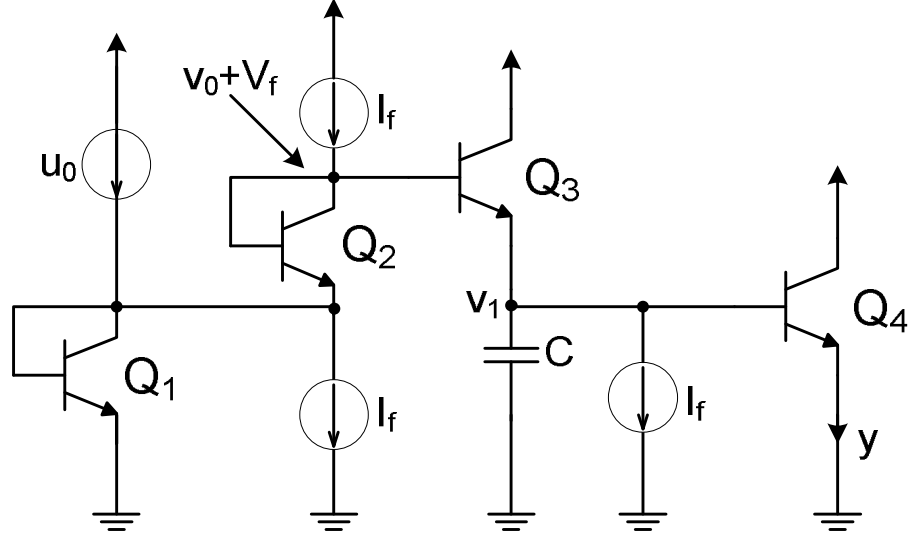
Şekil 4.4 : Zaman ortamı çıktısı

$I_f = \omega_0 CV_t$  denklemine göre süzgecin kesim frekansı  $I_f$  ile doğru orantılıdır. Yani  $I_f$  akımı ayarlanarak süzgecin kesim frekansı ayarlanabilmektedir. Bu sonuç silikon teknolojisi ile çok yüksek frekanslarda bile logaritmik ortam süzgeci tasarlanabileceğini göstermektedir. (Frey, 1994).

## 4.2 Birinci Derece A Sınıfı Alçak Geçiren T Tipi Logaritmik Ortam Süzgeci Tasarımı

Bu kısımda, bir önceki kısımda bulunan Denklem (4.5)'ye göre T tipi devre tasarımı yapılmıştır. Bir önceki bölümde olduğu gibi Denklem (4.5)'in ilk satırının sol tarafı, bir ucu  $v_1$  düğümüne diğer ucu toprağa bağlı olan bir kondansatörün uç denklemi olarak yorumlanabilir. Kondansatörden akan akım, bir akım kaynağı ve bir çift kutuplu transistörün emiterinden akan akımın toplamıdır. Bu transistörün beyz ucu  $v_0 + V_f$  gerilimine sahip olan uca, emiteri ise  $v_1$  gerilimine sahip olan uca bağlıdır.

Denklem (4.5)'in ikinci satırı beyzi  $v_1$  gerilimine, emiteri toprağa bağlı olan bir BJT'nin emiter akımıdır. T tipi devrenin F tipi devreden farkı ise logaritma alma ile seviye öteleme kısmındadır. Bu devrede tüm transistörler ideal varsayılmıştır. Tasarlanan T tipi süzgeç devresi Şekil 4.5'te görülmektedir.

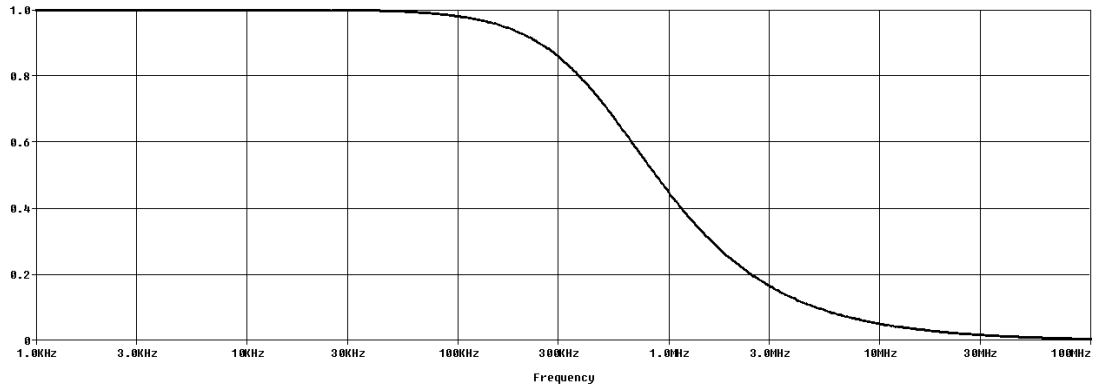


Şekil 4.5 : Birinci derece A sınıfı T tipi alçak geçiren logaritmik ortam süzgeci

F tipi devrede olduğu gibi T tipi devrenin de çalışması için hem giriş değişkeni  $u$ 'nun hem de durum değişkeni  $x$ 'in sürekli pozitif olması gerekir. Bunun için girişe bir DC akım eklenerek  $u$ 'nun negatif değer alması önlenir.

#### 4.2.1 Birinci Derece A Sınıfı Alçak Geçiren F Tipi Logaritmik Ortam Süzgecinin PSpice Yazılımı ile Elde Edilen Benzetim Sonuçları

F tipi devrenin PSpice programı ile benzetiminde kullanılan değerler T tipi için de kullanılarak elde edilen sonuçlar aşağıdaki şekillerde sunulmuştur.

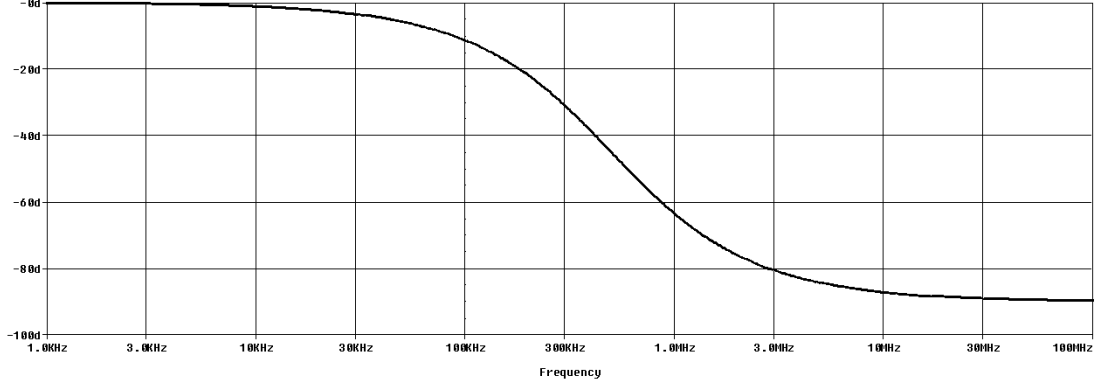


Şekil 4.6 : Frekans cevabı



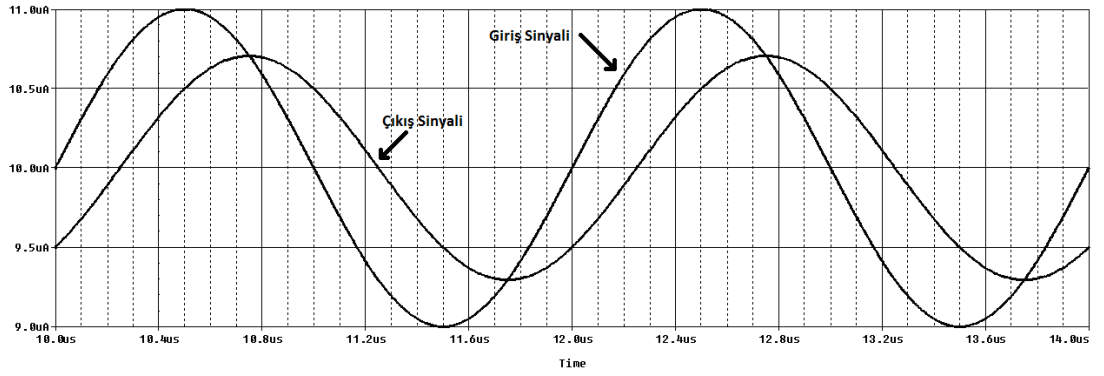
Şekil 4.6'da görüldüğü gibi alçak geçiren süzgeç devresinin kesim frekansı 500kHz'dir. Burada devrenin kazancı 0.707'dir.

Şekil 4.7'de frekansa bağlı olarak giriş-çıkış arası faz farkı görülmektedir.



Şekil 4.7 : Faz farkı

Şekil 4.8'de görüldüğü gibi devrenin 500kHz'deki faz farkı  $-45^{\circ}$ 'dir.



Şekil 4.8 : Zaman ortamı çıktısı

## 5. AB SINIFI LOGARİTMİK ORTAM SÜZGECİ TASARIMI

AB sınıfı bir logaritmik ortam süzgeci tasarlanırken kullanılan durum uzayı sentez yöntemi Bölüm 3'te verilmiştir. Bu bölümde durum uzayı sentez yöntemi kullanılarak birinci ve ikinci dereceden AB sınıfı alçak geçiren süzgeç ve ikinci dereceden AB sınıfı band geçiren süzgeç devrelerinin tasarımı yapılacaktır.

### 5.1 Birinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam Süzgeci Tasarımı

Denklem (5.1)'de 1.derece alçak geçiren süzgece ait transfer fonksiyonu verilmiştir.

$$H(s) = \frac{\omega_0}{s + \omega_0} \quad (5.1)$$

Denklem (5.2)'de, verilen transfer fonksiyonundan elde edilen sistem denklemleri görülmektedir.

$$\begin{aligned} \dot{x} &= -\omega_0 x + \omega_0 u \\ y &= x \end{aligned} \quad (5.2)$$

AB sınıfı fark alan tip devre yapısı kullanılacağı için  $x$  ve  $y$ 'yi iki pozitif değişkenin farkı şeklinde yazarak Denklem (5.3) elde edilir.

$$\begin{aligned} u &= u_L - u_R \\ x &= x_L - x_R \\ y &= y_L - y_R \\ \dot{x}_L &= -\omega_0 x_L + \omega_0 u_L \\ \dot{x}_R &= -\omega_0 x_R + \omega_0 u_R \\ y_L &= x_L \\ y_R &= x_R \end{aligned} \quad (5.3)$$

Denklem (5.3)'teki durum denklemleri durum uzayı sentez yöntemine uygun olmasına rağmen Bölüm 3'te anlatılan yöntemlerle uyumlu olması açısından bu denklemlere sistemin yapısını bozmayacak şekilde terimler eklenmiştir. Bu durum Denklem (5.4)'de verilmiştir.

$$\begin{aligned}\dot{x}_L &= -\omega_0 x_L + \omega_0 u_L - m x_L x_R \\ \dot{x}_R &= -\omega_0 x_R + \omega_0 u_R - m x_L x_R\end{aligned}\quad (5.4)$$

Denklem (5.5)'de tasarlanacak devre yapısına uygun eşleştirme fonksiyonları verilmiştir.

$$\begin{aligned}u_L &= I_s e^{v_{oL}/V_T} \\ u_R &= I_s e^{v_{oR}/V_T} \\ y_L = x_L &= I_s e^{v_{iL}/V_T} \\ y_R = x_R &= I_s e^{v_{iR}/V_T}\end{aligned}\quad (5.5)$$

Denklem (5.4) ve Denklem (5.5) kullanılarak Denklem (5.6) elde edilir.

$$\begin{aligned}\frac{\dot{v}_{iL}}{V_T} I_s e^{v_{iL}/V_T} &= -\omega_0 I_s e^{v_{iL}/V_T} + \omega_0 I_s e^{v_{oL}/V_T} - m I_s e^{v_{iL}/V_T} I_s e^{v_{iR}/V_T} \\ \frac{\dot{v}_{iR}}{V_T} I_s e^{v_{iR}/V_T} &= -\omega_0 I_s e^{v_{iR}/V_T} + \omega_0 I_s e^{v_{oR}/V_T} - m I_s e^{v_{iL}/V_T} I_s e^{v_{iR}/V_T}\end{aligned}\quad (5.6)$$

Denklem (5.6)'nın ilk satırının her iki tarafı  $\frac{CV_T}{I_s e^{v_{iL}/V_T}}$  terimi ile, ikinci satırının her iki

tarafı  $\frac{CV_T}{I_s e^{v_{iR}/V_T}}$  terimi ile çarpılarak ve ayrıca  $m = \frac{1}{CV_T}$ ,  $I_{f1} = I_{f2} = \omega_0 CV_T$  kabul

edilerek Denklem (5.7) elde edilir.

$$\begin{aligned}C\dot{v}_{iL} &= -I_{f1} + I_{f2} e^{(v_{oL}-v_{iL})/V_T} - I_s e^{v_{iR}/V_T} \\ C\dot{v}_{iR} &= -I_{f1} + I_{f2} e^{(v_{oR}-v_{iR})/V_T} - I_s e^{v_{iL}/V_T}\end{aligned}\quad (5.7)$$

Denklem (5.7)  $I_{f1} = I_s e^{v_{f1}/V_T}$ ,  $I_{f2} = I_s e^{v_{f2}/V_T}$  kabul edilip yeniden düzenlenirse

Denklem (5.8) elde edilir.

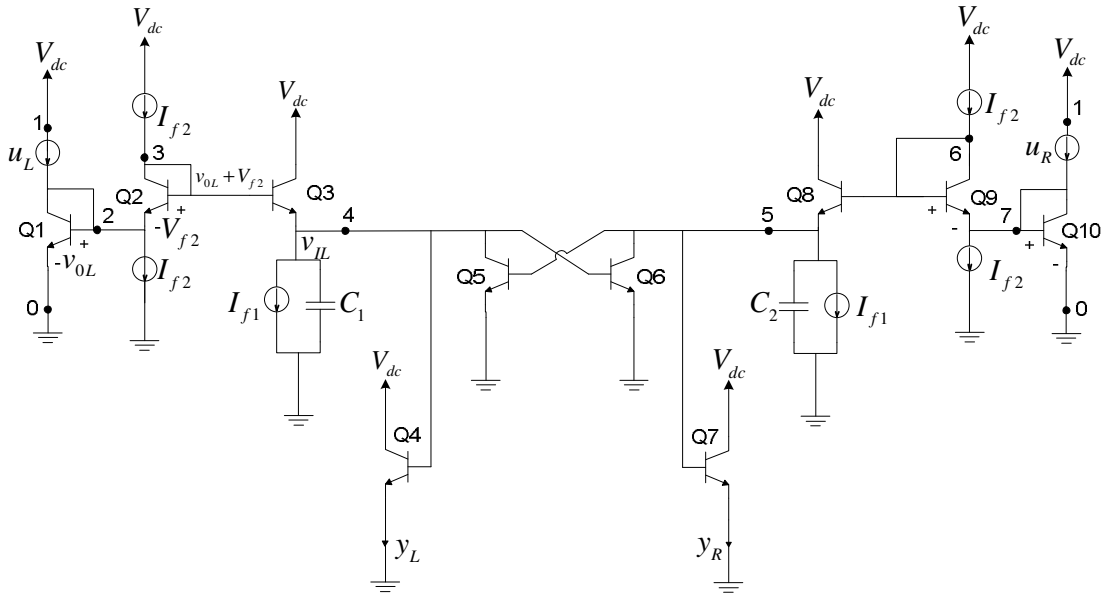
$$\begin{aligned}C\dot{v}_{iL} &= -I_{f1} + I_s e^{(v_{f2}+v_{oL}-v_{iL})/V_T} - I_s e^{v_{iR}/V_T} \\ C\dot{v}_{iR} &= -I_{f1} + I_s e^{(v_{f2}+v_{oR}-v_{iR})/V_T} - I_s e^{v_{iL}/V_T} \\ y_L &= I_s e^{v_{iL}/V_T} \\ y_R &= I_s e^{v_{iR}/V_T}\end{aligned}\quad (5.8)$$

Denklem (5.8)'in ilk satırında  $C\dot{v}_{iL}$  ifadesi bir ucu gerilimi  $v_{iL}$  olan düğüme, diğer ucu toprağa bağlı bir kondansatörün akım denklemdir. Kirchoff'un akım kanunu kullanılarak Denklem (5.8)'in ilk satırının gerilimi  $v_{iL}$  olan düğüme giren ve çıkan akımları ifade ettiği görülmektedir.  $I_s e^{(v_{oL}+v_{f2}-v_{iL})/V_T}$  ifadesi ise NPN transistöre ait

emiter akımını vermektedir. Transistörün beyzi  $v_{0L} + V_{f2}$  gerilimine sahip düğüme, emiteri ise  $v_{iL}$  gerilimine sahip düğüme bağlıdır. Denklem (5.8)'in ilk satırındaki eşitliğin sağ taraftaki son terimi ise beyzi  $v_{iR}$  gerilimi olan düğüme, emiteri toprağa bağlı bir transistörün emiter akımıdır.

Benzer şekilde Denklem (5.8)'in ikinci satırında  $C\dot{v}_{iR}$  ifadesi bir ucu gerilimi  $v_{iR}$  olan düğüme, diğer ucu toprağa bağlı bir kondansatörün akım denklemidir. Kirchoff'un akım kanunu kullanılarak Denklem (5.8)'in ikinci satırının gerilimi  $v_{iR}$  olan düğüme giren ve çıkan akımları ifade ettiği görülmektedir.  $I_s e^{(v_{0R} + V_{f2} - v_{iR})/V_T}$  ifadesi ise NPN transistöre ait emiter akımını vermektedir. Transistörün beyzi  $v_{0R} + V_{f2}$  gerilimine sahip düğüme, emiteri ise  $v_{iR}$  gerilimine sahip düğüme bağlıdır. Denklem (5.8)'in ikinci satırında eşitliğin sağ taraftaki son terimi ise beyzi  $v_{iL}$  gerilimi olan düğüme, emiteri toprağa bağlı bir transistörün emiter akımıdır. Denklem (5.8)'in üçüncü satırı beyzi, gerilimi  $v_{iL}$  olan düğüme, emiteri toprağa bağlı bir transistörün emiter akımını yani devrenin sol parçasının çıkış sinyalini vermektedir. Denklem (5.8)'in dördüncü satırı ise beyzi, gerilimi  $v_{iR}$  olan düğüme, emiteri toprağa bağlı bir transistörün emiter akımını yani devrenin sağ parçasının çıkış sinyalini vermektedir.

Bu bilgiler ışığında devreyi sentezlersek Şekil 5.1'de görülen devre elde edilir.



Şekil 5.1 : 1.derece AB sınıfı alçak geçiren logaritmik ortam süzgeci

### 5.1.1 Birinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam Süzgecinin PSpice Benzetim Sonuçları

PSpice benzetim programında devrenin analizinin yapılabilmesi için gerekli parametreler aşağıdaki gibi alınmıştır.

$$I_f = I_{f1} = I_{f2} = 10\mu A$$

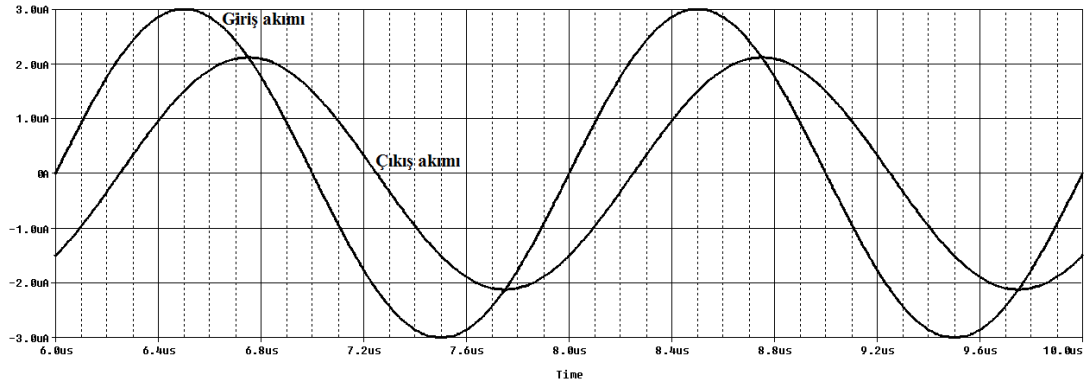
$$I_f = \omega_0 C V_T$$

$$V_T = 25,681 \text{ mV}$$

$$f_0 = 500 \text{ kHz} \Rightarrow C = 123 \text{ pF}$$

Devrenin giriş sinyali aşağıdaki akım ayırıcı devre ile sürekli pozitif bölgede kalacak şekilde  $u_L$  ve  $u_R$  olarak ayrılmaktadır.

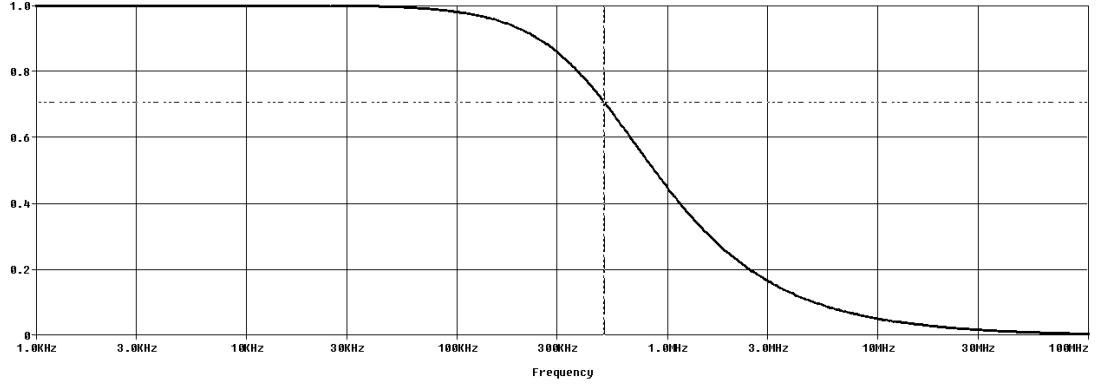
Şekil 5.2'deki grafikte transient analizden elde edilen giriş ve çıkış akımlarının grafikleri görülmektedir.



Şekil 5.2 : Giriş ve çıkış akımlarının zaman ortamı çıktıları

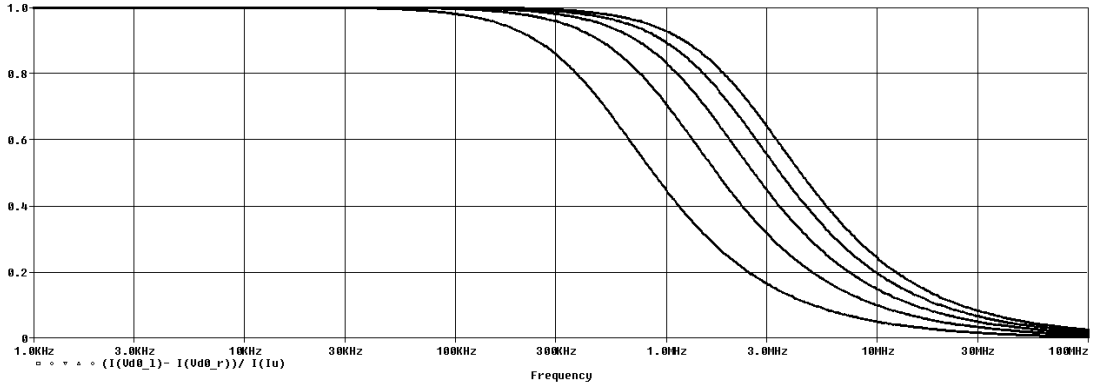
İki sinyal arasındaki zaman farkı  $0,25\mu s$ 'dir.  $f = 500 \text{ kHz} \Rightarrow T = 2\mu s$  olarak bulunur. Bu durumda  $2\mu s$ ,  $360^\circ$ 'ye karşılık geliyorsa  $0,25\mu s$  yaklaşık  $45^\circ$ 'ye karşılık gelir. Yani faz farkı  $-45^\circ$  olarak bulunur.

Şekil 5.3'teki grafikte AC analizle elde edilen devrenin frekans cevabı görülmektedir. Kesim frekansından çok küçük değerler için kazanç 1'dir. Kesim frekansı  $500 \text{ kHz}$ 'de ise  $0,707$  gibi bir kazanç bulunmuştur ki, bu durum teorideki kazanç değerini karşılamaktadır.



Şekil 5.3 : Frekans cevabı

Şekil 5.4'teki grafikte AC analizle  $I_f$  akımının parametrik olarak  $10\mu A$  ile  $50\mu A$  arasında  $10\mu A$ 'lık artışlarla tanımlanmasıyla elde edilen devreye ait frekans cevabı görülmektedir.



Şekil 5.4 : AC analizde  $I_f$  akımına göre çıkış akımının giriş akımına oranı

$I_f = 10\mu A$  için kesim frekansı 500kHz

$I_f = 20\mu A$  için kesim frekansı 1MHz

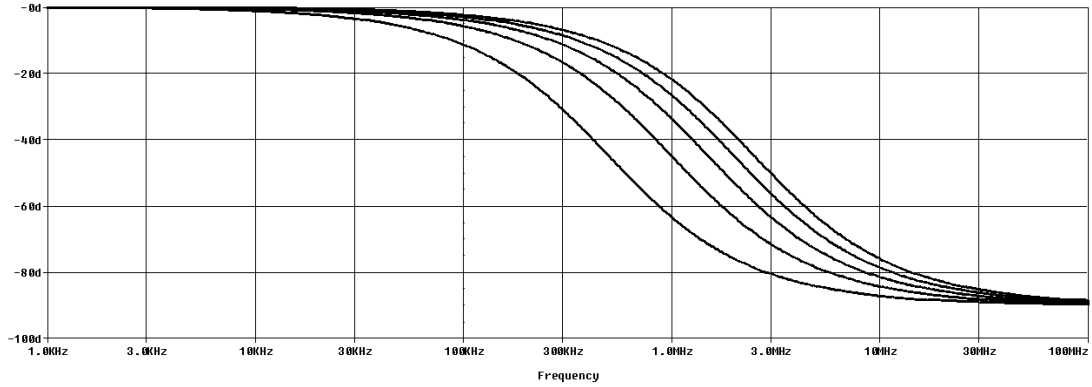
$I_f = 30\mu A$  için kesim frekansı 1,5MHz

$I_f = 40\mu A$  için kesim frekansı 2MHz

$I_f = 50\mu A$  için kesim frekansı 2,5MHz olarak bulunmuştur.

Bu sonuçlara göre filtrenin kesim frekansı, devrenin yapısında hiçbir değişiklik yapmadan sadece  $I_f$  akımını ayarlayarak değiştirilebilmektedir.

Şekil 5.5'teki grafikte AC analizle giriş ve çıkış akımları arasındaki faz farkı çizilmiştir.



Şekil 5.5 : AC analizde  $I_f$  akımına göre çıkış akımı ile giriş akımı arasındaki faz farkı

$$I_f = 10\mu A \text{ için } 500\text{kHz}'de \text{ faz farkı } -45^\circ$$

$$I_f = 20\mu A \text{ için } 1\text{MHz}'de \text{ faz farkı } -45^\circ$$

$$I_f = 30\mu A \text{ için } 1,5\text{MHz}'de \text{ faz farkı } -45^\circ$$

$$I_f = 40\mu A \text{ için } 2\text{MHz}'de \text{ faz farkı } -45^\circ$$

$$I_f = 50\mu A \text{ için } 2,5\text{MHz}'de \text{ faz farkı } -45^\circ \text{ olarak bulunmuştur.}$$

## 5.2 İkinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam Süzgeci Tasarımı

Denklem (5.9)'da 2.derece alçak geçiren süzgece ait transfer fonksiyonu verilmiştir.

$$H(s) = \frac{\omega_0^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (5.9)$$

Denklem (5.9)'da verilen transfer fonksiyonunun zaman ortamında diferansiyel denklem olarak ifadesi Denklem (5.10)'daki gibidir.

$$\ddot{y} = -\frac{\omega_0}{Q}\dot{y} - \omega_0^2 y + \omega_0^2 u \quad (5.10)$$

Bu devre Companion form tekniğiyle sentezlendiğinde transistör akımları dengeli olmadığı için teorik olarak çalışsa da pratikte çalışmamaktadır. Dolayısıyla transistör

akımlarını dengeli hale getirmek için değiştirilmiş Companion form tekniği yani Companion III tekniği kullanılır.

$$\begin{aligned}
\alpha_1 x_1 &= \beta y + r_1 u \\
\alpha_2 x_2 &= \alpha_1 \dot{x}_1 + r_2 u \\
y &= \frac{\alpha_1}{\beta} x_1 - \frac{1}{\beta} r_1 u
\end{aligned} \tag{5.11}$$

Denklem (5.11) çözüldüğünde  $r_1 = 0 \Rightarrow r_2 = 0$  bulunur.  $\alpha_1 = 1$ ,  $\alpha_2 = \omega_0$ ,  $\beta = 1$  olarak alınırsa durum uzayı denklemleri Denklem (5.12)'deki gibi elde edilir.

$$\begin{aligned}
\dot{x}_1 &= \omega_0 x_2 \\
\dot{x}_2 &= -\frac{\omega_0}{Q} x_2 - \omega_0 x_1 + \omega_0 u \\
\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} &= \begin{bmatrix} 0 & \omega_0 \\ -\omega_0 & -\frac{\omega_0}{Q} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} 0 \\ \omega_0 \end{bmatrix} u \\
y &= \begin{bmatrix} 1 & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}
\end{aligned} \tag{5.12}$$

AB sınıfı devre denklemleri ve Denklem (5.12) kullanılarak Denklem (5.13) elde edilir.

$$\begin{bmatrix} \dot{x}_{1L} \\ \dot{x}_{2L} \end{bmatrix} = \begin{bmatrix} 0 & \omega_0 \\ 0 & -\frac{\omega_0}{Q} \end{bmatrix} \begin{bmatrix} x_{1L} \\ x_{2L} \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ \omega_0 & 0 \end{bmatrix} \begin{bmatrix} x_{1R} \\ x_{2R} \end{bmatrix} + \begin{bmatrix} 0 \\ \omega_0 \end{bmatrix} u_L + \begin{bmatrix} 0 \\ 0 \end{bmatrix} u_R - k \begin{bmatrix} x_{1L} x_{1R} \\ x_{2L} x_{2R} \end{bmatrix} \tag{5.13}$$

$$\begin{bmatrix} \dot{x}_{1R} \\ \dot{x}_{2R} \end{bmatrix} = \begin{bmatrix} 0 & \omega_0 \\ 0 & -\frac{\omega_0}{Q} \end{bmatrix} \begin{bmatrix} x_{1R} \\ x_{2R} \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ \omega_0 & 0 \end{bmatrix} \begin{bmatrix} x_{1L} \\ x_{2L} \end{bmatrix} + \begin{bmatrix} 0 \\ \omega_0 \end{bmatrix} u_R + \begin{bmatrix} 0 \\ 0 \end{bmatrix} u_L - k \begin{bmatrix} x_{1R} x_{1L} \\ x_{2R} x_{2L} \end{bmatrix}$$

$$\dot{x}_{1L} = \omega_0 x_{2L} - k x_{1L} x_{1R} \tag{5.14}$$

$$\dot{x}_{2L} = -\frac{\omega_0}{Q} x_{2L} + \omega_0 x_{1R} + \omega_0 u_L - k x_{2L} x_{2R} \tag{5.15}$$

$$\dot{x}_{1R} = \omega_0 x_{2R} - k x_{1R} x_{1L} \tag{5.16}$$

$$\dot{x}_{2R} = -\frac{\omega_0}{Q} x_{2R} + \omega_0 x_{1L} + \omega_0 u_R - k x_{2R} x_{2L} \tag{5.17}$$



Denklem (5.18)'de kullanılacak eşleştirme fonksiyonları verilmiştir.

$$\begin{aligned}x_{1L} &= I_s e^{v_{1L}/V_T} & x_{2L} &= I_s e^{v_{2L}/V_T} \\x_{1R} &= I_s e^{v_{1R}/V_T} & x_{2R} &= I_s e^{v_{2R}/V_T} \\u_L &= I_s e^{v_{0L}/V_T} & u_R &= I_s e^{v_{0R}/V_T}\end{aligned}\quad (5.18)$$

Denklem (5.14) ve Denklem (5.18) kullanılarak Denklem (5.19) elde edilir.

$$\frac{\dot{v}_{1L}}{V_T} I_s e^{v_{1L}/V_T} = \omega_0 I_s e^{v_{2L}/V_T} - k I_s^2 e^{(v_{1L}+v_{1R})/V_T} \quad (5.19)$$

Denklem (5.19)'un her iki tarafı  $\frac{C_1 V_T}{I_s e^{v_{1L}/V_T}}$  ile çarpılırsa Denklem (5.20) elde edilir.

$$\begin{aligned}C_1 \dot{v}_{1L} &= \omega_0 C_1 V_T e^{(v_{2L}-v_{1L})/V_T} - k C_1 V_T I_s e^{v_{1R}/V_T} \\I_f &= \omega_0 C_1 V_T \Rightarrow I_f = I_s e^{v_f/V_T}\end{aligned}\quad (5.20)$$

$k = \frac{\omega_0}{I_f}$  olarak alınırsa Denklem (5.21) elde edilir.

$$\begin{aligned}C_1 \dot{v}_{1L} &= I_s e^{(v_f+v_{2L}-v_{1L})/V_T} - I_s e^{v_{1R}/V_T} \\C_1 \dot{v}_{1R} &= I_s e^{(v_f+v_{2R}-v_{1R})/V_T} - I_s e^{v_{1L}/V_T}\end{aligned}\quad (5.21)$$

Buraya kadar yapılan işlemlerde devrenin 1.kismina ait denklemler bulunmuştur.

Benzer olarak devrenin 2.kismina ait denklemler aşağıdaki gibi bulunur. Denklem (5.15) ve Denklem (5.18) kullanılarak Denklem (5.22) elde edilir.

$$\frac{\dot{v}_{2L}}{V_T} I_s e^{v_{2L}/V_T} = -\frac{\omega_0}{Q} I_s e^{v_{2L}/V_T} + \omega_0 I_s e^{v_{1R}/V_T} + \omega_0 I_s e^{v_{0L}/V_T} - k I_s^2 e^{(v_{2L}+v_{2R})/V_T} \quad (5.22)$$

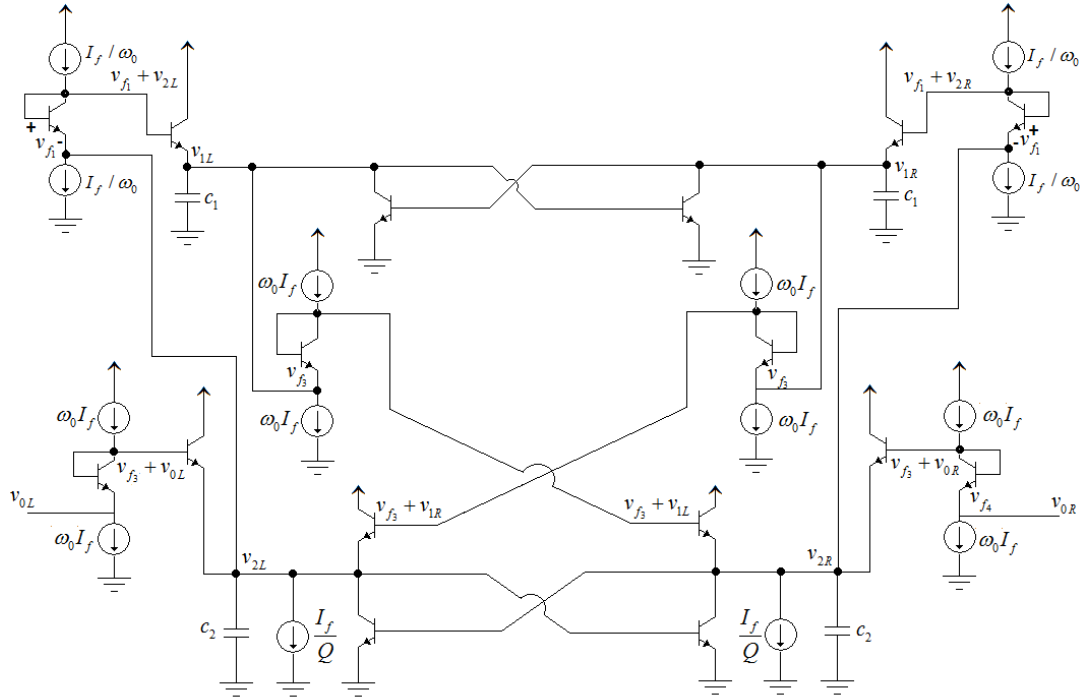
Denklem (5.22)'un her iki tarafı  $\frac{C_2 V_T}{I_s e^{v_{2L}/V_T}}$  ile çarpılırsa Denklem (5.23) elde edilir.

$$\begin{aligned}C_2 \dot{v}_{2L} &= -\frac{\omega_0}{Q} C_2 V_T + \omega_0 C_2 V_T e^{(v_{1R}-v_{2L})/V_T} + \omega_0 C_2 V_T e^{(v_{0L}-v_{2L})/V_T} - k C_2 V_T I_s e^{v_{2R}/V_T} \\I_f &= \omega_0 C_2 V_T \Rightarrow I_{f_1} = \frac{I_f}{Q}, I_{f_1} = I_s e^{v_{f_1}/V_T}\end{aligned}\quad (5.23)$$

$k = \frac{\omega_0}{I_f}$  olarak alınırsa Denklem (5.24) elde edilir.

$$\begin{aligned}
C_2 \dot{v}_{2L} &= -I_{f_1} + I_s e^{(v_f + v_{1R} - v_{2L})/V_T} + I_s e^{(v_f + v_{0L} - v_{2L})/V_T} - I_s e^{v_{2R}/V_T} \\
C_2 \dot{v}_{2R} &= -I_{f_1} + I_s e^{(v_f + v_{1L} - v_{2R})/V_T} + I_s e^{(v_f + v_{0R} - v_{2R})/V_T} - I_s e^{v_{2L}/V_T}
\end{aligned}
\tag{5.24}$$

Bu bilgiler ışığında devre sentezlenirse Şekil (5.5)'teki devre elde edilir.



Şekil 5.6 : İkinci derece AB sınıfı alçak geçiren logaritmik ortam süzgeci devresi

### 5.2.1 İkinci Derece AB Sınıfı Alçak Geçiren Logaritmik Ortam Süzgecinin PSpice Benzetim Sonuçları

PSpice benzetim programında devrenin analizinin yapılabilmesi için gerekli parametreler aşağıdaki gibi alınmıştır.

$$I_f = I_{f1} = I_{f2} = 10 \mu A$$

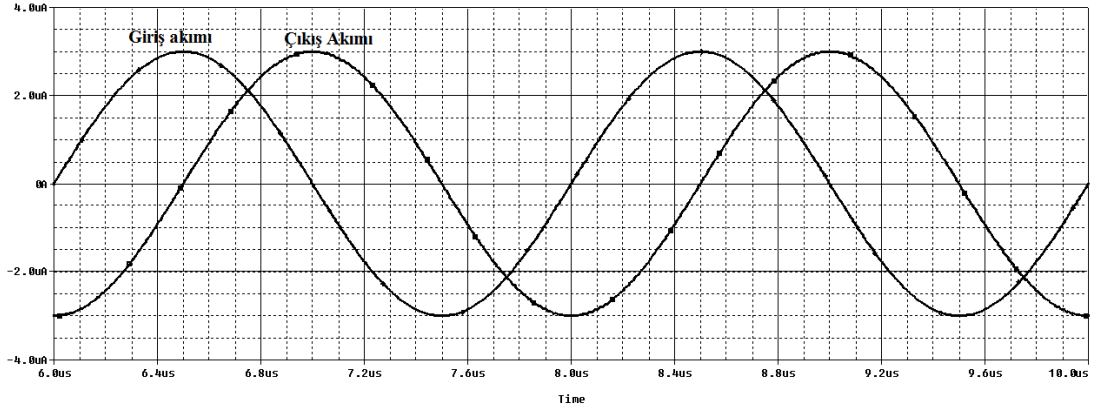
$$I_f = \omega_0 C V_T$$

$$Q=1$$

$$V_T=25,681 \text{ mV}$$

$$f_0=500 \text{ kHz} \Rightarrow C=123 \text{ pF}$$

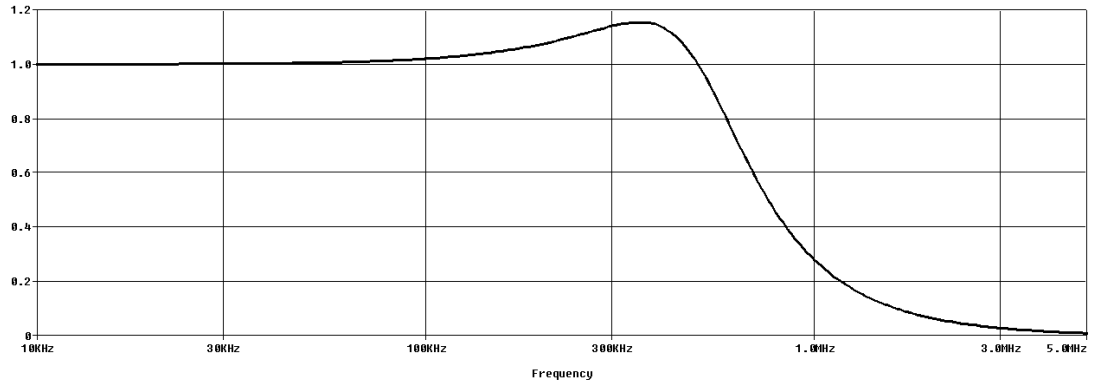
Şekil 5.6'daki grafikte transient analizden elde edilen giriş ve çıkış akımlarının grafikleri görülmektedir.



Şekil 5.7 : Giriş ve çıkış akımlarının zaman ortami çıktıları

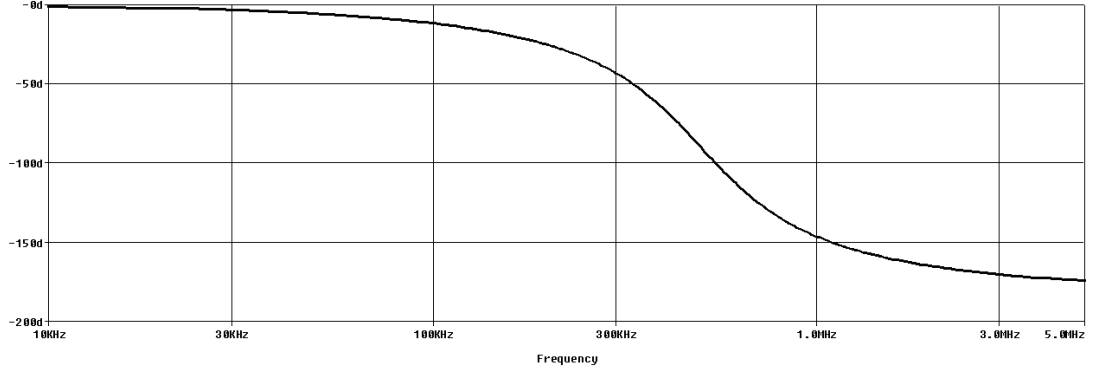
İki sinyal arasındaki zaman farkı  $0,501\mu s$ 'dir.  $f = 500kHz \Rightarrow T = 2\mu s$  olarak bulunur. Bu durumda  $2\mu s$ ,  $360^\circ$ 'ye karşılık geliyorsa  $0,501\mu s$  yaklaşık  $90^\circ$ 'ye karşılık gelir. Yani faz farkı  $-90^\circ$  olarak bulunur.

Şekil 5.7'deki grafikte AC analizle elde edilen devrenin frekans cevabı görülmektedir.



Şekil 5.8 : Frekans cevabı

Şekil 5.8'deki grafikte AC analizle giriş ve çıkış akımları arasındaki faz farkı çizilmiştir.



Şekil 5.9 : Faz farkı

500kHz için faz farkı  $-90^0$  olmaktadır. Yani zaman ortamı analizindeki faz farkı ile frekans ortamındaki faz farkı birbirini doğrulamaktadır.

### 5.3 İkinci Derece AB Sınıfı Bant Geçiren Logaritmik Ortam Süzgeci Tasarımı

Denklem (5.25)'de 2.derece bant geçiren süzgece ait transfer fonksiyonu verilmiştir.

$$H(s) = \frac{\frac{\omega_0}{Q} s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (5.25)$$

Denklem (5.25)'de verilen transfer fonksiyonunun zaman ortamında diferansiyel denklem olarak ifadesi Denklem (5.26)'daki gibidir.

$$\ddot{y} = -\frac{\omega_0}{Q} \dot{y} - \omega_0^2 y + \frac{\omega_0}{Q} \dot{u} \quad (5.26)$$

Önceki kısımdaki Companion III tekniği kullanılır.

$$\begin{aligned} x_1 &= y + r_1 u \\ x_2 &= \dot{x}_1 + r_2 u \\ y &= x_1 - r_1 u \end{aligned} \quad (5.27)$$

Denklem (5.27) çözüldüğünde  $r_1 = 0 \Rightarrow r_2 = -\frac{\omega_0}{Q}$  bulunur. Durum uzayı denklemleri

Denklem (5.28)'deki gibi elde edilir.

$$\begin{aligned}\dot{x}_1 &= x_2 + \frac{\omega_0}{Q}u \\ \dot{x}_2 &= -\frac{\omega_0}{Q}x_2 - \omega_0^2 x_1 - \frac{\omega_0^2}{Q^2}u\end{aligned}\quad (5.28)$$

$$y = x_1$$

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -\omega_0^2 & -\frac{\omega_0}{Q} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} \frac{\omega_0}{Q} \\ -\frac{\omega_0^2}{Q^2} \end{bmatrix} u\quad (5.29)$$

$$y = \begin{bmatrix} 1 & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$$

AB sınıfı devre denklemleri ve Denklem (5.29) kullanılarak Denklem (5.30) elde edilir.

$$\begin{bmatrix} \dot{x}_{1L} \\ \dot{x}_{2L} \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ 0 & -\frac{\omega_0}{Q} \end{bmatrix} \begin{bmatrix} x_{1L} \\ x_{2L} \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ \omega_0^2 & 0 \end{bmatrix} \begin{bmatrix} x_{1R} \\ x_{2R} \end{bmatrix} + \begin{bmatrix} \frac{\omega_0}{Q} \\ 0 \end{bmatrix} u_L + \begin{bmatrix} 0 \\ \frac{\omega_0^2}{Q^2} \end{bmatrix} u_R - k \begin{bmatrix} x_{1L}x_{1R} \\ x_{2L}x_{2R} \end{bmatrix}\quad (5.30)$$

$$\begin{bmatrix} \dot{x}_{1R} \\ \dot{x}_{2R} \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ 0 & -\frac{\omega_0}{Q} \end{bmatrix} \begin{bmatrix} x_{1R} \\ x_{2R} \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ \omega_0^2 & 0 \end{bmatrix} \begin{bmatrix} x_{1L} \\ x_{2L} \end{bmatrix} + \begin{bmatrix} \frac{\omega_0}{Q} \\ 0 \end{bmatrix} u_R + \begin{bmatrix} 0 \\ \frac{\omega_0^2}{Q^2} \end{bmatrix} u_L - k \begin{bmatrix} x_{1R}x_{1L} \\ x_{2R}x_{2L} \end{bmatrix}$$

$$\dot{x}_{1L} = x_{2L} + \frac{\omega_0}{Q}u_L - kx_{1L}x_{1R}\quad (5.31)$$

$$\dot{x}_{2L} = -\frac{\omega_0}{Q}x_{2L} + \omega_0^2 x_{1R} + \frac{\omega_0^2}{Q^2}u_R - kx_{2L}x_{2R}\quad (5.32)$$

$$\dot{x}_{1R} = x_{2R} + \frac{\omega_0}{Q}u_R - kx_{1R}x_{1L}\quad (5.33)$$

$$\dot{x}_{2R} = -\frac{\omega_0}{Q}x_{2R} + \omega_0^2 x_{1L} + \frac{\omega_0^2}{Q^2}u_L - kx_{2R}x_{2L}\quad (5.34)$$

Denklem (5.35)'de verilen eşleştirme fonksiyonları kullanılarak Denklem (5.36)'daki sistem denklemleri elde edilir.

$$\begin{aligned}x_{1L} &= I_s e^{v_{1L}/V_T} & x_{2L} &= I_s e^{v_{2L}/V_T} \\ x_{1R} &= I_s e^{v_{1R}/V_T} & x_{2R} &= I_s e^{v_{2R}/V_T} \\ u_L &= I_s e^{v_{0L}/V_T} & u_R &= I_s e^{v_{0R}/V_T}\end{aligned}\quad (5.35)$$

Denklem (5.31) ve Denklem (5.35) kullanılarak Denklem (5.36) elde edilir.

$$\frac{\dot{V}_{1L}}{V_T} I_s e^{v_{1L}/V_T} = I_s e^{v_{2L}/V_T} + \frac{\omega_0}{Q} I_s e^{v_{0L}/V_T} - k I_s^2 e^{(v_{1L}+v_{1R})/V_T} \quad (5.36)$$

Denklem (5.36)'nın her iki tarafı  $\frac{C_1 V_T}{I_s e^{v_{1L}/V_T}}$  ile çarpılırsa Denklem (5.37) elde edilir.

$$\begin{aligned} C_1 \dot{V}_{1L} &= C_1 V_T e^{(v_{2L}-v_{1L})/V_T} + \frac{\omega_0}{Q} C_1 V_T e^{(v_{0L}-v_{1L})/V_T} - k C_1 V_T I_s e^{v_{1R}/V_T} \\ I_f &= \omega_0 C_1 V_T \Rightarrow I_{f_1} = \frac{I_f}{\omega_0}, I_{f_1} = I_s e^{v_{f_1}/V_T} \\ &\Rightarrow I_{f_2} = Q I_f, I_{f_2} = I_s e^{v_{f_2}/V_T} \end{aligned} \quad (5.37)$$

$$C_1 \dot{V}_{1L} = I_s e^{(v_{f_1}+v_{2L}-v_{1L})/V_T} + I_s e^{(v_{f_2}+v_{0L}-v_{1L})/V_T} - k C_1 V_T I_s e^{v_{1R}/V_T}$$

$k = \frac{\omega_0}{I_f}$  olarak alınır Denklem (5.38) elde edilir.

$$\begin{aligned} C_1 \dot{V}_{1L} &= I_s e^{(v_{f_1}+v_{2L}-v_{1L})/V_T} + I_s e^{(v_{f_2}+v_{0L}-v_{1L})/V_T} - I_s e^{v_{1R}/V_T} \\ C_1 \dot{V}_{1R} &= I_s e^{(v_{f_1}+v_{2R}-v_{1R})/V_T} + I_s e^{(v_{f_2}+v_{0R}-v_{1R})/V_T} - I_s e^{v_{1L}/V_T} \end{aligned} \quad (5.38)$$

Devrenin 1.k kısmına ait denklemler bulunmuştur. Şimdi 2.k kısmına ait denklemleri bulalım;

$$\frac{\dot{V}_{2L}}{V_T} I_s e^{v_{2L}/V_T} = -\frac{\omega_0}{Q} I_s e^{v_{2L}/V_T} + \omega_0^2 I_s e^{v_{1R}/V_T} + \frac{\omega_0^2}{Q^2} I_s e^{v_{0R}/V_T} - k I_s^2 e^{(v_{2L}+v_{2R})/V_T} \quad (5.39)$$

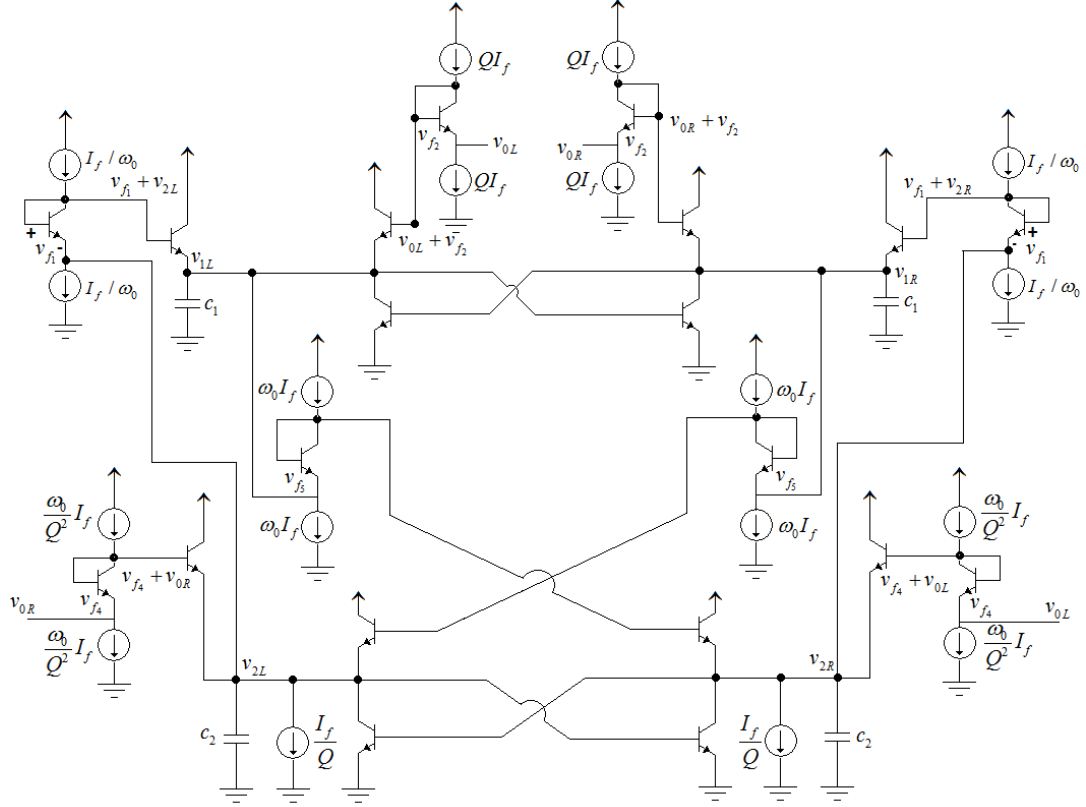
Denklem (5.39)'un her iki tarafı  $\frac{C_2 V_T}{I_s e^{v_{2L}/V_T}}$  ile çarpılırsa Denklem (5.40) elde edilir.

$$C_2 \dot{V}_{2L} = -\frac{\omega_0}{Q} C_2 V_T + \omega_0^2 C_2 V_T e^{(v_{1R}-v_{2L})/V_T} + \frac{\omega_0^2}{Q^2} C_2 V_T e^{(v_{0R}-v_{2L})/V_T} - k C_2 V_T I_s e^{v_{2R}/V_T} \quad (5.40)$$

$$\begin{aligned} I_f &= \omega_0 C_2 V_T \Rightarrow I_{f_3} = \frac{I_f}{Q}, I_{f_3} = I_s e^{v_{f_3}/V_T} \\ &\Rightarrow I_{f_5} = \omega_0 I_f, I_{f_5} = I_s e^{v_{f_5}/V_T} \\ &\Rightarrow I_{f_2} = Q I_f \\ &\Rightarrow I_{f_4} = \frac{\omega_0}{Q^2} I_f, I_{f_4} = I_s e^{v_{f_4}/V_T} \end{aligned} \quad (5.41)$$

$$\begin{aligned}
C_2 \dot{v}_{2L} &= -I_{f_3} + I_s e^{(v_{f_5} + v_{1R} - v_{2L})/V_T} + I_s e^{(v_{f_4} + v_{0R} - v_{2L})/V_T} - I_s e^{v_{2R}/V_T} \\
C_2 \dot{v}_{2R} &= -I_{f_3} + I_s e^{(v_{f_5} + v_{1L} - v_{2R})/V_T} + I_s e^{(v_{f_4} + v_{0L} - v_{2R})/V_T} - I_s e^{v_{2L}/V_T}
\end{aligned}
\tag{5.42}$$

Bu bilgiler ışığında devre sentezlenirse Şekil (5.6)'daki devre elde edilir.



Şekil 5.10 : İkinci derece AB sınıfı bant geçiren logaritmik ortam süzgeci devresi

### 5.3.1 İkinci Derece AB Sınıfı Bant Geçiren Logaritmik Ortam Süzgecinin PSpice Benzetim Sonuçları

PSpice benzetim programında devrenin analizinin yapılabilmesi için gerekli parametreler aşağıdaki gibi alınmıştır.

$$I_f = I_{f1} = I_{f2} = I_{f3} = I_{f4} = I_{f5} = 10 \mu A$$

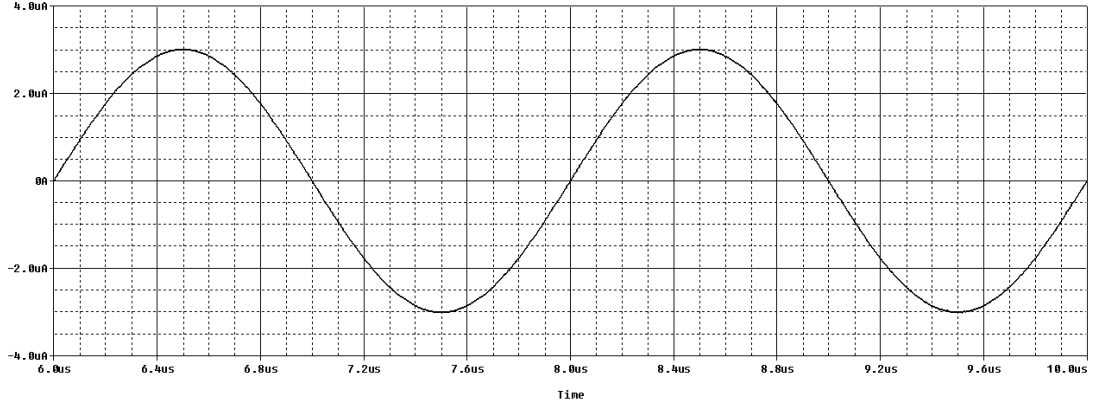
$$I_f = \omega_0 C V_T$$

$$Q=1$$

$$V_T=25,681 \text{ mV}$$

$$f_0=500 \text{ kHz} \Rightarrow C=123 \text{ pF}$$

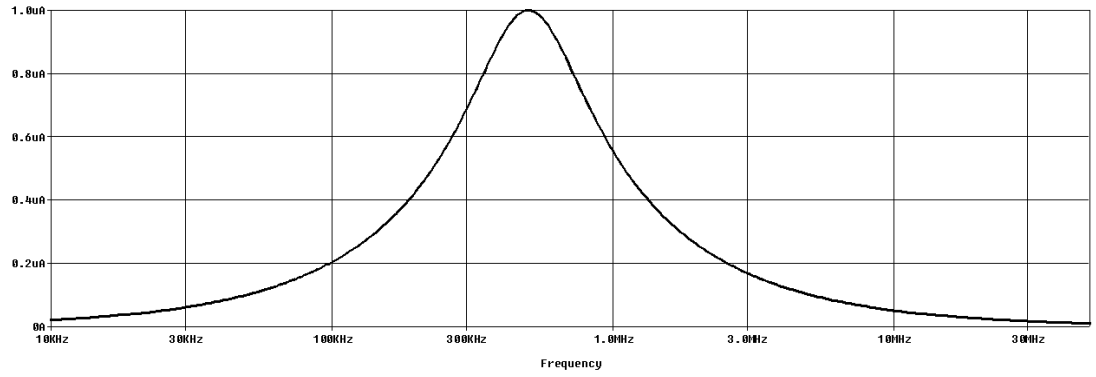
Şekil 5.10'daki grafikte transient analizden elde edilen giriş ve çıkış akımlarının grafikleri görülmektedir.



Şekil 5.11 : Giriş ve çıkış akımlarının zaman ortamı çıktıları

İki sinyal birbirine eşit çıkmaktadır. Yani faz farkı  $0^0$  olarak bulunur.

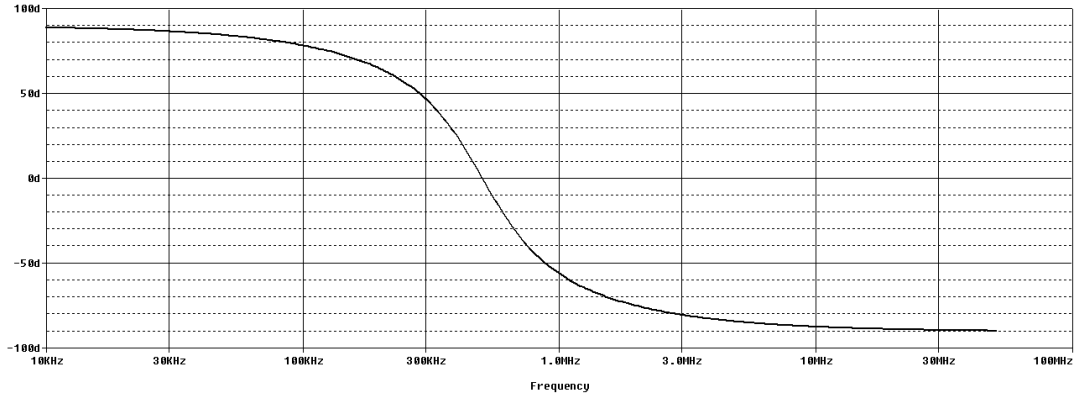
Şekil 5.11'deki grafikte AC analizle elde edilen devrenin frekans cevabı görülmektedir.



Şekil 5.12 : Frekans cevabı

Şekil 5.12'deki grafikte AC analizle giriş ve çıkış akımları arasındaki faz farkı çizilmiştir.





Şekil 5.13 : Faz farkı

500kHz için faz farkı  $0^0$  olmaktadır. Yani zaman ortamı analizindeki faz farkı ile frekans ortamındaki faz farkı birbirini doğrulamaktadır.

## 6. İDEAL OLMAYAN TRANSİSTÖRLERİN A SINIFI SÜZGEÇLERE ETKİLERİNİN İNCELENMESİ

Bu bölümde transistörlerin ideal olmayan karakteristiklerinin A sınıfı logaritmik ortam süzgeçlerine etkisi incelenecektir. Bu amaçla önce Tola (2000) tarafından önerilen analiz ve çözüm yöntemi sunulmuştur. Daha sonra bu yöntemlerin birinci derece A sınıfı alçak geçiren T tipi logaritmik ortam süzgeci örneği üzerinde uygulaması yapılmıştır.

### 6.1 Analiz ve Çözüm Yöntemi

#### 6.1.1 Sonlu Akım Kazancı Modeli

İdeal transistörün akım ve gerilim ilişkisi Denklem (6.1)'deki gibidir.

$$i_Q = I_s e^{v_Q/V_T} \Leftrightarrow v_Q = V_T \ln \frac{i_Q}{I_s} \quad (6.1)$$

Burada  $v_Q$  beyz-emiter gerilimi,  $i_Q$  kollektör akımı aynı zamanda emiter akımıdır.  $I_s$  transistörün saturasyon akımı ve  $V_T$  transistörün termal gerilimidir. Transistörün parazitik direnç ve kondansatör gibi ideal olmayan karakteristikleri sıfır varsayılmış ve akım kazancı beta sonsuz varsayılmıştır.

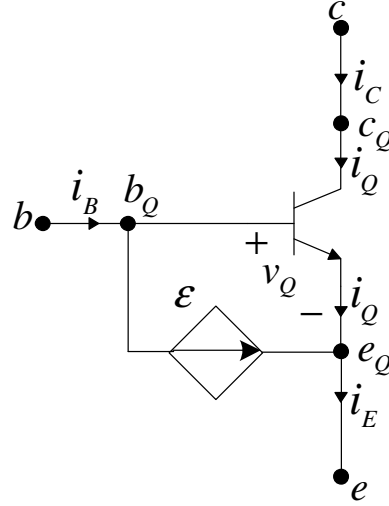
Akım kazancı betanın sonlu olduğu durumda beyz akımı sıfırdan farklı olmaktadır. Bu durumda kollektör akımı ve emiter akımının eşitliği bozulmaktadır. Oluşan yeni gerilim-akım ilişkisi Denklem (6.2)'deki gibidir.

$$i_E = i_C + i_B = \left(1 + \frac{1}{\beta}\right) I_s e^{v_{BE}/V_T} \quad (6.2)$$

Denklem (6.2) düzenlenerek Denklem (6.3) elde edilir.

$$i_E = I_s e^{v_Q/V_T} + \frac{1}{\beta} I_s e^{v_Q/V_T} \quad (6.3)$$

Denklem (6.3)'deki ilk terim ideal transistörün akım-gerilim ilişkisiyle aynıdır. İkinci terim ise transistör akımına bağlı bir bağımlı kaynak gibi modellenebilir. Bu model Şekil 6.1'de görülmektedir.



Şekil 6.1 : Sonlu akım kazancına sahip transistor modeli

Bu model için aşağıdaki eşitlikler yazılabilir.

$$\begin{aligned}
 i_B &= \varepsilon \\
 i_C &= i_Q \\
 i_E &= i_Q + \varepsilon \\
 \varepsilon &= \frac{1}{\beta} i_Q
 \end{aligned}
 \tag{6.4}$$

### 6.1.2 Analiz Yöntemi

Bu çalışmada Tola'nın (2000) önerdiği genel bozulma analizi teorisi kullanılacaktır. İşlem kolaylığı açısından logaritmik ortam süzgeçleri tüm NPN yapısında gerçekleştirilmiştir.

İdeal durum için Denklem (6.5)'de verilen durum uzayı denklemlerini ele alalım.

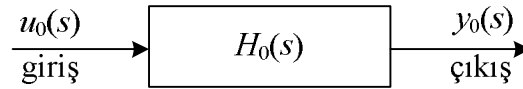
$$\begin{aligned}
 \frac{d}{dt} x &= A_0 x + B_0 u_0 \\
 y &= P_0^T x + D_0 u_0
 \end{aligned}
 \tag{6.5}$$

Burada  $x$  ( $N \times 1$ ) durum vektörü,  $u_0$  skaler giriş ve  $y$  skaler çıkıştır.  $A_0$  ( $N \times N$ ) matris,  $B_0$  ve  $P_0$  ( $N \times 1$ ) vektör,  $D_0$  skaler sayı ve üst indis  $T$  transpozunu göstermektedir.

Alt indis '0' orijinal, ideal sistemi ifade etmektedir. Bu denklemler çözüldüğünde elde edilen çıkış  $y_0$  olarak adlandırılacaktır. İşlem kolaylığı açısından bir giriş bir çıkışlı sistem incelenmiştir. Ancak bu yöntem çok girişli çok çıkışlı sistemler için genişletilebilir. Denklem (6.6)  $H_0(s)$  transfer fonksiyonunu vermektedir.

$$H_0(s) = \frac{y_0(s)}{u_0(s)} = \overline{P_0}^T (sI - A_0)^{-1} \overline{B_0} + D_0 \quad (6.6)$$

Bu ideal sistem Şekil 6.2'de görülmektedir.



Şekil 6.2 : İdeal sistem

Denklem (6.7)'deki eşleştirme fonksiyonları durum değişkenlerine ve giriş değişkenine uygulanır.

$$\begin{aligned} u_0 &= I_{st} e^{v_0/V_T} \\ x_i &= I_{st} e^{v_i/V_T} \\ i &= 1, 2, \dots, N \end{aligned} \quad (6.7)$$

Burada  $I_{st}$  sabit bir sayı ve  $V_T$  transistörlerin termal gerilimidir.

Denklem (6.5) ve Denklem (6.7) kullanılarak ve bazı düzenlemeler yapılarak Denklem (6.8)'deki düğüm denklemleri elde edilir.

$$C_i \dot{v}_i = I_{f_{ii}} + \left( \sum_{j=1, i \neq j}^N I_{f_{ij}} e^{(v_j - v_i)/V_T} \right) + I_{f_{oi}} e^{(v_0 - v_i)/V_T} \quad (6.8)$$

$I_{f_{ij}} = A_{0_{ij}} C_i V_T$ ,  $I_{f_{oi}} = B_{0_i} C_i V_T$ ,  $i = 1, 2, \dots, N$  kabul edilmiştir.

Denklem (6.8) üzerinde bazı düzenlemeler yapılarak ve seviye öteleme katları eklenerek Denklem (6.9) elde edilir.

$$\begin{aligned} C_i \dot{v}_i &= I_{f_{ii}} + \left( \sum_{j=1, i \neq j}^N (-/+ ) I_{f_{ij}} e^{(v_j + V_{f_{ij}} - v_i)/V_T} \right) + (-/+ ) I_{f_{oi}} e^{(v_{u0} + V_{sf} + V_{f_{oi}} - v_i)/V_T} \\ V_{f_{ij}} &= V_T \ln \frac{|I_{f_{ij}}|}{I_s}, \quad V_{f_{oi}} = V_T \ln \frac{|I_{f_{oi}}|}{I_s}, \quad I_{sf} = \frac{I_s^2}{I_{st}}, \end{aligned} \quad (6.9)$$

$$V_{sf} = V_T \ln \frac{|I_{sf}|}{I_s}, \quad v_{u0} = V_T \ln \frac{u_0}{I_s}, \quad v_{u0} + V_{sf} = v_0,$$

$i = 1, 2, \dots, N$  kabul edilmiştir.

Denklem (6.9) bir ucu toprağa bağlı kondansatörlerle, akım kaynaklarıyla ve ideal transistörlerle gerçekleştirilebilir. Denklem (6.9)'dan görüleceği üzere her transistörün beyz-emiter gerilimi bazı uç gerilimleriyle tanımlanmıştır. Uç gerilimleri Denklem (6.7)'deki eşleştirme fonksiyonları ile ilişkilidir. Denklem (6.9) her bir transistörün akımı şeklinde ayrı ayrı yazılırsa Denklem (6.10) elde edilir.

$$C_i \dot{v}_i = I_{f_{ii}} + \left( \sum_{j=1, i \neq j}^N \frac{I_s e^{v_{ij}/V_T} I_s e^{v_{sj}/V_T} I_s e^{V_{sf}/V_T}}{I_s e^{v_{xi}/V_T} I_s e^{V_{sf}/V_T}} \right) + \frac{I_s e^{v_{u0}/V_T} I_s e^{V_{sf}/V_T} I_s e^{V_{f0}/V_T}}{I_s e^{v_{x0}/V_T} I_s e^{V_{sf}/V_T}} \quad (6.10)$$

$$v_{xi} + V_{sf} = v_i, v_{xi} = V_T \ln \frac{x_i}{I_s}, i = 1, 2, \dots, N \text{ kabul edilmiştir.}$$

Benzer işlemler çıkış denklemine de yapılmalıdır.

$$y = \sum_{j=1}^N I_{f_j} e^{v_j/V_T} + I_{f_0} e^{v_0/V_T} \quad (6.11)$$

$$I_{f_j} = P_{0_j} I_{st}, I_{f_0} = D_0 I_{st} \text{ kabul edilmiştir.}$$

Denklem (6.11) üzerinde bazı düzenlemeler yapılarak ve seviye öteleme katları eklenerek Denklem (6.12) elde edilir.

$$y = \sum_{j=1}^N (-/+ ) I_s e^{(v_j - v_{f_j})/V_T} + I_s e^{(v_{u0} + V_{sf} - v_{f_0})/V_T} \quad (6.12)$$

$$v_{f_j} = V_T \ln \frac{I_s}{|I_{f_j}|}, v_{f_0} = V_T \ln \frac{I_s}{|I_{f_0}|}, i = 1, 2, \dots, N \text{ kabul edilmiştir.}$$

Denklem (6.12) her bir transistörün akımı şeklinde ayrı ayrı yazılırsa Denklem (6.13) elde edilir.

$$y = \sum_{j=1}^N \frac{I_s e^{v_{sj}/V_T} I_s e^{V_{sf}/V_T}}{I_s e^{v_{f_j}/V_T}} + \frac{I_s e^{v_{u0}/V_T} I_s e^{V_{sf}/V_T}}{I_s e^{v_{f_0}/V_T}} \quad (6.14)$$

Buraya kadar yapılan işlemlerde transistörlerin ideal olduğu kabul edilmiştir. Eğer bazı transistörler ideal olmayan karakteristiklere sahipse sistemin ideallığı bozulmaktadır. Bu durumdan dolayı süperpozisyon prensibi kullanılamamaktadır. Ancak işlem kolaylığı açısından bir tür süperpozisyon yöntemi kullanılacaktır. Bu şekilde yaklaşık sonuçlar elde edilmiş olacaktır.

İdeal olmayan karakteristiklerin etkisinin incelenmesi için transistörlerden sadece birinin ideal olmayıp diğerlerinin ideal olduğu durum her transistör için tek tek ele alınacaktır. Daha sonra durum uzayı sentez yönteminde takip edilen yol sondan başa

doğru uygulanacaktır. Burada önemli olan transistör akımlarının ve bağımlı kaynakların değerlerinin belirlenmesidir. Düğüm denklemlerinin yazılmasıyla bu değerler tespit edilebilir.

Bu işlem her transistör için tekrarlanacaktır. Durum değişkenlerine ait eşleştirme fonksiyonları ideal kalacaktır. Durum denklemlerinin son hali, ideal durumda denklemde bulunmayan terimler içerecektir. Bu terimler bozucu giriş (*perturbed input*) olarak ele alınacaktır. (Tola, 2000)

Örneğin  $Q_1$  transistörünün sonlu akım kazancına sahip olduğunu varsayalım. Şekil 6.1'deki modele bağlı olarak bağımlı akım kaynağının değeri  $\varepsilon_1$  olsun.  $Q_1$  transistörünün Denklem (6.9)'daki diferansiyel denklemin son terimini gerçeklemek için kullanıldığını varsayalım. Bu transistörün devrede başka bir amaçla kullanılmadığını varsayalım. Denklem (6.9)'daki diferansiyel denklem bu durum için Denklem (6.15)'teki gibi yazılır.

$$C_i \dot{v}_i = I_{f_{ii}} + \left( \sum_{j=1, i \neq j}^N (-/+ ) I_s e^{(v_j + V_{f_{ij}} - v_i)/V_T} \right) + i_{Q_1} + \varepsilon_1 \quad (6.15)$$

$$\varepsilon_1 = \frac{1}{\beta} i_{Q_1}$$

Eşleştirme fonksiyonları kullanılarak durum uzayı denklemlerine geri dönersek Denklem (6.16) elde edilir.

$$\frac{d}{dt} \bar{x} = \bar{A}_0 \bar{x} + \bar{B}_0 u_0 + \bar{B}_{d1} u_{d1} \quad (6.16)$$

$$y = \bar{P}_0^T \bar{x} + D_0 u_0$$

Burada  $B_{d1}$  ( $N \times 1$ ) boyutlu vektördür. Denklem (6.16)'dan görüleceği üzere  $B_{d1}$ 'in ilk terimi ile  $B_0$ 'ın ilk terimine eşitken  $B_{d1}$ 'in geriye kalan terimleri sıfır ve  $u_{d1} = u_0/\beta$ 'dir.

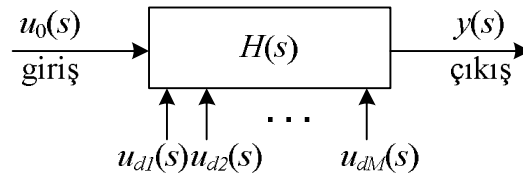
Benzer bir analiz her transistör için tekrarlanırsa sistemin doğrusal olmayan durum uzayı denklemleri Denklem (6.17)'deki gibi elde edilir.

$$\frac{d}{dt} \bar{x} = \bar{A}_0 \bar{x} + \bar{B}_0 u_0 + \bar{A}_d \bar{x} + \bar{B}_d u_d \quad (6.17)$$

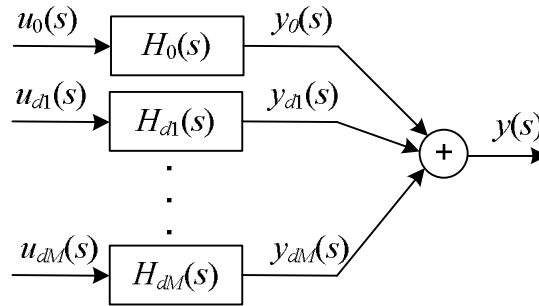
$$y = \bar{P}_0^T \bar{x} + D_0 u_0 + \bar{P}_d^T \bar{x} + \bar{D}_d^T u_d$$

Burada  $x$  ( $N \times 1$ ) durum vektörü,  $u_0$  skaler giriş,  $u_d$  ( $M \times 1$ ) boyutlu bozucu giriş vektörü,  $y$  skaler çıkış,  $A_0$  ve  $A_d$  ( $N \times N$ ) matris,  $B_d$  ( $N \times M$ ) matris,  $B_0$ ,  $P_0$  ve  $P_d$  ( $N \times 1$ ) vektör,

$D_d$  ( $M \times 1$ ) boyutlu vektör,  $D_0$  skaler bir sayı ve üst indis  $T$  transpozunu gösterir.  $M$ , devredeki transistör sayısı ile transistör başına incelenen doğrusal olmayan karakteristik sayısının çarpımıdır. Bu doğrusal olmayan sistem ve süperpozisyon yöntemini kullanan çözüm yöntemi Şekil 6.3 ve Şekil 6.4'de görülmektedir. Her bozucu giriş, orijinal giriş ve durum denklemlerinin doğrusal olmayan fonksiyonudur. Bu doğrusal olmayan denklemler nümerik yöntemlerle çözülebilir. Bu sistem aynı zamanda süperpozisyon yöntemi ve bazı yaklaşımlar kullanılarak analitik olarak çözülebilir. Bu çalışmada analitik çözüm yöntemi kullanılacaktır.



Şekil 6.3 : Doğrusal olmayan karakteristiklerin ek girişler olarak modellenmesi

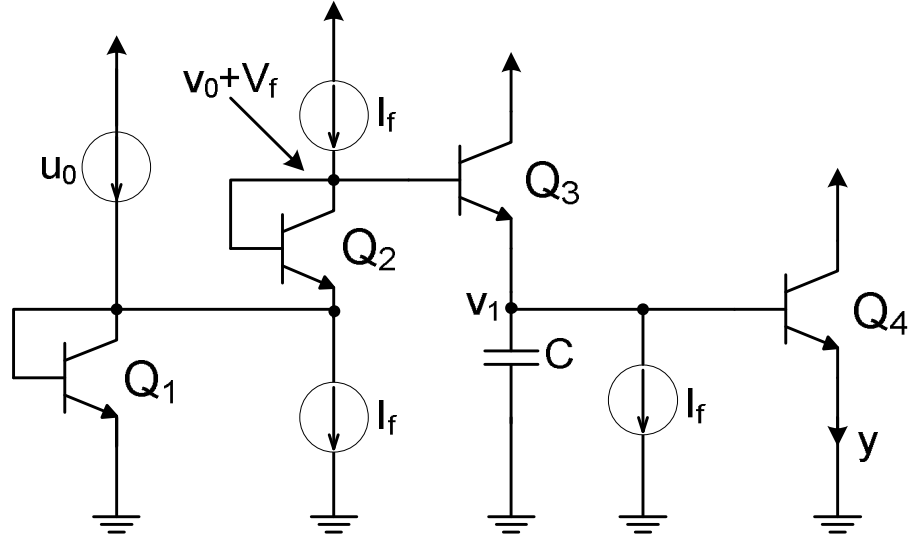


Şekil 6.4 : Doğrusal olmayan karakteristiklerin ek girişler olarak modellenmesi ve süperpozisyon prensibinin uygulanması

Buraya kadar anlatılan analiz ve çözüm yöntemleri  $N$ . derece A sınıfı devre için verilmiştir. Bundan sonraki kısımda, yukarıda bahsedilen yöntemler örnek uygulama olarak birinci derece A sınıfı alçak geçiren T tipi logaritmik ortam süzgeci üzerinde uygulanacaktır.

## 6.2 Birinci Derece A Sınıfı Alçak Geçiren T Tipi Logaritmik Ortam Süzgecine İdeal Olmayan Transistörlerin Etkisi

Birinci derece A sınıfı T tipi alçak geçiren logaritmik ortam süzgeci dördüncü bölümde Şekil 6.5'teki gibi elde edilmişti.



Şekil 6.5 : Birinci derece A sınıfı T tipi alçak geçiren logaritmik ortam süzgeci

### 6.2.1 Q<sub>1</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 6.5'deki Q<sub>1</sub> transistörü yerine Şekil 6.1'deki model kullanılacaktır. Bu devre Şekil 6.6'da verilmiştir. Transistör akımları ve  $\varepsilon_1$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuçlar elde edilmiştir:

$$v_{Q1} = V_T \cdot \ln \left( \frac{u_0 - \varepsilon_1}{I_s} \right)$$

$$i_{Q1} = u_0 - \varepsilon_1 \quad (6.1)$$

$$\varepsilon_1 = \frac{u_0}{\beta + 1}$$

Elde edilen durum uzayı denklemleri:

$$\dot{x} = -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d1}$$

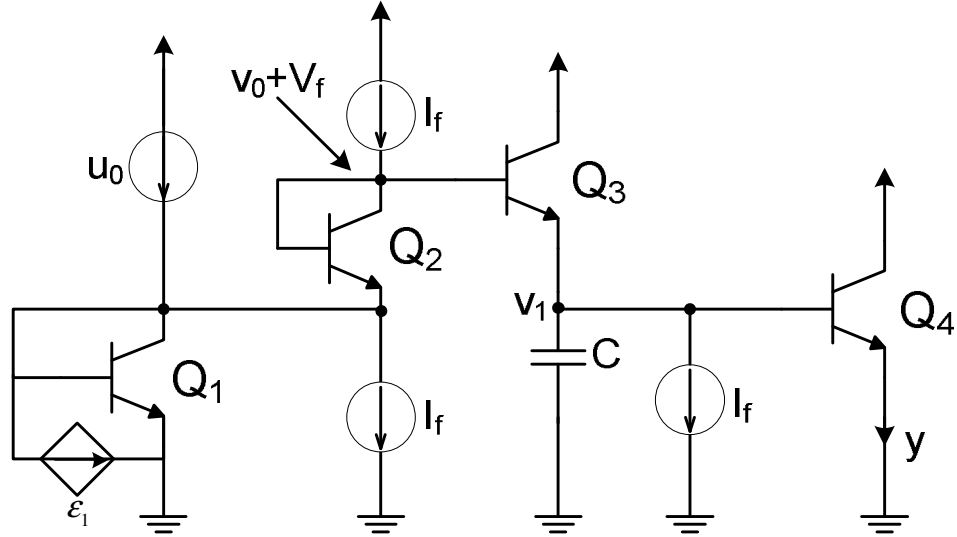
$$y = x \quad (6.2)$$

$$u_{d1} = -\frac{1}{\beta + 1} u_0$$

Q<sub>1</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır. Yapılan örnek için  $f_0 = 500 \text{ kHz}$ ,  $I_f = 10 \mu\text{A}$  ve  $I_f = \omega_0 C V_T$  olduğu için  $C = 123 \text{ pF}$  alınmıştır. Giriş sinyali,  $I_{dc} = 10 \mu\text{A}$  olmak üzere  $u_0 = k I_{dc} \sin(\omega_i t)$  şeklinde tanımlanmış ve farklı  $k$  değerleri için analiz yapılmıştır. Farklı  $k$  değerleri için analiz



yapılarak, geniş giriş aralığına sahip olan devrenin, farklı genlikteki giriş sinyalleri için performansının gözlemlenmesi amaçlanmıştır. Tez çalışmasında bundan sonraki analizler benzer şekilde yapılacaktır.



Şekil 6.6 :  $Q_1$  transistörünün ideal olmadığı durum için birinci derece A sınıfı T tipi alçak geçiren logaritmik ortam süzgeci

### 6.2.1.1 PSpice sonuçları

Tablo 6.1 :  $Q_1$  için  $\beta=100$  ve  $k=0.1$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.803058E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 7.003E-07         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 1.340E-12         | 1.913E-06            | -1.313E+02  | -4.131E+01             |
| 3                           | 1.500E+06      | 4.010E-13         | 5.727E-07            | -7.887E+01  | 5.608E+01              |

Tablo 6.2 :  $Q_1$  için  $\beta=100$  ve  $k=0.2$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.803059E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 1.401E-06         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 4.757E-12         | 3.396E-06            | -1.423E+02  | -5.233E+01             |
| 3                           | 1.500E+06      | 9.348E-13         | 6.674E-07            | -1.050E+02  | 2.999E+01              |

Tablo 6.3 :  $Q_1$  için  $\beta=100$  ve  $k=0.4$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.803061E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 2.801E-06         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 1.723E-11         | 6.150E-06            | -1.439E+02  | -5.389E+01             |
| 3                           | 1.500E+06      | 3.294E-12         | 1.176E-06            | -1.044E+02  | 3.054E+01              |

Tablo 6.4 :  $Q_1$  için  $\beta=100$  ve  $k=0.8$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.803073E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 5.602E-06         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 6.545E-11         | 1.168E-05            | -1.452E+02  | -5.519E+01             |
| 3                           | 1.500E+06      | 1.970E-11         | 3.517E-06            | -1.128E+02  | 2.210E+01              |

### 6.2.1.2 Matlab sonuçları

Tablo 6.5 :  $Q_1$  için  $\beta=100$  olduğunda elde edilen sonuçlar

| Q1 İçin Beta= 100          |             |             |             |             |  |
|----------------------------|-------------|-------------|-------------|-------------|--|
| Harmoniklerin Genlikleri   |             |             |             |             |  |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |  |
| DC Bileşen                 | 9.803E-006  | 9.803E-006  | 9.803E-006  | 9.803E-006  |  |
| Temel Bileşen              | 7.001E-007  | 1.400E-006  | 2.800E-006  | 5.601E-006  |  |
| 2.Harmonik                 | 0.000E+000  | 0.000E+000  | 0.000E+000  | 0.000E+000  |  |
| 3.Harmonik                 | 0.000E+000  | 0.000E+000  | 0.000E+000  | 0.000E+000  |  |
| Harmoniklerin Faz Farkları |             |             |             |             |  |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |  |
| Temel Bileşen              | -4.500E+001 | -4.500E+001 | -4.500E+001 | -4.500E+001 |  |
| 2.Harmonik                 | NaN         | NaN         | NaN         | NaN         |  |
| 3.Harmonik                 | NaN         | NaN         | NaN         | NaN         |  |

NaN : Sayısal bir değere sahip değil.

### 6.2.1.3 Sonuç

$k$ 'nın tüm değerleri için DC bileşen ve temel bileşenin genlikleri ve faz farkları MATLAB ve PSpice yazılımlarından elde edilen sonuçlarda birbirini doğrulamaktadır. Bu durum bazı yaklaşımlar kullanılarak elde edilen analiz yönteminin kabul edilebilir derecede hatalar barındırdığı için kullanılan yöntemin genel bir çözüm yöntemi sunduğunu söyleyebiliriz. Elde edilen genlik ve faz farkı

değerleri arasındaki büyük farklar ikinci ve üçüncü derece harmoniklerde görülmektedir. Bu durum kullanılan yöntemde bazı yaklaşımlar kullanıldığı için ve ayrıca PSpice yazılımının barındırdığı hatalardan dolayı da kaynaklanmaktadır. Şöyle ki, PSpice yazılımında giriş sinyali için fourier analizi yapıldığında, giriş sinyali sadece birinci derece bileşene sahip olacak şekilde, yani  $u_0 = kI_{dc} \sin(\omega_i t)$  olarak tanımlandığı halde ikinci ve üçüncü derece bileşenlere de sahip olduğu görülmüştür.

### 6.2.2 Q<sub>2</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 6.5'deki Q<sub>2</sub> transistörü yerine Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_2$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuçlar elde edilmiştir:

$$\varepsilon_2 = \frac{I_f}{\beta + 1} \quad (6.3)$$

Elde edilen durum uzayı denklemleri:

$$\begin{aligned} \dot{x} &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d2} \\ y &= x \\ u_{d2} &= -\frac{1}{\beta + 1} u_0 \end{aligned} \quad (6.4)$$

Q<sub>2</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

#### 6.2.2.1 PSpice Sonuçları

Tablo 6.6 : Q<sub>2</sub> için  $\beta = 100$  ve  $k = 0.1$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 1.010029E-05 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 7.214E-07         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 2.247E-10         | 3.114E-04            | -1.533E+02  | -6.333E+01             |
| 3                           | 1.500E+06      | 2.877E-13         | 3.988E-07            | -7.995E+01  | 5.500E+01              |

Tablo 6.7 :  $Q_2$  için  $\beta=100$  ve  $k=0.2$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 1.010179E-05 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 1.443E-06         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 8.984E-10         | 6.227E-04            | -1.534E+02  | -6.339E+01             |
| 3                           | 1.500E+06      | 1.008E-12         | 6.986E-07            | -9.896E+01  | 3.599E+01              |

Tablo 6.8 :  $Q_2$  için  $\beta=100$  ve  $k=0.4$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 1.010779E-05 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 2.886E-06         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 3.592E-09         | 1.245E-03            | -1.534E+02  | -6.341E+01             |
| 3                           | 1.500E+06      | 3.275E-12         | 1.135E-06            | -1.055E+02  | 2.950E+01              |

Tablo 6.9 :  $Q_2$  için  $\beta=100$  ve  $k=0.8$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 1.013178E-05 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 5.771E-06         | 1.000E+00            | -4.498E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 1.437E-08         | 2.489E-03            | -1.534E+02  | -6.342E+01             |
| 3                           | 1.500E+06      | 1.970E-11         | 3.413E-06            | -1.135E+02  | 2.143E+01              |

### 6.2.2.2 Matlab Sonuçları

Tablo 6.10 :  $Q_2$  için  $\beta=100$  olduğunda elde edilen sonuçlar

| Q2 İçin Beta= 100          |             |             |             |             |  |
|----------------------------|-------------|-------------|-------------|-------------|--|
| Harmoniklerin Genlikleri   |             |             |             |             |  |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |  |
| DC Bileşen                 | 1.010E-005  | 1.010E-005  | 1.011E-005  | 1.013E-005  |  |
| Temel Bileşen              | 7.212E-007  | 1.442E-006  | 2.885E-006  | 5.770E-006  |  |
| 2.Harmonik                 | 2.236E-010  | 8.944E-010  | 3.578E-009  | 1.431E-008  |  |
| 3.Harmonik                 | 0.000E+000  | 0.000E+000  | 0.000E+000  | 0.000E+000  |  |
| Harmoniklerin Faz Farkları |             |             |             |             |  |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |  |
| Temel Bileşen              | -4.500E+001 | -4.500E+001 | -4.500E+001 | -4.500E+001 |  |
| 2.Harmonik                 | -1.534E+002 | -1.534E+002 | -1.534E+002 | -1.534E+002 |  |
| 3.Harmonik                 | NaN         | NaN         | NaN         | NaN         |  |

### 6.2.2.3 Sonuç

$k$ 'nın tüm değerleri için DC bileşen, temel bileşen ve ikinci harmoniğin genlikleri ve faz farkları MATLAB ve PSpice yazılımlarından elde edilen sonuçlarda birbirini doğrulamaktadır.  $Q_1$  transistöründen farklı olarak,  $Q_2$  transistöründe  $k$ 'nın tüm değerleri için sadece üçüncü harmoniğin her iki yazılımdan elde edilen genlik ve faz farkı değerleri arasında büyük farklar ortaya çıkmaktadır. Bu durum genelleştirme yapılmaksızın şöyle yorumlanabilir: Kullanılan analiz yöntemi seviye öteleme bloğunda bulunan transistör için logaritma alma bloğundaki transistöre göre daha doğru sonuç vermektedir.

### 6.2.3 $Q_3$ İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 6.2'deki  $Q_3$  transistörü yerine Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_3$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuçlar elde edilmiştir:

$$\begin{aligned} C\dot{v}_1 &= -I_f + i_{Q_3} + \varepsilon_3 \\ \varepsilon_3 &= \frac{i_{Q_3}}{\beta} \end{aligned} \quad (6.5)$$

Elde edilen durum uzayı denklemleri:

$$\begin{aligned} \dot{x} &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d3} \\ y &= x \\ u_{d3} &= \frac{x - I_f - u_0}{\beta x + I_f + u_0} u_0 \end{aligned} \quad (6.6)$$

$Q_3$  transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

### 6.2.3.1 PSpice Sonuçları

Tablo 6.11 :  $Q_3$  için  $\beta=100$  ve  $k=0.1$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 1.000063E-05 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 7.073E-07         | 1.000E+00            | -4.442E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 1.106E-10         | 1.564E-04            | -6.239E+01  | 2.646E+01              |
| 3                           | 1.500E+06      | 3.047E-13         | 4.308E-07            | -7.404E+01  | 5.923E+01              |

Tablo 6.12 :  $Q_3$  için  $\beta=100$  ve  $k=0.2$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.999902E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 1.415E-06         | 1.000E+00            | -4.442E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 4.418E-10         | 3.123E-04            | -6.242E+01  | 2.643E+01              |
| 3                           | 1.500E+06      | 1.201E-12         | 8.493E-07            | -9.722E+01  | 3.605E+01              |

Tablo 6.13 :  $Q_3$  için  $\beta=100$  ve  $k=0.4$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.996993E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 2.829E-06         | 1.000E+00            | -4.442E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 1.767E-09         | 6.245E-04            | -6.237E+01  | 2.647E+01              |
| 3                           | 1.500E+06      | 4.782E-12         | 1.690E-06            | -9.819E+01  | 3.508E+01              |

Tablo 6.14 :  $Q_3$  için  $\beta=100$  ve  $k=0.8$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.985356E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 5.659E-06         | 1.000E+00            | -4.442E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 7.065E-09         | 1.249E-03            | -6.235E+01  | 2.650E+01              |
| 3                           | 1.500E+06      | 3.149E-11         | 5.565E-06            | -1.025E+02  | 3.080E+01              |

### 6.2.3.2 Matlab Sonuçları

Tablo 6.15 : Q<sub>3</sub> için  $\beta=100$  olduğunda elde edilen sonuçlar

| Q3 İçin Beta= 100          |             |             |             |             |
|----------------------------|-------------|-------------|-------------|-------------|
| Harmoniklerin Genlikleri   |             |             |             |             |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |
| DC Bileşen                 | 9.900E-006  | 9.899E-006  | 9.896E-006  | 9.883E-006  |
| Temel Bileşen              | 7.001E-007  | 1.400E-006  | 2.801E-006  | 5.601E-006  |
| 2.Harmonik                 | 1.567E-010  | 6.294E-010  | 2.559E-009  | 1.106E-008  |
| 3.Harmonik                 | 3.963E-012  | 3.195E-011  | 2.639E-010  | 2.454E-009  |
| Harmoniklerin Faz Farkları |             |             |             |             |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |
| Temel Bileşen              | -4.558E+001 | -4.558E+001 | -4.559E+001 | -4.563E+001 |
| 2.Harmonik                 | 1.628E+002  | 1.630E+002  | 1.639E+002  | 1.683E+002  |
| 3.Harmonik                 | -1.598E+002 | -1.596E+002 | -1.586E+002 | -1.542E+002 |

### 6.2.3.3 Sonuç

$k$ 'nın tüm değerleri için MATLAB ve PSpice yazılımlarından elde edilen DC bileşen ve temel bileşenin genlikleri ve faz farkları arasında, Q<sub>1</sub> ve Q<sub>2</sub> transistörleri için elde edilen sonuçlara göre daha büyük farklılıklar olmasına rağmen kabul edilebilir sınırlarda bulunmaktadır.  $k$ 'nın tüm değerleri için sadece üçüncü harmoniğin her iki yazılımdan elde edilen genlik ve faz farkı değerleri arasında büyük farklar ortaya çıkmaktadır. Q<sub>3</sub> transistörü çekirdek süzgeç bloğunda bulunduğu için yani devrenin kalbi sayılabilecek konumda olduğu için kullanılan analiz yöntemi burada daha büyük hatalarla sonuç vermektedir. Ancak bu farklılıklar kabul edilebilir seviyededir.

### 6.2.4 Q<sub>4</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 6.2'deki Q<sub>4</sub> transistörü yerine Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_4$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuçlar elde edilmiştir:

$$\begin{aligned}i_{Q4} &= x \\y &= x + \varepsilon_4 \\ \varepsilon_4 &= \frac{x}{\beta} \\ y &= \left(1 + \frac{1}{\beta}\right)x\end{aligned}\tag{6.7}$$

Elde edilen durum uzayı denklemleri:

$$\dot{x} = -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d4}$$

$$u_{d4} = -\frac{1}{\beta I_f} x^2 \quad (6.8)$$

Q<sub>4</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

#### 6.2.4.1 PSpice Sonuçları

Tablo 6.16 : Q<sub>4</sub> için  $\beta=100$  ve  $k=0.1$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.900546E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 7.002E-07         | 1.000E+00            | -4.555E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 1.556E-10         | 2.222E-04            | 1.599E+02   | 2.510E+02              |
| 3                           | 1.500E+06      | 3.708E-12         | 5.295E-06            | -1.599E+02  | -2.322E+01             |

Tablo 6.17 : Q<sub>4</sub> için  $\beta=100$  ve  $k=0.2$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.899791E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 1.400E-06         | 1.000E+00            | -4.555E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 6.246E-10         | 4.460E-04            | 1.603E+02   | 2.514E+02              |
| 3                           | 1.500E+06      | 3.095E-11         | 2.210E-05            | -1.618E+02  | -2.518E+01             |

Tablo 6.18 : Q<sub>4</sub> için  $\beta=100$  ve  $k=0.4$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.896711E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 2.801E-06         | 1.000E+00            | -4.556E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 2.538E-09         | 9.060E-04            | 1.611E+02   | 2.523E+02              |
| 3                           | 1.500E+06      | 2.531E-10         | 9.038E-05            | -1.618E+02  | -2.512E+01             |



Tablo 6.19 :  $Q_4$  için  $\beta=100$  ve  $k=0.8$  olduğunda elde edilen sonuçlar

| DC COMPONENT = 9.883252E-06 |                |                   |                      |             |                        |
|-----------------------------|----------------|-------------------|----------------------|-------------|------------------------|
| HARMONIC NO                 | FREQUENCY (HZ) | FOURIER COMPONENT | NORMALIZED COMPONENT | PHASE (DEG) | NORMALIZED PHASE (DEG) |
| 1                           | 5.000E+05      | 5.602E-06         | 1.000E+00            | -4.561E+01  | 0.000E+00              |
| 2                           | 1.000E+06      | 1.097E-08         | 1.958E-03            | 1.653E+02   | 2.565E+02              |
| 3                           | 1.500E+06      | 2.346E-09         | 4.189E-04            | -1.580E+02  | -2.118E+01             |

#### 6.2.4.2 Matlab Sonuçları

Tablo 6.20 :  $Q_4$  için  $\beta=100$  olduğunda elde edilen sonuçlar

| Q4 İçin Beta= 100          |             |             |             |             |  |
|----------------------------|-------------|-------------|-------------|-------------|--|
| Harmoniklerin Genlikleri   |             |             |             |             |  |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |  |
| DC Bileşen                 | 9.999E-006  | 9.998E-006  | 9.995E-006  | 9.983E-006  |  |
| Temel Bileşen              | 7.071E-007  | 1.414E-006  | 2.828E-006  | 5.657E-006  |  |
| 2.Harmonik                 | 1.129E-010  | 4.517E-010  | 1.807E-009  | 7.227E-009  |  |
| 3.Harmonik                 | 0.000E+000  | 0.000E+000  | 0.000E+000  | 0.000E+000  |  |
| Harmoniklerin Faz Farkları |             |             |             |             |  |
|                            | k=0.1       | k=0.2       | k=0.4       | k=0.8       |  |
| Temel Bileşen              | -4.442E+001 | -4.442E+001 | -4.442E+001 | -4.442E+001 |  |
| 2.Harmonik                 | 1.166E+002  | 1.166E+002  | 1.166E+002  | 1.166E+002  |  |
| 3.Harmonik                 | NaN         | NaN         | NaN         | NaN         |  |

#### 6.2.4.3 Sonuç

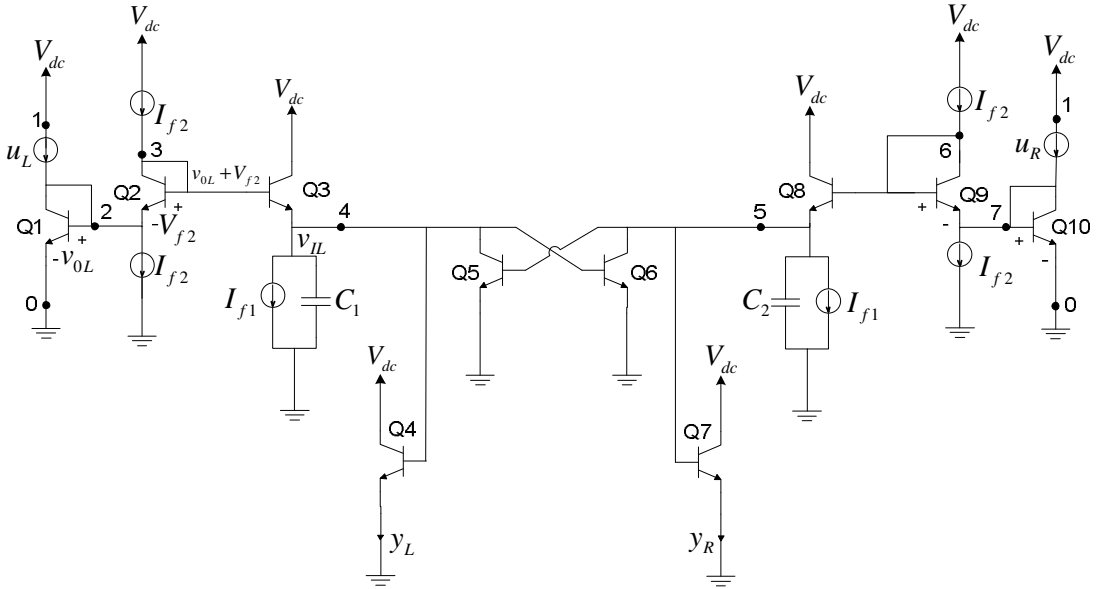
$k$ 'nın tüm değerleri için DC bileşen ve temel bileşenin genlik ve faz değerleri MATLAB ve PSpice yazılımlarından elde edilen sonuçlarda birbirini doğrulamaktadır. Elde edilen sonuçlar arasındaki büyük farklar ikinci ve üçüncü derece harmoniklerde görülmektedir. Bu durum logaritma alma bloğundaki  $Q_1$  transistörü için elde edilen sonuçlarla benzerdir. Yani, genelleştirme yapılmaksızın logaritma alma bloğundaki  $Q_1$  transistörü ile üstel alma bloğundaki  $Q_4$  transistörü için elde edilen sonuçlardaki hataların benzer seviyede olduğunu söyleyebiliriz.

## 7. İDEAL OLMAYAN TRANSİSTÖRLERİN AB SINIFI SÜZGEÇLERE ETKİLERİNİN İNCELENMESİ

Bu bölümde transistörlerin ideal olmayan karakteristiklerinin AB sınıfı logaritmik ortam süzgeçlerine etkisi incelenecektir. Bu bölümde kullanılacak çözüm yöntemi, altıncı bölümdeki yöntemle aynıdır. Ancak AB sınıfı devre yapısı parçalı olduğu için durum denklemleri, çıkış denklemleri ve devre analizi bu yapıya göre yapılacaktır. Bu yöntemler örnek uygulama olarak birinci derece AB sınıfı alçak geçiren logaritmik ortam süzgeci üzerinde uygulanacaktır.

### 7.1 Birinci Derece A Sınıfı Alçak Geçiren T Tipi Logaritmik Ortam Süzgecine İdeal Olmayan Transistörlerin Etkisi

Birinci derece AB sınıfı alçak geçiren logaritmik ortam süzgeci beşinci bölümde Şekil 7.1'deki gibi elde edilmişti.



Şekil 7.1 : 1.derece AB sınıfı alçak geçiren logaritmik ortam süzgeci

### 7.1.1 Q<sub>1</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>1</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Bu devre Şekil 7.2'de verilmiştir. Transistör akımları ve  $\varepsilon_1$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuçlar elde edilmiştir:

$$v_{Q1} = V_T \cdot \ln \left( \frac{u_{L_0} - \varepsilon_1}{I_s} \right)$$

$$i_{Q1} = u_{L_0} - \varepsilon_1 \quad (7.1)$$

$$\varepsilon_1 = \frac{u_{L_0}}{\beta + 1}$$

Elde edilen durum uzayı denklemleri:

$$\dot{x}_L = -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d1}$$

$$\dot{x}_R = -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R$$

$$y_L = x_L$$

$$y_R = x_R \quad (7.2)$$

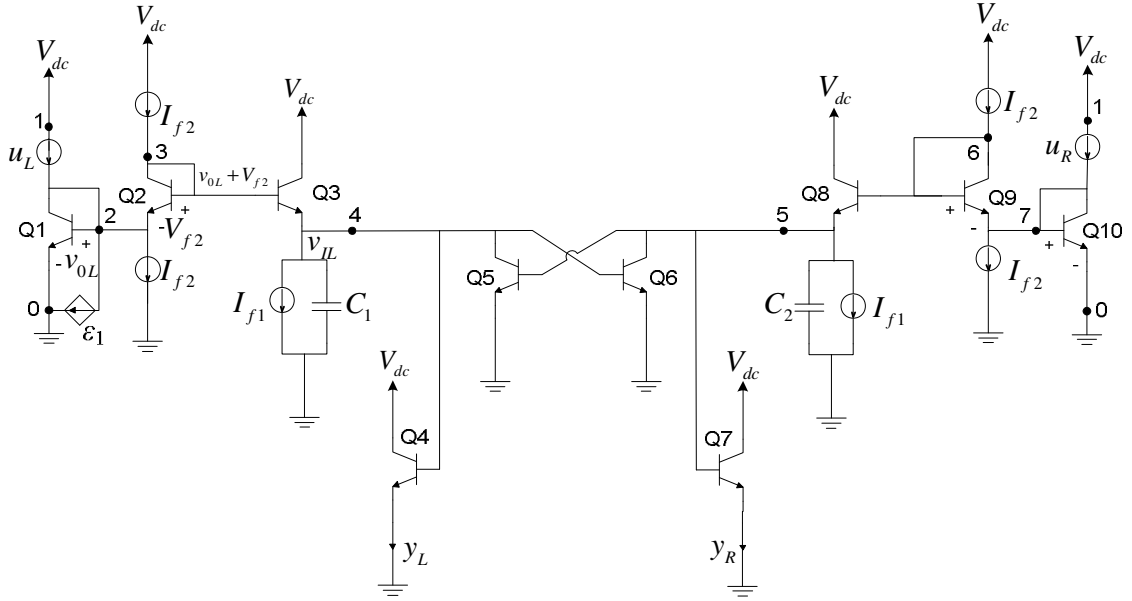
$$y = -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d1}$$

$$u_{d1} = -\frac{1}{\beta + 1} u_{L_0}$$

Q<sub>1</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır. Yapılan örnek için  $f_0 = 500 \text{ kHz}$ ,  $I_f = 10 \mu\text{A}$  ve  $I_f = \omega_0 C V_T$  olduğu için  $C = 123 \text{ pF}$  alınmıştır. Giriş sinyali,  $I_{dc} = 10 \mu\text{A}$  olmak üzere  $u_0 = k I_{dc} \sin(\omega t)$  şeklinde tanımlanmış ve farklı  $k = 0.1$  değeri için analiz yapılmıştır. Ancak burada dikkat edilecek husus, devre yapısı parçalı olduğu için Kısım 3.3.1'de verilen giriş akım ayırıcısı devresi kullanılmaktadır. Dolayısıyla MATLAB analizlerinde, giriş sinyali  $u$  için daha önce Kısım 3.3.1'de sunulan Denklem (7.3)'ten faydalanılır.

$$u_L u_R = I_f^2$$

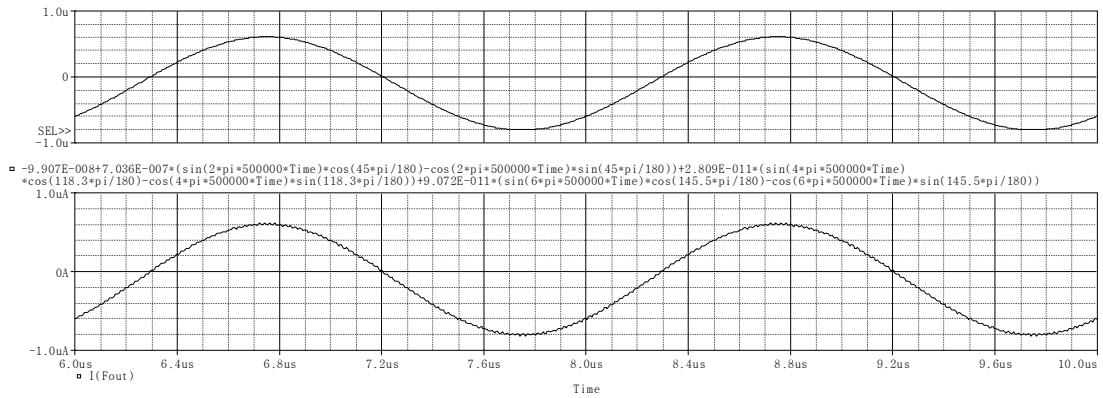
$$\left. \begin{aligned} u_L &= \frac{1}{2} \sqrt{u^2 + 4I_f^2} + \frac{1}{2} u \\ u_R &= \frac{1}{2} \sqrt{u^2 + 4I_f^2} - \frac{1}{2} u \end{aligned} \right\} u = u_L - u_R \quad (7.3)$$



Şekil 7.2 :  $Q_1$  transistörünün ideal olmadığı durum için 1.derece AB sınıfı alçak geçiren logaritmik ortam süzgeci

### 7.1.1.1 Sonuç

Altıncı bölümden farklı olarak bu bölümde PSpice transient analizinden elde edilen çıkış sinyalinin grafiği ile MATLAB ve Mathcad yazılımlarından elde edilen çıkış sinyaline ait genlik ve faz değerleri PSpice yazılımı ile grafik olarak çizdirilmiş ve iki grafik karşılaştırılarak sonuçlar değerlendirilmiştir. Mathcad yazılımı  $u_{d1}$ 'in harmonik bileşenlerinin katsayılarının hesabında kullanılmıştır. Bu şekilde sonuçların yorumlanması için farklı bir bakış açısı denenmiştir.



Şekil 7.3 :  $Q_1$  için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

Şekil 7.3'ten görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği benzer

yapıdadır. Bu durum, kullanılan analiz yönteminin uygun bir yöntem olduğuna işaret etmektedir.

### 7.1.2 Q<sub>2</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>2</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_2$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$\varepsilon_2 = \frac{I_f}{\beta + 1} \quad (7.4)$$

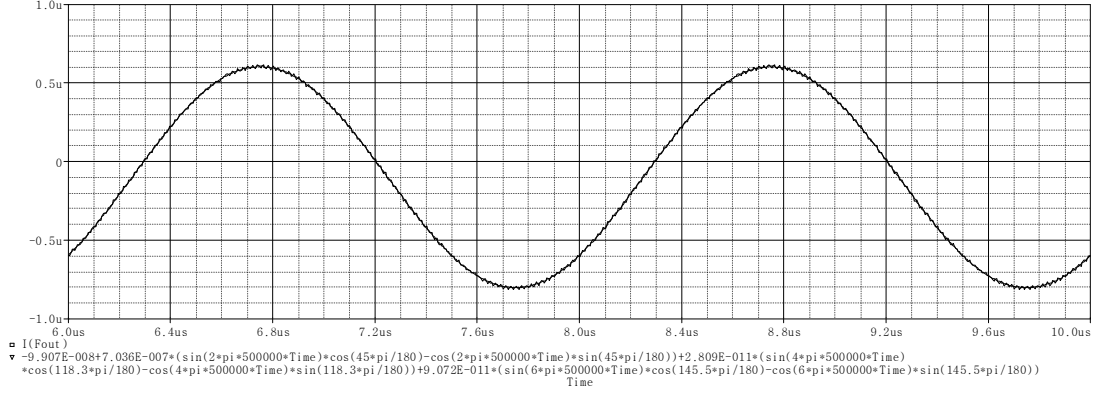
Elde edilen durum uzayı denklemleri:

$$\begin{aligned} \dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d2} \\ \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\ y_L &= x_L \\ y_R &= x_R \\ y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d2} \\ u_{d2} &= -\frac{1}{\beta + 1} u_{L_0} \end{aligned} \quad (7.5)$$

Q<sub>2</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

#### 7.1.2.1 Sonuç

Şekil 7.4'ten görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği benzer yapıdadır. Bu durum, kullanılan analiz yönteminin uygun bir yöntem olduğuna işaret etmektedir.



Şekil 7.4 : Q<sub>2</sub> için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

### 7.1.3 Q<sub>3</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>3</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_3$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$\varepsilon_3 = \frac{i_{Q3}}{\beta} \quad (7.6)$$

$$i_{Q3} = \frac{\beta I_f u_{L_0}}{\beta x_L + I_f + u_{L_0}}$$

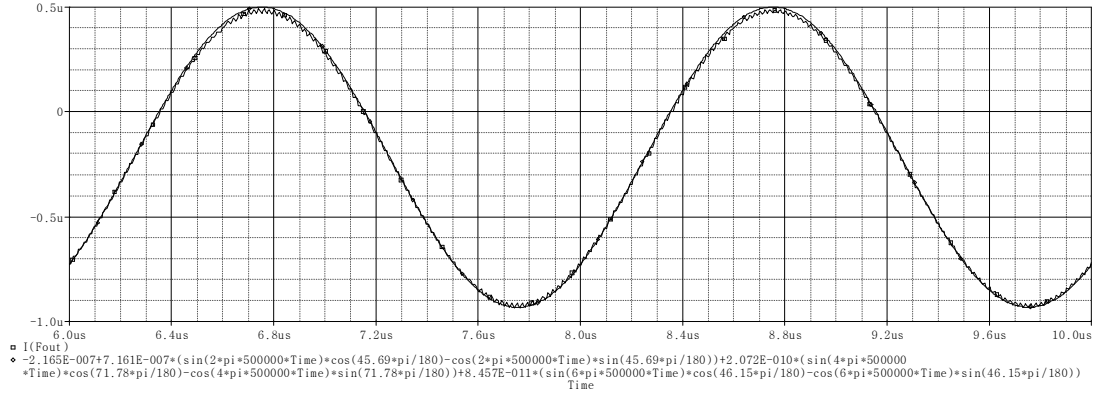
Elde edilen durum uzayı denklemleri:

$$\begin{aligned} \dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d3} \\ \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\ y_L &= x_L \\ y_R &= x_R \\ y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d3} \\ u_{d3} &= \frac{x_L - I_f - u_{L_0}}{\beta x_L + I_f + u_{L_0}} u_{L_0} \end{aligned} \quad (7.7)$$

Q<sub>3</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

### 7.1.3.1 Sonuç

Şekil 7.5'ten görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği benzer yapıdadır. Bu durum, kullanılan analiz yönteminin uygun bir yöntem olduğuna işaret etmektedir.



Şekil 7.5 : Q<sub>3</sub> için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

### 7.1.4 Q<sub>4</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>4</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\epsilon_4$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$\begin{aligned}i_{Q4} &= x_L \\y_L &= x_L + \epsilon_4 \\ \epsilon_4 &= \frac{x_L}{\beta} \\ y_L &= \left(1 + \frac{1}{\beta}\right)x_L\end{aligned}\tag{7.8}$$

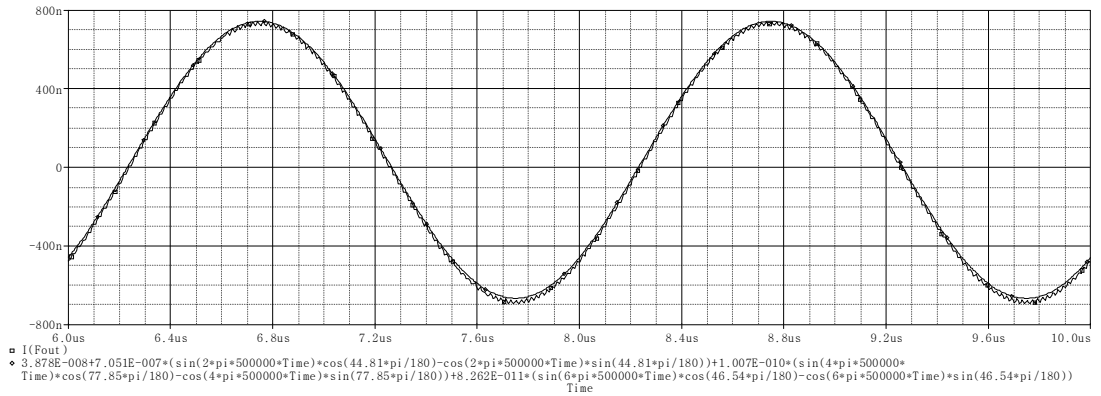
Elde edilen durum uzayı denklemleri:

$$\begin{aligned}
 \dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d4} \\
 \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\
 y_L &= x_L \\
 y_R &= x_R \\
 y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d4} \\
 u_{d4} &= -\frac{1}{\beta I_f} x_L^2
 \end{aligned} \tag{7.9}$$

Q<sub>4</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

#### 7.1.4.1 Sonuç

Şekil 7.6'dan görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği benzer yapıdadır. Bu durum, kullanılan analiz yönteminin uygun bir yöntem olduğuna işaret etmektedir.



Şekil 7.6 : Q<sub>4</sub> için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

#### 7.1.5 Q<sub>5</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>5</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\epsilon_5$  belirlenecektir.

Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:



$$\begin{aligned}
i_{Q5} &= x_R \\
y_R &= x_R + \varepsilon_5 \\
\varepsilon_5 &= \frac{x_R}{\beta} \\
y_R &= \left(1 + \frac{1}{\beta}\right) x_R
\end{aligned} \tag{7.10}$$

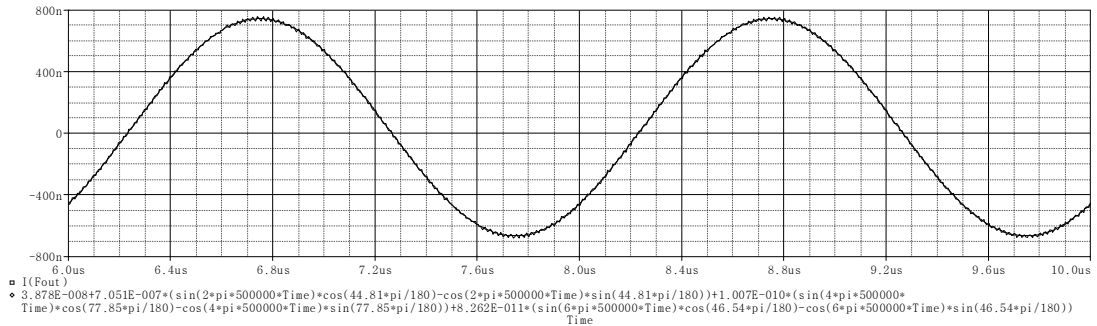
Elde edilen durum uzayı denklemleri:

$$\begin{aligned}
\dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d5} \\
\dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\
y_L &= x_L \\
y_R &= x_R \\
y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d5} \\
u_{d5} &= \frac{1}{\beta I_f} x_R^2
\end{aligned} \tag{7.11}$$

$Q_5$  transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

### 7.1.5.1 Sonuç

Şekil 7.7'den görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği kabul edilebilir bir hata seviyesi ile benzer yapıdadır. Bu durum, kullanılan analiz yönteminin kabul edilebilir hatalara sahip bir yöntem olduğuna işaret etmektedir.



Şekil 7.7 :  $Q_5$  için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

### 7.1.6 Q<sub>6</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>6</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_6$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$\begin{aligned}i_{Q6} &= x_L \\y_L &= x_L + \varepsilon_6 \\ \varepsilon_6 &= \frac{x_L}{\beta} \\ y_L &= \left(1 + \frac{1}{\beta}\right)x_L\end{aligned}\tag{7.12}$$

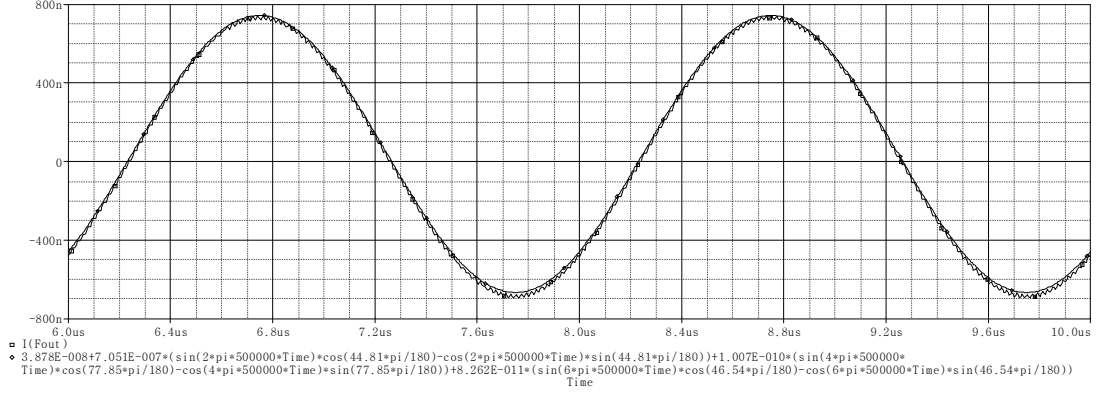
Elde edilen durum uzayı denklemleri:

$$\begin{aligned}\dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d6} \\ \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\ y_L &= x_L \\ y_R &= x_R \\ y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d6} \\ u_{d6} &= -\frac{1}{\beta I_f} x_L^2\end{aligned}\tag{7.13}$$

Q<sub>6</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

#### 7.1.6.1 Sonuç

Şekil 7.8'den görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği benzer yapıdadır. Bu durum, kullanılan analiz yönteminin uygun bir yöntem olduğuna işaret etmektedir.



Şekil 7.8 : Q<sub>6</sub> için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

### 7.1.7 Q<sub>7</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>7</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_7$  belirlenecektir.

Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$\begin{aligned}
 i_{Q7} &= x_R \\
 y_R &= x_R + \varepsilon_7 \\
 \varepsilon_7 &= \frac{x_R}{\beta} \\
 y_R &= \left(1 + \frac{1}{\beta}\right) x_R
 \end{aligned} \tag{7.14}$$

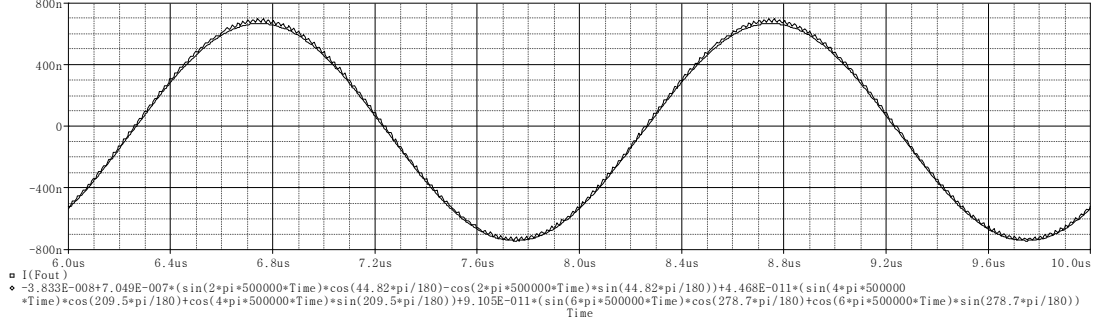
Elde edilen durum uzayı denklemleri:

$$\begin{aligned}
 \dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d7} \\
 \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\
 y_L &= x_L \\
 y_R &= x_R \\
 y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d7} \\
 u_{d7} &= \frac{1}{\beta I_f} x_R^2
 \end{aligned} \tag{7.15}$$

Q<sub>7</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

### 7.1.7.1 Sonuç

Şekil 7.9'dan görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği kabul edilebilir bir hata seviyesi ile benzer yapıdadır. Bu durum, kullanılan analiz yönteminin kabul edilebilir hatalara sahip bir yöntem olduğuna işaret etmektedir.



Şekil 7.9 : Q<sub>7</sub> için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

### 7.1.8 Q<sub>8</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>8</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_8$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$\varepsilon_8 = \frac{i_{Q8}}{\beta} \quad (7.16)$$
$$i_{Q8} = \frac{\beta I_f u_{R_0}}{\beta x_R + I_f + u_{R_0}}$$

Elde edilen durum uzayı denklemleri:

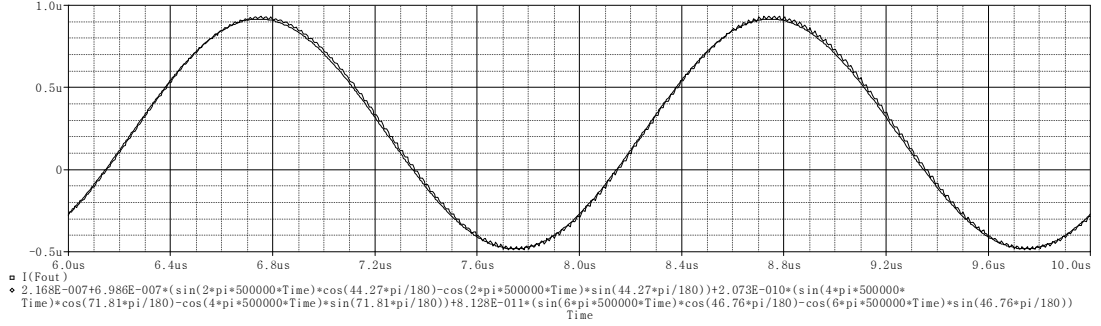
$$\begin{aligned} \dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d8} \\ \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\ y_L &= x_L \\ y_R &= x_R \\ y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d8} \\ u_{d8} &= \frac{u_{R_0} + I_f - x_R}{\beta x_R + I_f + u_{R_0}} u_{R_0} \end{aligned} \quad (7.17)$$

Q<sub>8</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum

uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

### 7.1.8.1 Sonuç

Şekil 7.10'dan görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği kabul edilebilir bir hata seviyesi ile benzer yapıdadır. Bu durum, kullanılan analiz yönteminin kabul edilebilir hatalara sahip bir yöntem olduğuna işaret etmektedir.



Şekil 7.10 : Q<sub>8</sub> için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

### 7.1.9 Q<sub>9</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>9</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve  $\varepsilon_9$  belirlenecektir. Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$\varepsilon_9 = \frac{I_f}{\beta + 1} \quad (7.18)$$

Elde edilen durum uzayı denklemleri:

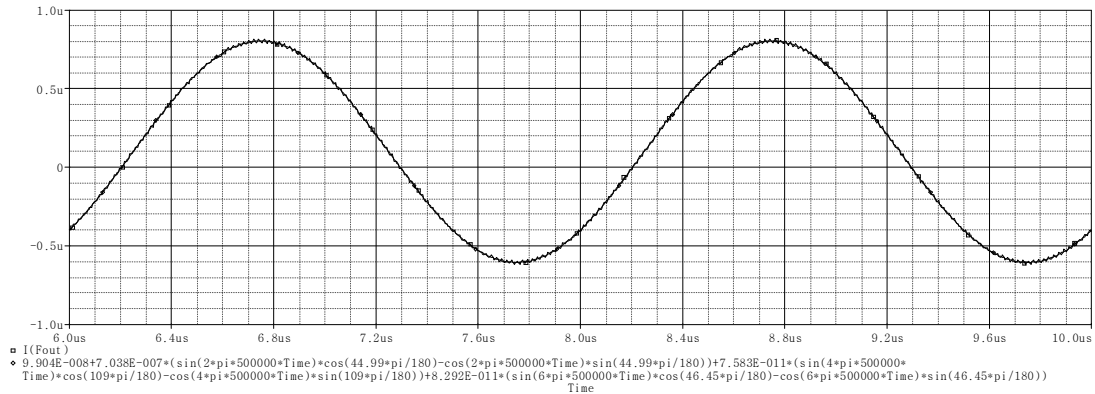
$$\begin{aligned} \dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d9} \\ \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\ y_L &= x_L \\ y_R &= x_R \\ y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d9} \\ u_{d9} &= \frac{1}{\beta + 1} u_{R_0} \end{aligned} \quad (7.19)$$

Q<sub>9</sub> transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum

uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

### 7.1.9.1 Sonuç

Şekil 7.6'dan görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği benzer yapıdadır. Bu durum, kullanılan analiz yönteminin uygun bir yöntem olduğuna işaret etmektedir.



Şekil 7.11 : Q<sub>9</sub> için β=100 olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

### 7.1.10 Q<sub>10</sub> İçin Sonlu Akım Kazanç Durumu

Bu analiz için Şekil 7.1'deki Q<sub>10</sub> transistörü yerine altıncı bölümde bulunan Şekil 6.1'deki model kullanılacaktır. Transistör akımları ve ε<sub>10</sub> belirlenecektir.

Düğüm denklemleri yazılarak aşağıdaki sonuç elde edilmiştir:

$$v_{Q10} = V_T \cdot \ln \left( \frac{u_{R_0} - \varepsilon_{10}}{I_s} \right)$$

$$i_{Q1} = u_{R_0} - \varepsilon_{10} \quad (7.20)$$

$$\varepsilon_{10} = -\frac{u_{R_0}}{\beta + 1}$$

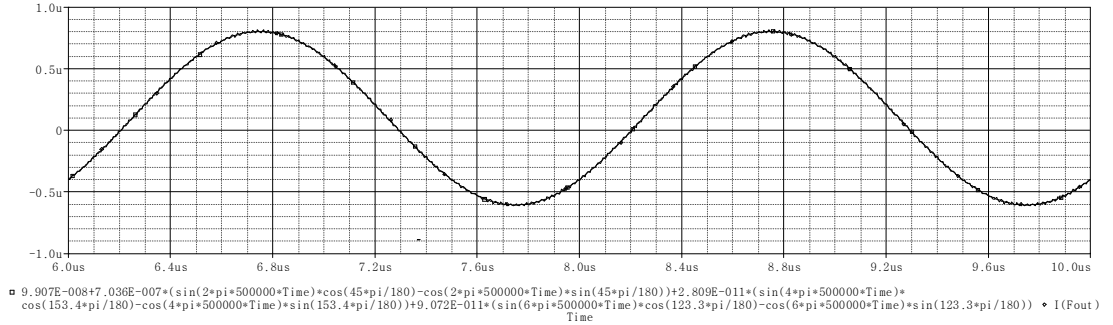
Elde edilen durum uzayı denklemleri:

$$\begin{aligned}
 \dot{x}_L &= -\omega_0 x_L + \omega_0 u_{L_0} - m x_L x_R + \omega_0 u_{d10} \\
 \dot{x}_R &= -\omega_0 x_R + \omega_0 u_{R_0} - m x_L x_R \\
 y_L &= x_L \\
 y_R &= x_R \\
 y &= -\omega_0 x + \omega_0 u_0 + \omega_0 u_{d10} \\
 u_{d10} &= \frac{1}{\beta + 1} u_{R_0}
 \end{aligned} \tag{7.21}$$

$Q_{10}$  transistörü için  $\beta = 100$  alınarak üçüncü dereceye kadar harmoniklerin genlikleri ve faz farkları PSpice yazılımı ile hesaplanmış ve bu sonuçlar yukarıdaki durum uzayı denklemleri kullanılarak yazılan MATLAB kodları ile elde edilen sonuçlarla karşılaştırılmıştır.

### 7.1.10.1 Sonuç

Şekil 7.12'den görüleceği üzere analiz yöntemiyle elde edilen çıkış işaretinin grafiği ile PSpice devre benzetim yazılımıyla elde edilen çıkış işaretinin grafiği kabul edilebilir bir hata seviyesi ile benzer yapıdadır. Bu durum, kullanılan analiz yönteminin kabul edilebilir hatalara sahip bir yöntem olduğuna işaret etmektedir.



Şekil 7.12 :  $Q_{10}$  için  $\beta=100$  olduğu durumda çıkış sinyalinin zaman ortamı çıktısı

## 8. SONUÇ VE ÖNERİLER

### 8.1 SONUÇ

Bu tez çalışmasının amacı transistörlerin ideal olmayan karakteristiklerinin logaritmik ortam süzgeçlerine etkisini araştırmak ve çalışma sonunda transistörün bulunduğu devre katına göre süzgeç devresine yaptığı etkileri genel bir yöntem olarak sunabilmektir.

Bugüne kadar logaritmik ortam süzgeçleri konusunda yapılan çalışmalarda genel olarak transistörler ideal olarak varsayılmıştır. Yani transistörlerin beyz akımı sıfır, ileri yönde akım kazancı sonsuz, ve kollektör akımıyla beyz-emiter geriliminin üstel bir ilişkiye sahip olduğu kabul edilmiştir. Ancak transistörler gerçekte ideal değildir. Bu durum devrenin doğrusal performansını etkiler, örneğin kazancın düşmesine ve kutupların kaymasına sebep olur. Bu durum aynı zamanda harmonik bozulma meydana getirir. Literatürde transistörlerin ideal olmayan karakteristiklerini gözönünde bulundurarak yapılan az sayıda çalışma vardır. Bu çalışmaya Tola ve Frey tarafından 2000 yılında yapılan çalışmada sunulan yöntemler kullanılarak, AB sınıfı logaritmik ortam süzgeçlerine transistörlerin ideal olmayan karakteristiklerinin etkisinin incelenmesi ve genel bir çözüm yöntemi sunulması hedefiyle başlanmıştır.

Çalışılan konunun ilk olarak altyapısı oluşturulmaya çalışılmıştır. Bu amaçla akım modlu devreler, logaritmik ortam süzgeçleri, Adams'ın temel logaritmik ortam süzgeci, translineer prensibi, durum uzayı sentez yöntemi, A sınıfı ve AB sınıfı devre yapısı hakkında araştırma yapılmıştır. Ayrıca tez çalışmasında MATLAB yazılımı, PSpice devre benzetim yazılımı ve Mathcad yazılımı kullanıldığı için bu yazılımlar için gerekli kaynaklar araştırılmıştır. Yapılan araştırmalar sonucu elde edilen bilgilerle durum uzayı sentez yöntemiyle transistörler ideal varsayılarak A sınıfı devre yapısı ile birinci dereceden alçak geçiren süzgeç tasarımı yapılmıştır. PSpice devre benzetim yazılımı ile devre analiz edilerek kesim frekansı, zaman ortamı çıktısı ve faz farkı gibi parametreler incelenip teoride elde edilen sonuçlarla karşılaştırılmış ve sonuçların uyumlu olduğu tespit edilmiştir. Benzer çalışmalar AB



sınıfı fark alan tip devre yapısı için birinci dereceden alçak geçiren süzgeç, ikinci dereceden alçak geçiren süzgeç ve ikinci dereceden bant geçiren süzgeç devreleri için yapılmış ve sonuçların teoride elde edilen sonuçlarla uyumlu olduğu tespit edilmiştir.

Yukarıda bahsedilen çalışmaların tamamlanmasıyla tezin asıl amacı olan transistörlerin ideal olmayan karakteristiklerinin logaritmik ortam süzgeci devrelerine etkisi konusunda çalışılmaya başlanmıştır. Bunun için Tola ve Frey'inin (2000) önerdiği genel durum uzayı analiz yöntemi kullanılmıştır. Bu yöntemde transistörlerin önce tek tek ideal olmadığı durum incelenmiş ve sonra bu etkiler süperpoze edilerek tüm transistörlerin ideal olmadığı durumda devrenin davranışı incelenmiştir. Bu yöntem ile önce A sınıfı devre yapısı için birinci dereceden T tipi alçak geçiren süzgeç devresinin her bir transistör için analizi yapılmış ve her bir durum için çıkış sinyali analitik olarak elde edilmiştir. Analitik olarak elde edilen sonuçlar kullanılarak ve MATLAB yazılımı yardımıyla devre parametrelerine nümerik değerler verilerek çıkış sinyalinin genlik ve faz değerleri elde edilmiştir. Kullanılan yöntemin uygunluğunu kontrol etmek için bu devreler PSpice devre benzetim yazılımıyla her bir transistörün ideal olmadığı durum için ayrı ayrı analiz edilmiş ve MATLAB yazılımından elde edilen sonuçlarla karşılaştırılmıştır. Sonuçlar genel olarak uyumlu olsa da kullanılan yöntemin bazı yaklaşıklıklar içermesi ve PSpice devre benzetim yazılımının, yazılım mantığından kaynaklanan bazı hatalar yaptığı düşünülürse elde edilen sonuçlardaki farklılıkların kabul edilebilir seviyede olduğu görülmüştür. Benzer çalışmalar AB sınıfı fark alan tip devre yapısında birinci dereceden alçak geçiren süzgeç devresi için yapılmıştır. Ancak AB sınıfı fark alan tip devre yapısı parçalı olduğu için bazı sıkıntılarla karşılaşmıştır. Örneğin MATLAB yazılımının verdiği sonuçlarda büyük hatalarla karşılaşmıştır. Bu durumun MATLAB programında kullanılan integral alma fonksiyonun kullandığı yöntemden kaynaklandığı düşünülmüştür. Zaman yetersizliği sebebiyle daha önce giriş seviyesinde bilgi sahibi olunan Maple, Mathematica ve Mathcad yazılımları ile denemeler yapılmıştır ve sonuçta Mathcad yazılımı ile başarılı olunmuştur. MATLAB ve Mathcad ile elde edilen sonuçlarla PSpice ile elde edilen sonuçlar kabul edilebilir seviyedeki hatalarla birbirini doğrulamıştır. Yani kullanılan yöntemin uygunluğu PSpice devre benzetim yazılımı ile doğrulanmıştır.

## 8.2 ÖNERİLER

Yapılan bu çalışma ilerleyen zamanlarda diğer süzgeç devre tipleri için ve daha yüksek mertebeden süzgeç devreleri için uygulanarak geliştirilebilir. Ayrıca bu çalışmada transistörlerin ideal olmayan karakteristiklerinden sadece ileri yön akım kazancının sonsuz olmadığı durum incelenmiştir. Benzer şekilde transistörlerin ideal olmayan diğer karakteristiklerinin logaritmik ortam süzgeçlerine etkisi incelenebilir.

Bu çalışmada hedeflenen transistörlerin ideal olmayan karakteristiklerinin logaritmik ortam süzgeç devrelerine etkisinin transistörün bulunduğu devre katına göre genelleştirilebilmesi ve böylece genel bir yöntem geliştirilmesi fikri konusunda başarıya ulaşamamıştır. İlerleyen zamanlarda yapılacak çalışmalarla böyle bir yöntem geliştirilebilirse logaritmik ortam süzgeçleri konusunda önemli bir adım atılmış olacaktır.

## KAYNAKLAR

- Adams, R. W.**, 1979: Filtering in Log Domain, 63 rd AES Conf., pp. 1470.
- Arslanalp, R.**, 2003: Eliptik Filtre Yaklaşımının Logaritmik Ortamda Gerçeklenmesi Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Yüksek Lisans tezi, Denizli.
- Arslanalp, R. ve Tola, A. T.**, 2007: A. T., ELIN Filtrelerin Genel Sentez Teorisi ve Gerçeklenme Şartları, Pamukkale Üniversitesi Mühendislik Fakültesi Mühendislik Bilimleri Dergisi, Cilt: 13, Sayı:1.
- Tola, A. T., Arslanalp, R., and Surav Yılmaz S.**, 2009: Current Mode Tow-Thomas Biquadratic Differential Class AB Log Domain Filter, International Review of Electrical Engineering (IREE), vol. 4. n. 6, pp. 1426-1432.
- Baki, A. R. and El-Gamal, M. N.**, 2003: A Low-Power 5-70-MHz Seventy-Order Log- Domain Filter With Programmable Boost, Group Delay, and Gain for Hard Disk Drive Applications, IEEE Journal of Solid-State Circuits, vol.38, no.2.
- Drakakis, E. M., Payne, A. J., Toumazou, C.**, 1997: Bernoulli Operator: A Low-Level Approach to Log-domain Processing, Electronics Letters, Vol:33, Pages:1008-1009.
- Edwards, R. T. and Cauwenberghs, G.**, 2000: Synthesis of Log-domain Filters from First-Order Building Blocks, Analog Integrated Circuits and Signal Processing, vol.22, pp. 177-186.
- El-Gamal, M. and Roberts, W. G.**, 1997: LC Ladder-Based Synthesis of Log Domain Bandpass Filters, IEEE International Symposium on Circuits and Systems, ISC AS 1997, vol. 1, pp. 105-108.
- El-Masry, E. I. and Wu, J.**, 2000: Low Voltage Micropower Log-Domain, Analog Integrated Circuits and Signal Processing 22(2-3), 209-220.
- Eskiyerli, M., Payne, A. J. and Toumazou, C.**, 1996: State Space Synthesis Of Biquads Based On The MOSFET Square Law, Proceeding Of IEEE ISCAS Atalanta, vol. 1, pp. 321-324.
- Frey, D. R.**, 1993a: Log-Domain Filtering: An Approach To Current-Mode Filtering: IEE Proceeding, vol. 140, pp. 406-416.
- Frey, D. R.**, 1993b: A General Class of Current Mode Filters, IEEE international Symposium Circuits Systems, vol. 2, pp. 1435-1438.
- Frey, D. R.**, 1994: Current Mode Class AB Second Order Filter, Electronics Letters, vol. 30, no. 3, pp. 205-206.
- Frey D. R.**, 1996a: Log Domain Using Gytrators, Electronics Letters, vol. 32, no. 1.

- Frey D. R.**, 1996b: Log Domain Filtering for RF Applications, IEEE Journal of Solid State Circuits, vol. 31, no. 10.
- Frey, D. R.**, 1998: State Space Synthesis and Analysis of Log Domain Filters, IEEE Transaction on Circuits and Systems-II: Analog and Digital Signal Processing, vol. 45, pp. 1205-1211.
- Frey, D. R.**, 1999: Distortion compensation in log-domain filters using state-space techniques, IEEE Trans Circuits Syst Pt.-II, 46 (7).
- Frey. D. R. and Tola, A. T.**, 1999: A State-Space Formulation For Externally Linear Class AB Dynamical Circuits, IEEE Transaction On Circuits And Systems-II: Analog And Digital Signal Processing, vol. 46, pp. 306-314.
- Gilbert, B.**, 1975: Translinear Circuits: A Proposed Classification, Electronics Letters, vol. 11, pp. 14-16.
- Krishnapura. N. and Tsvividis, Y.**, 2001: A Micropower Log-Domain Filter Using Enhanced Lateral PNP's in a 0.25 $\mu$ m CMOS Process, 2001 Symposium on VLSI Circuits Digest of Technical Papers, pp. 179-182, 14-16 June 2001.
- Leung, V. W., El-Gamal, M. and Roberts, G. W.**, 1997: Effects of transistor nonidealities on log-domain filters., *Proceedings IEEE International Symposium on Circuits & Systems* pp. 109- 112.
- Leung, V. W. and Roberts, G. W.**, 2000: Analysis and Compensation of Log-Domain Biquadratic Filter Response Deviations due to Transistor Nonidealities, Analog Integrated Circuits and Signal Processing 22(2-3), 147-162.
- De La Cruz-Blas C., López-Martín A., Carlosena A.**, 2004: Low-Voltage CMOS Nonlinear Transconductors and Their Application to Companding Current-Mode Filter, Analog Integrated Circuits and Signal Processing 38(2-3), 137-147.
- Mahattanakul. J. and Toumazou, C.**, 1997: Modular Log-Domain Filter, Electronics Letters vol. 33, Issue. 13, pp. 1130-1131.
- Mahattanakul. J. and Toumazou, C.**, 1998: Current-mode versus voltage-mode G(m)-C biquad filters: What the theory says, IEEE T CIRCUITS-II, Vol:45, Pages:173-186.
- Ngarmnil, J.**, 1997: Linearity Analysis of a Log-domain Filter using MOSFET, The 20<sup>th</sup> Electrical Engineering Conference Bangkok, 1997, vol. 1, pp. 180-184.
- A. Toker and S. Özoğuz**, 2001: Integrable current-mode filter realisation using dual-output current conveyors for low-frequency operation, *International Journal of Electronics and Communications (AEÜ)*, Vol. 55, No. 2, pp. 145-149.
- Perry. D. and Roberts, G. W.**, 1995: Log-Domain Filters Based on LC Ladder Synthesis, IEEE International Symposium On Circuits and Systems, vol. 1, pp. 311-314.

- Perry, D. and Roberts, G. W.**, 1996: The Design Of Log-Domain Filters Based On The Operational Simulation Of LC Ladders, *IEEE Transaction on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 43, pp. 763-774.
- Psychalinos, C. and Vlassis, S.**, 2002: On the Exact Realization of Log Domain Elliptic Filters Using the Signal Flow Graph Approach, *IEEE Transaction on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 49,-pp. 770-774.
- Punzerberger, M. and Enz, C. C.**, 1997: A 1.2 V Low-power BiCMOS Class AB Log-domain Filter, *IEEE J.Solid State Circuits*, vol. 32, no.12, pp. 1968-1978.
- Roberts, G. W. and Sedra, A. S.**, 1989: All current-mode frequency selective circuits. *Electronic Letters*. 25:759–761.
- Smith, K. C., Sedra, A. S.**, 1968: The Current Conveyor, A New Circuit Building Block, *Proc. IEEE*, 56, 1368-1369.
- Sedra, A. S., Smith, K. C.**, 2004: *Microelectronic Circuits* , Oxford University Press, 5th edition.
- Seevinck, E.**, 1990: Companding Current-mode Integrator: A New Circuit Principle for Continuous-time Monolithic Filters, *Electronics Letters*, vol. 26, pp. 2046-2047.
- Tola. A. T.**, 2000: A Study Of Nonideal Log Domain and Differential Class AB Filters, PhD. Dissertation, Lehigh University.
- Tola, A. T. and Frey, D. R.**, 2000: A study of Different Class AB Log Domain First Order Filters. *Analog Integrated Circuits and Signal Processing*, vol. 22, pp. 57-70.
- Tola. A. T., Arslanalp. R., Ünal, M. ve Surav Yılmaz, Ş.**, 2004: T Tipi Logaritmik Ortam Filtresinin Bilgisayar Destekli Olarak Tasarlanması ve Laboratuvar Ortamında Gerçeklenmesi, *Eleco 2004*, s. 1-5., Bursa.
- Toth. L., Efthivoulidis, G. and Tsividis, Y. P.**, 2000: Noise Analysis Of Externally Linear Systems. *IEEE Transaction on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 47, pp. 1365-1377.
- Toumazou, C.**, 1992: Analogue Signal Processing: The Current Way of Thinking, *International Journal of High Speed Electronics*, Vol. 3, Nos. 3 & 4, pp. 297-336.
- Tsividis. Y. , Gopinathan, V. and Toth, L.**, 1990: Companding in Signal Processing, *Electronics Letters*, vol. 26, pp. 1331-1332.
- Tsividis, Y.**, 1994: Integrated continuous-time filter design -an overview, *IEEE Journal of Solid-State Circuits*, vol. 29, pp. 166-176.
- Tsividis, Y.**, 1997: Externally Linear, Time-Invariant Systems and Their Application To Companding Signal Processors: *IEEE Transaction on Circuits And Systems-II: Analog And Digital Signal Processing*, vol. 44, pp. 65-85.
- Yu, G. J., Liu, B. D., Hsu, Y. C. and Huang, C. Y.**, 2000: Design of log domain low-pass filters by MOSFET square law, *Proc. The Second IEEE Asia Pacific Conf. on ASICs*, pp. 9-12.

## **ÖZGEÇMİŞ**



**Ad Soyad: Niyazi DÜDÜK**

**Doğum Yeri ve Tarihi: Burdur – 15/09/1981**

**Adres: Mehmetçik Mah. Doğan Demircioğlu Cad. Özlem Sitesi C Blok No:10  
D.No:12 Kuşpınar / DENİZLİ**

**Lisans Üniversitesi: T.C.Pamukkale Üniversitesi**