

**T.C.
PAMUKKALE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI**

**ÇİFT X UÇLU DİFERANSİYEL FARK AKIM TAŞIYICI
(DXDDCC) TABANLI DEVRELERİN TASARIMI VE
SİMÜLASYONU**

YÜKSEK LİSANS TEZİ

MELTEM BALABAN

DENİZLİ, AĞUSTOS 2019

**T.C.
PAMUKKALE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI**



**ÇİFT X UÇLU DİFERANSİYEL FARK AKIM TAŞIYICI
(DXDDCC) TABANLI DEVRELERİN TASARIMI VE
SİMÜLASYONU**

YÜKSEK LİSANS TEZİ

MELTEM BALABAN

DENİZLİ, AĞUSTOS 2019

KABUL VE ONAY SAYFASI

Meltem Balaban tarafından hazırlanan “**Çift X Uçlu Diferansiyel Fark Akım Taşıyıcı (DXDDCC) Tabanlı Devrelerin Tasarımı ve Simülasyonu**” adlı tez çalışmasının savunma sınavı tarihinde yapılmış olup aşağıda verilen jüri tarafından oy birliği / oy çokluğu ile Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Elektrik-Elektronik Mühendisliği Anabilim Dalı Yüksek Lisans Tezi olarak kabul edilmiştir.

Jüri Üyeleri

İmza

Danışman
Prof. Dr. Erkan YÜCE

.....

Üye
Dr. Öğr. Üyesi Serdar TEZ

.....

Üye
Dr. Öğr. Üyesi Fırat YÜCEL

.....

Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Yönetim Kurulu'nun tarih ve sayılı kararıyla onaylanmıştır.

.....

Prof. Dr. Uğur YÜCEL

Fen Bilimleri Enstitüsü Müdürü

Bu tezin tasarımı, hazırlanması, yürütülmesi, arařtırmalarının yapılması ve bulgularının analizlerinde bilimsel etięe ve akademik kurallara özenle riayet edildiđini; bu çalıřmanın doğrudan birincil ürünü olmayan bulguların, verilerin ve materyallerin bilimsel etięe uygun olarak kaynak gösterildiđini ve alıntı yapılan çalıřmalara atfedildiđine beyan ederim.

Meltem BALABAN

ÖZET

ÇİFT X UÇLU DİFERANSİYEL FARK AKIM TAŞIYICI (DXDDCC) TABANLI DEVRELERİN TASARIMI VE SİMÜLASYONU

YÜKSEK LİSANS TEZİ

MELTEM BALABAN

PAMUKKALE ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

(TEZ DANIŞMANI: PROF.DR. ERKAN YÜCE)

DENİZLİ, AĞUSTOS 2019

Bu tezde, dokuz terminalli akım modlu (CM) bir cihaz olan çift X uçlu diferansiyel fark akım taşıyıcı (DXDDCC) tabanlı devre örnekleri verilmiştir. DXDDCC'nin Y_1 veya Y_3 uçlarından birinin topraklanmasıyla çift X uçlu diferansiyel gerilim akım taşıyıcı (DXDVCC) elde edilir. İlk olarak, bir adet DXDDCC tabanlı bir ucu topraklı sentetik bobin devresi verilmiştir. Bu devrenin özellikleri yeni olması, tek bir aktif eleman kullanması ve alçak frekans performansının iyi olmasıdır. Diğer taraftan, bu devrenin X ucuna herhangi bir kapasitör seri olarak bağlanmadığı için yüksek frekans performansı da iyidir. Bu devrenin uygulaması olarak ikinci dereceden gerilim modlu (VM) bant geçiren bir süzgeç devresi verilmiştir. Gürültü analizi de dahil olmak üzere, çeşitli frekans ve zaman ortamı analizleri SPICE simülasyon programı aracılığıyla yapılmıştır. DXDDCC için kullanılan MOS transistör tabanlı içyapıda, 0.13 μm IBM CMOS teknoloji parametreleri kullanılmıştır. DC simetrik besleme olarak $\pm 0.75\text{V}$ seçilmiştir. İkinci olarak, daha önce yayımlanmış diferansiyel gerilim akım taşıyıcı (DVCC) tabanlı bir yüzen sentetik bobin devresinden türetilen haricen kontrol edilebilir DXDVCC tabanlı bir sentetik yüzen bobin verilmiştir. Üçüncü olarakta, daha önce yayımlanmış diferansiyel fark yükselteç (DDA) tabanlı sadece evirmeyen çıkışlı birinci dereceden gerilim modlu tüm geçiren süzgeç devresinden türetilen DXDDCC tabanlı hem evirmeyen hem de eviren çıkışlı birinci dereceden gerilim modlu tüm geçiren bir süzgeç devresi verilmiştir.

ANAHTAR KELİMELER: ÇİFT X UÇLU DİFERANSİYEL FARK AKIM TAŞIYICI, DXDDCC, DXDVCC, DDCC, DVCC, ANALOG DEVRE, TÜM GEÇİREN SÜZGEÇ, BANT GEÇİREN SÜZGEÇ

ABSTRACT

DESIGN AND SIMULATION OF DUAL-X DIFFERENTIAL DIFFERENCE CURRENT CONVEYOR (DXDDCC) BASED CIRCUITS

MSC THESIS

MELTEM BALABAN

**PAMUKKALE UNIVERSITY INSTITUTE OF SCIENCE
ELECTRICAL AND ELECTRONICS ENGINEERING**

(SUPERVISOR: PROF.DR. ERKAN YÜCE)

DENİZLİ, AUGUST 2019

In this thesis, dual X differential difference current conveyor (DXDDCC) based circuit examples are given. DXDDCC is a nine-terminal current-mode (CM) active device. By grounding one of Y_1 or Y_3 terminals of the DXDDCC, dual X differential voltage current conveyor (DXDVCC) is obtained. First, DXDDCC based a grounded synthetic inductor circuit is proposed. The special features of the proposed circuit are that it is new, it uses a single active element and its low frequency performance is good. On the other hand, no capacitor is connected in series to the X terminal of the DXDDCC; thus, its high frequency performance is also good. A second-order voltage-mode (VM) band-pass filter circuit is provided as an application of the proposed synthetic inductor circuit. Some frequency and time domain analyses, including noise analysis, are performed through SPICE simulation program where 0.13 μm IBM CMOS technology parameters are used. $\pm 0.75\text{V}$ are selected as symmetrical DC supply voltages. Second, externally controllable DXDVCC based a floating synthetic inductor derived from a previously published differential voltage current conveyor (DVCC) based one is derived. Thirdly, DXDDCC based an all-pass filter for simultaneously providing both non-inverting and inverting responses is derived from a previously published differential difference amplifier (DDA) based one.

KEYWORDS:DUAL-X DIFFERENTIAL DIFFERENCE CURRENT CONVEYOR, DXDDCC, DXDVCC, DDCC, DVCC, ANALOG CIRCUIT, ALL-PASS FILTER, BAND-PASS FILTER

İÇİNDEKİLER

Sayfa

ÖZET.....	i
ABSTRACT	ii
İÇİNDEKİLER	iii
ŞEKİL LİSTESİ.....	iv
TABLO LİSTESİ	vi
ÖNSÖZ.....	vii
1. GİRİŞ.....	1
2. BİR UCU TOPRAKLI SENTETİK BOBİN DEVRESİ.....	10
3. TÜRETİLEN KAYIPsiz YÜZEN SENTETİK BOBİN DEVRESİ.....	17
4. DXDDCC TABANLI TÜM GEÇİREN SÜZGEÇ DEVRESİ	21
5. SONUÇ VE ÖNERİLER	24
6. KAYNAKLAR.....	25
7. ÖZGEÇMİŞ	34

ŞEKİL LİSTESİ

Sayfa

Şekil 1.1: DXDDCC devre sembolü	4
Şekil 1.2: Chaturvedi ve Mohan (2015) tarafından önerilen içyapıdan türetilen MOS transistör tabanlı içyapı.....	6
Şekil 1.3: İdeal olmayan DXDDCC devre sembolü	6
Şekil 1.4: DXDDCC elemanının Y terminallerinde X_p terminaline aktarılan gerilim kazançları	8
Şekil 1.5: DXDDCC elemanının Y terminallerinde X_n terminaline aktarılan gerilim kazançları	8
Şekil 1.6: DXDDCC elemanının X_p terminalinden Z_p terminallerine aktarılan akım kazançları	8
Şekil 1.7: DXDDCC elemanının X_n terminalinden Z_n terminallerine aktarılan akım kazançları	9
Şekil 2.1: Tasarlanan bir ucu topraklı bobin devresi.....	10
Şekil 2.2: Tasarlanan bir ucu topraklı bobin devresinin simülasyon ve ideal empedansının faz ve genliğinin frekansa göre değişimi	11
Şekil 2.3: Tasarlanan bir ucu topraklı bobin devresinin girişine 50 μ A tepe genliğinde üçgen dalga işaret uygulanarak elde edilen kare dalga cevapları	11
Şekil 2.4: Tasarlanan bir ucu topraklı bobin devresinin girişine 50 μ A tepe genliğinde sinüzoidal giriş işareti uygulanarak elde edilen giriş ve çıkış cevapları.....	12
Şekil 2.5: Bir ucu topraklı bobin devresinin bant geçiren süzgeç uygulaması .	12
Şekil 2.6: Bant geçiren süzgeç devresinin frekansa göre kazanç grafiği	14
Şekil 2.7: Bant geçiren süzgeç devresinin çeşitli simetrik DC besleme gerilimleri değiştirilerek elde edilen frekansa göre kazanç değişimi	14
Şekil 2.8: Bant geçiren süzgeç uygulama devresinin sıcaklık analizi.....	14
Şekil 2.9: Bant geçiren süzgecin kapasitör değerlerinin % 10 değiştirilmesiyle elde edilen Monte Carlo analizi	15
Şekil 2.10: Bant geçiren süzgeç uygulama devresinin zamana göre giriş ve çıkış gerilimlerinin değişimi	15
Şekil 2.11: Bant geçiren süzgeç uygulama devresinin girişine uygulanan sinüs gerilim sinyaline göre toplam harmonik bozulma değişimi.....	15
Şekil 2.12: Bant geçiren süzgeç uygulama devresi için Fourier dönüşümü	16
Şekil 2.13: Bant geçiren süzgeç uygulama devresi için gürültü analizi.....	16
Şekil 3.1: K. Pal tarafından önerilen devreden türetilen yüzen bobin devresinin: a) Değişken direnç, b) MOS transistör kullanılarak tasarımı.....	17
Şekil 3.2: Değişken direnç kullanılarak türetilen yüzen bobin devresinin simülasyon ve ideal faz ve genlik cevabı	18
Şekil 3.3: MOS transistör kullanılarak türetilen yüzen bobin devresinde, farklı kontrol gerilimleri verildiğinde faz ve genliğin frekansa göre değişimleri.....	18
Şekil 3.4: Yüzen bobin devresinin bant geçiren süzgeç uygulaması	19
Şekil 3.5: Değişken direnç kullanılarak tasarlanan bant geçiren süzgecin simülasyon ve ideal kazanç cevabı.....	20

Şekil 3.6: Değişken direnç yerine MOS transistör kullanılarak tasarlanan bant geçiren süzgecin kontrol gerilimleri değiştirilerek elde edilen frekansa göre kazanç değişimi	20
Şekil 4.1: A. Toker ve S. Ozoguz tarafından önerilen devreden türetilen tüm geçiren süzgeç devresi.....	21
Şekil 4.2: Tüm geçiren süzgeç devresinin evirmeyen simülasyon ve ideal faz ve kazanç cevapları	22
Şekil 4.3: Tüm geçiren süzgeç devresinin girişine 50 mV tepe gerilimi sinüzoidal giriş uygulanarak elde edilen giriş ve ilgili çıkış cevapları (evirmeyen transfer fonksiyonu için)	22
Şekil 4.4: Tüm geçiren süzgecin eviren simülasyon ve ideal faz ve kazanç cevapları	23
Şekil 4.5: Tüm geçiren süzgecin girişine 50 mV tepe gerilimi sinüzoidal giriş uygulanarak elde edilen giriş ve ilgili çıkış cevapları(eviren transfer fonksiyonu için)	23

TABLO LİSTESİ

Sayfa

Tablo 1.1: DXDDCC elemanın ideal olmayan DC gerilim ve akım kazançları.	7
Tablo 1.2: İdeal olmayan DXDDCC elemanın parazit empedans değerleri.	7

ÖNSÖZ

Yüksek Lisans eğitimi ve tez sürecimde, ileri seviyede bilgi ve tecrübe birikimiyle, kapsamlı, geniş vizyonu ve uluslararası literatürle rekabet eden araştırma ve çalışmalarıyla bana sabırla ve hoşgörüyle yol gösteren değerli danışmanım sayın Prof. Dr. Erkan Yüce'ye minnet ve teşekkürlerimi sunarım.

Akademik yaşama adım atmadan önceki iş hayatımda ve sonrasında, yaptığı dünya çapındaki inovatif çalışmalara sonsuz güvendiğim, inandığım ve desteklediğim değerli hocalarım sayın Prof. Dr. Hasan Şehitoğlu'na, Orta Doğu Teknik Üniversitesi'ndeki öğrencilik yıllarımdan itibaren başarımın çok yönlü olduğunda daha değerli olduğu hususunda bana rol model olan Prof. Dr. Neşe Yalabık'a teşekkürlerimi sunarım.

Hayatım boyunca, maddi ve manevi desteklerini benden esirgemeyen ve zorluklarla karşılaştığımda bana hayat tecrübeleri ile yol gösteren aileme sonsuz teşekkürler ederim.

Çalışma motivasyonumu yükselten, birlikte çalışmaktan her zaman gurur duyduğum, Pamukkale Üniversitesi'ndeki akademik ve idari mesai arkadaşlarıma ve büyüklerime sevgi ve saygılarımı sunar, teşekkür ederim.

1. GİRİŞ

Akım Taşıyıcılar

Akım taşıyıcı (CC) tabanlı devreler, gerilim modlu bir cihaz olan işlemsel yükselteç tabanlı devrelerle karşılaştırıldığında daha doğrusal, daha geniş bant, daha yüksek dinamik aralık, daha az sayıda aktif ve pasif eleman kullanım sayısı, vb. üstünlüklere sahiptirler (Ferri ve Guerrini 2003, Toumazou ve diğ. 1993, Wilson 1990, Wilson 1992, Senani ve diğ. 2015, Smith ve Sedra 1968, Sedra ve Smith 1970, Pal 1989, Elwan ve Soliman 1997, Awad ve Soliman 1999, Chiu ve diğ. 1996, Zeki ve Toker 2002, Yamacli ve Kuntman 2004, Chaturvedi ve Mohan 2015, Beg 2014, Zeki ve Toker 2005, Kacar ve Yesil 2010, Yesil ve Kacar 2014, Metin 2011, Myderrizi ve diğ. 2011, Yuce 2009, Abaci ve Yuce 2019, Abaci ve Yuce 2017, Soliman 2010, Ibrahim ve diğ. 2012, Horng 2010, Incekaraoglu ve Cam 2005, Yuce 2006, Hamad ve Ibrahim 2017, Yuce ve diğ. 2015, Toker ve Ozoguz 2004, Kumar ve diğ. 2018, Minaei ve Yuce 2010, Ibrahim ve diğ. 2011, Metin ve diğ. 2011, Horng 2010, Chen ve diğ. 2012, Maheshwari 2008, Abaci ve Yuce 2018, Ibrahim ve diğ. 2003, Maheshwari 2007, Yuce 2010, Minaei ve Yuce 2010, Maheshwari 2008, Ibrahim ve diğ. 2012, Horng 2010, Chen ve Wu 2006). İlk kez 1968 yılında birinci kuşak akım taşıyıcı (CCI) Sedra ve Smith tarafından önerilmiştir (Smith ve Sedra 1968). Daha sonra, Sedra ve Smith tarafından ikinci kuşak akım taşıyıcı (CCII) ve CCII'nin bazı uygulamaları sunulmuştur (Sedra ve Smith 1970). Diferansiyel fark kuvvetlendirici (DDA) ilk kez 1987 yılında önerilmiştir (Sackinger ve Guggenbuhl 1987). Diferansiyel gerilim akım taşıyıcıya (DVCC) daha önce K. Pal tarafından literatürde değinilmiştir (Pal 1989). Elwan ve Soliman (1997) tarafından DVCC'nin MOS transistör tabanlı içyapısı ilk kez gerçekleştirilmiştir. Awad ve Soliman (1999) tarafından MOS transistör tabanlı eviren ikinci kuşak akım taşıyıcının (ICCII) içyapısı ve ICCII'nin bazı uygulamaları önerilmiştir. MOS transistör tabanlı diferansiyel fark akım taşıyıcının (DDCC) içyapısı ve bazı uygulamalarından literatürde bahsedilmiştir (Chiu ve diğ. 1996). MOS transistör tabanlı çift X uçlu ikinci kuşak akım taşıyıcının (DXCCII) içyapısı ve bazı süzgeç uygulamalarına literatürde değinilmiştir (Zeki ve Toker 2002). Daha kapsamlı bir cihaz olan çift X uçlu diferansiyel gerilim akım taşıyıcı (DXDVCC) ve çift X uçlu diferansiyel fark akım taşıyıcı (DXDDCC) literatürde bazı araştırmacılar tarafından MOS transistör tabanlı içyapısı kullanılarak gerçekleştirilmiş ve çeşitli uygulamaları

yapılmıştır (Yamacli ve Kuntman 2004, Chaturvedi ve Mohan 2015, Beg 2014). DXDDCC'nin Y_1 veya Y_3 uçları topraklanarak kolaylıkla DXDVCC elde edilebilir. Chaturvedi ve Mohan (2015) tarafından önerilen birinci dereceden tüm geçiren süzgeç devresinin Z- terminalinden dolayı içyapısı tümleşik devre (IC) üretiminde fazla alan kaplar. Beg (2014) tarafından önerilen birinci dereceden tüm geçiren süzgeç devresinin kondansatörü yüzendir. Bu yüzden tümleşik devre tasarımına uygun değildir (Bhushan ve Newcomb 1967).

DXCCII tabanlı bir ucu topraklı çeşitli sentetik bobinler literatürde sunulmuştur (Zeki ve Toker 2005, Kacar ve Yesil 2010, Yesil ve Kacar 2014, Metin 2011, Myderrizi ve diğ. 2011). Bununla birlikte, Zeki ve Toker (2005) tarafından önerilen devre iki adet DXCCII kullanırken, Kacar ve Yesil (2010), Yesil ve Kacar (2014), Metin (2011), Myderrizi ve diğ. (2011) tarafından önerilen devrelerde bir adet yüzen kondansatör bulunmaktadır. Ek olarak, Zeki ve Toker (2005) tarafından sunulan devrenin Z ucunun parazit direncinden dolayı alçak frekans performansının iyi olmadığı görülmüştür (Minaei ve Yuce 2017, Yuce 2008, Yuce ve Minaei 2009, Yuce ve Minaei 2009, Dogan ve Yuce 2019, Ferri ve diğ. 2003, Minaei ve Yuce 2012). Ayrıca, herhangi bir devrenin alçak ve yüksek frekans performansları Minaei ve Yuce (2017), Yuce (2008), Yuce ve Minaei (2009), Dogan ve Yuce (2019), Ferri ve diğ. (2003), Minaei ve Yuce (2012), Fabre ve Barthelemy (1994), Yuce (2008) tarafından verilen yöntemlerle iyileştirilebilir.

DVCC/DDCC tabanlı sentetik bobin devreleri literatürde verilmiştir (Yuce 2009, Abaci ve Yuce 2019, Abaci ve Yuce 2017, Soliman 2010, Ibrahim ve diğ. 2012, Horng 2010, Incekaraoglu ve Cam 2005, Yuce 2006, Hamad ve Ibrahim 2017, Yuce ve diğ. 2015). Ancak, bazı sentetik bobinler kayıplı (lossy) iken (Yuce 2009, Abaci ve Yuce 2019, Ibrahim ve diğ. 2012, Incekaraoglu ve Cam 2005, Yuce 2006) bazı bir ucu topraklı kayıpsız (lossless) sentetik bobinler de birden fazla aktif elemana sahiptir (Hamad ve Ibrahim 2017). İlâveten, DVCC/DDCC tabanlı sentetik bobin devreleri haricen kontrol edilebilir değildir (Yuce 2009, Abaci ve Yuce 2019, Abaci ve Yuce 2017, Soliman 2010, Ibrahim ve diğ. 2012, Horng 2010, Incekaraoglu ve Cam 2005, Yuce 2006, Hamad ve Ibrahim 2017, Yuce ve diğ. 2015).

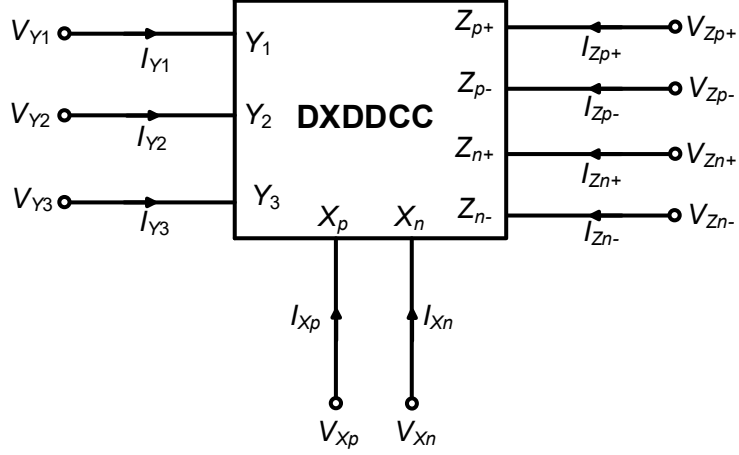
DDA tabanlı birinci dereceden gerilim modlu tüm geçiren süzgeç devresi literatürde önerilirken (Toker ve Ozoguz 2004) DXCCII tabanlı birinci dereceden gerilim modlu tüm geçiren süzgeç devreleri de literatürde sunulmuştur (Kumar ve diğ. 2018, Minaei ve Yuce 2010). DVCC/DDCC tabanlı birinci dereceden gerilim modlu

tüm geçiren süzgeç devresi literatürde verilmiştir (Ibrahim ve diğ. 2011, Metin ve diğ. 2011, Horng 2010, Chen ve diğ. 2012, Maheshwari 2008, Abaci ve Yuce 2018, Ibrahim ve diğ. 2003, Maheshwari 2007, Yuce 2010, Minaei ve Yuce 2010, Maheshwari 2008, Ibrahim ve diğ. 2012, Horng 2010, Chen ve Wu 2006). Ancak, birinci dereceden gerilim modlu tüm geçiren süzgeç devrelerinin sadece bir çıkışı mevcuttur (Toker ve Ozoguz 2004, Kumar ve diğ. 2018, Minaei ve Yuce 2010, Ibrahim ve diğ. 2011, Metin ve diğ. 2011, Horng 2010, Chen ve diğ. 2012, Maheshwari 2008, Abaci ve Yuce 2018, Ibrahim ve diğ. 2003, Maheshwari 2007, Yuce 2010, Minaei ve Yuce 2010, Maheshwari 2008, Ibrahim ve diğ. 2012, Horng 2010, Chen ve Wu 2006). Bunlardan başka, bir ucu topraklı bir direnç yerine elektronik olarak ayarlanabilen bir direnç yerleştirerek (Yucel ve Yuce 2018, Wang 1990, Yuce ve diğ. 2014, Yuce ve diğ. 2016, Wang 1990, Yuce ve diğ. 2011, Yuce ve diğ. 2014, Wang 1990, Maundy ve diğ. 2008, Senani ve Bhaskar 2008, Saaid ve Fabre 1996, Arslanalp ve diğ. 2013, Pandey and Gupta 2010) haricen herhangi bir CC tabanlı devrenin IC teknolojisinde kontrolü sağlanabilir.

DXDDCC

Bu tezin giriş bölümünde, dokuz terminalli DXDDCC'nin elektriksel sembolü ve MOS transistör tabanlı içyapısı tanıtılmıştır. İkinci bölümde, tek bir DXDDCC tabanlı bir ucu topraklı sentetik bobin devresi verilmiştir. Bu devrenin özelliği yeni olması, tek bir aktif eleman kullanması ve alçak frekans performansının iyi olmasıdır. Bu devrenin, X ucuna herhangi bir kapasitör seri olarak bağlanmadığı için yüksek frekans performansı da iyidir (Yuce ve Minaei 2008). Bu sentetik bobin devresinin uygulaması olarak ikinci dereceden gerilim modlu bant geçiren bir süzgeç devresi verilmiştir. İkinci bölümde çok sayıda frekans ve zaman ortamı analizleri SPICE simülasyon programı aracılığıyla yapılmıştır. Üçüncü bölümde daha önce yayımlanmış DVCC tabanlı bir yüzen sentetik bobin devresinden (Pal 1989) türetilen haricen kontrol edilebilir DXDVCC tabanlı bir devre verilmiştir. Dördüncü bölümde daha önce yayımlanmış DDA tabanlı bir çıkışlı bir birinci dereceden gerilim modlu tüm geçiren devresinden (Toker ve Ozoguz 2004) türetilen DXDDCC tabanlı iki çıkışlı bir devre verilmiştir. Beşinci bölümde ise sonuçlar ve öneriler verilmiştir.

Dört çıkışlı DXDDCC'nin elektriksel devre sembolü Şekil 1.1'de gösterilmiştir. DXDDCC'nin giriş ve çıkış terminalleri arasındaki tanım bağlantıları Denklem (1.1)'de verilmiştir.



Şekil 1.1: DXDDCC devre sembolü

$$\begin{bmatrix} I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ V_{Xp} \\ V_{Xn} \\ I_{Zp+} \\ I_{Zp-} \\ I_{Zn+} \\ I_{Zn-} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ \beta_1 & -\beta_2 & \beta_3 & 0 & 0 \\ -\eta_1 & \eta_2 & -\eta_3 & 0 & 0 \\ 0 & 0 & 0 & \alpha_1 & 0 \\ 0 & 0 & 0 & -\alpha_2 & 0 \\ 0 & 0 & 0 & 0 & \gamma_1 \\ 0 & 0 & 0 & 0 & -\gamma_2 \end{bmatrix} \begin{bmatrix} V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ I_{Xp} \\ I_{Xn} \end{bmatrix} \quad (1.1)$$

Matris denklemi (1.1)'de verilen gerilim kazançları, tek bir kutup modeli kullanılarak aşağıdaki şekilde tanımlanırlar:

$$\beta_1(\omega) = \frac{\beta_{1o}}{1 + \frac{j\omega}{\omega_{\beta 1}}} \quad (1.2a)$$

$$\beta_2(\omega) = \frac{\beta_{2o}}{1 + \frac{j\omega}{\omega_{\beta 2}}} \quad (1.2b)$$

$$\beta_3(\omega) = \frac{\beta_{3o}}{1 + \frac{j\omega}{\omega_{\beta 3}}} \quad (1.2c)$$

$$\eta_1(\omega) = \frac{\eta_{1o}}{1 + \frac{j\omega}{\omega_{\eta 1}}} \quad (1.2d)$$

$$\eta_2(\omega) = \frac{\eta_{2o}}{1 + \frac{j\omega}{\omega_{\eta 2}}} \quad (1.2e)$$

$$\eta_3(\omega) = \frac{\eta_{3o}}{1 + \frac{j\omega}{\omega_{\eta 3}}} \quad (1.2f)$$

Denklem (1.2)'deki β_{1o} , β_{2o} , β_{3o} , η_{1o} , η_{2o} ve η_{3o} DC ideal olmayan gerilim kazançlarıyken $\omega_{\beta 1}$, $\omega_{\beta 2}$, $\omega_{\beta 3}$, $\omega_{\eta 1}$, $\omega_{\eta 2}$ ve $\omega_{\eta 3}$ açısız köşe frekanslarıdır. Ayrıca, matris denklemi (1.1)'de verilen akım kazançları, tek bir kutup modeli kullanılarak aşağıdaki şekilde tanımlanırlar:

$$\alpha_1(\omega) = \frac{\alpha_{1o}}{1 + \frac{j\omega}{\omega_{\alpha 1}}} \quad (1.3a)$$

$$\alpha_2(\omega) = \frac{\alpha_{2o}}{1 + \frac{j\omega}{\omega_{\alpha 2}}} \quad (1.3b)$$

$$\gamma_1(\omega) = \frac{\gamma_{1o}}{1 + \frac{j\omega}{\omega_{\gamma 1}}} \quad (1.3c)$$

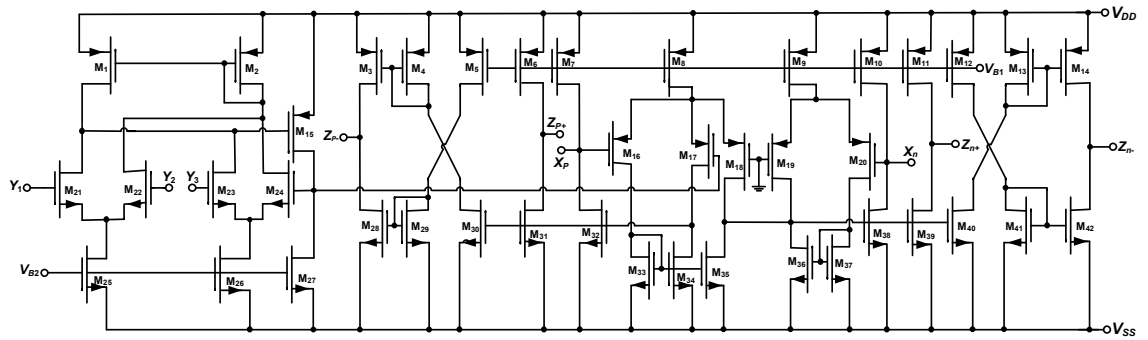
$$\gamma_2(\omega) = \frac{\gamma_{2o}}{1 + \frac{j\omega}{\omega_{\gamma 2}}} \quad (1.3d)$$

Denklem (1.3)'teki α_{1o} , α_{2o} , γ_{1o} , ve γ_{2o} DC ideal olmayan akım kazançlarıyken $\omega_{\alpha 1}$, $\omega_{\alpha 2}$, $\omega_{\gamma 1}$ ve $\omega_{\gamma 2}$ açısız köşe frekanslarıdır. Bütün DC kazançlar idealde bir iken, bütün köşe frekansları idealde sonsuzdur.

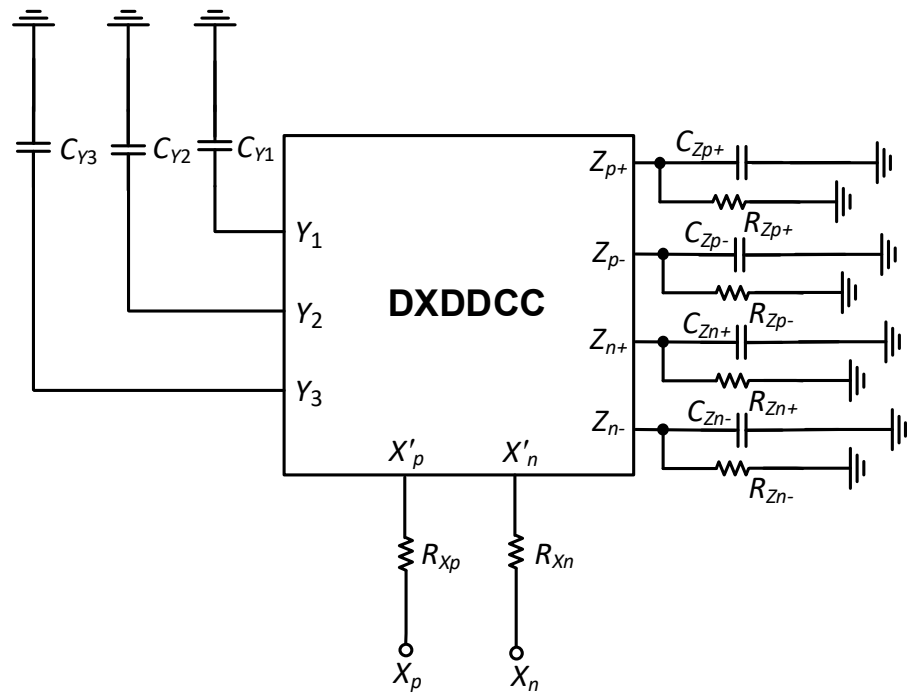
DXDDCC için CMOS Gerçeklemesi

Bilgisayar simülasyonlarında kullanılan DXDDCC için MOS transistör tabanlı içyapı Şekil 1.2'de gösterilmiştir. Şekil 1.2'deki içyapı Chaturvedi ve Mohan (2015) tarafından önerilen içyapıdan türetilmiştir. Şekil 1.2'deki DXDDCC için kullanılan MOS transistör tabanlı içyapıda, 0.13 μm IBM CMOS teknoloji parametreleri

kullanılmıştır (Yuce 2017). Simetrik DC güç beslemeleri $\pm 0.75V$ olarak seçilmiştir. Ayrıca, $V_{B1} = 0.23 V$ seçilirken $V_{B2} = -0.37 V$ olarak seçilmiştir. Kullanılan PMOS transistörlerin en boy oranları $39\mu m/0.52\mu m$ alınırken, NMOS transistörlerin en boy oranları $13\mu m/0.52\mu m$ olarak alınmıştır. İdeal olmayan DXDDCC devre sembolü Şekil 1.3'te gösterilmiştir. Tablo 1.1'de DXDDCC elemanının ideal olmayan DC gerilim ve akım kazançları verilirken Tablo 1.2'de ideal olmayan DXDDCC elemanının parazit empedans değerleri verilmiştir. Tablo 1.1 ve 1.2'deki değerler Fabre ve diğ. (1995)'te bahsedilen şekilde hesaplanmıştır. DXDDCC elemanının gerilim kazançlarını gösteren grafikler Şekil 1.4 ve 1.5'te verilirken akım kazançlarını gösteren grafikler Şekil 1.6 ve 1.7'de verilmiştir.



Şekil 1.2: Chaturvedi ve Mohan (2015) tarafından önerilen içyapıdan türetilen MOS transistör tabanlı içyapı



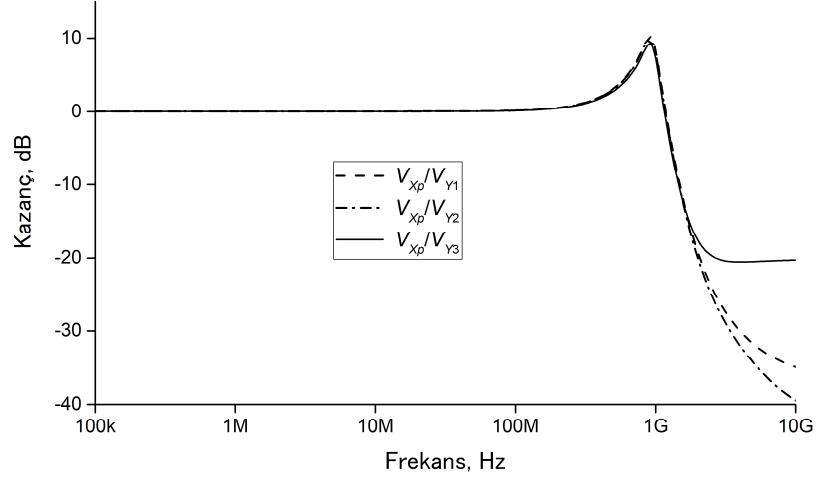
Şekil 1.3: İdeal olmayan DXDDCC devre sembolü

Tablo 1.1: DXDDCC elemanın ideal olmayan DC gerilim ve akım kazançları.

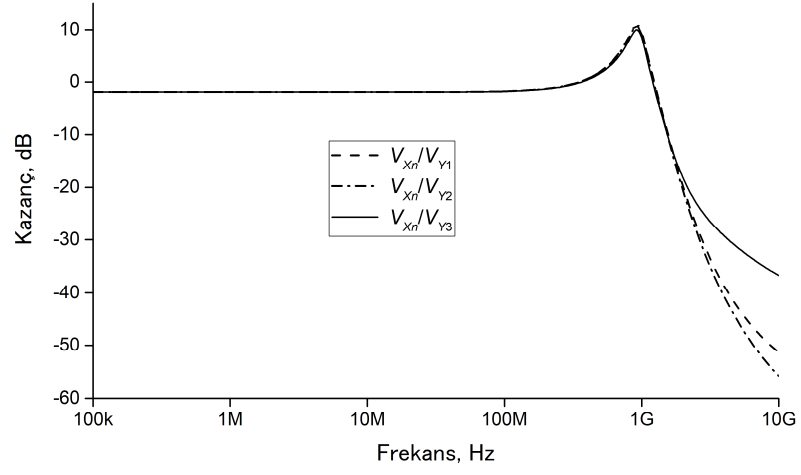
İdeal Olmayan DC Gerilim Kazançları
$\beta_{1o} \cong 1.0055$
$\beta_{2o} \cong 1.0052$
$\beta_{3o} \cong 1.0055$
$\eta_{1o} \cong 0.8035$
$\eta_{2o} \cong 0.8032$
$\eta_{3o} \cong 0.8035$
İdeal Olmayan DC Akım Kazançları
$\alpha_{1o} \cong 0.9991$
$\alpha_{2o} \cong 0.9997$
$\gamma_{1o} \cong 0.9995$
$\gamma_{2o} \cong 0.9991$

Tablo 1.2: İdeal olmayan DXDDCC elemanın parazit empedans değerleri.

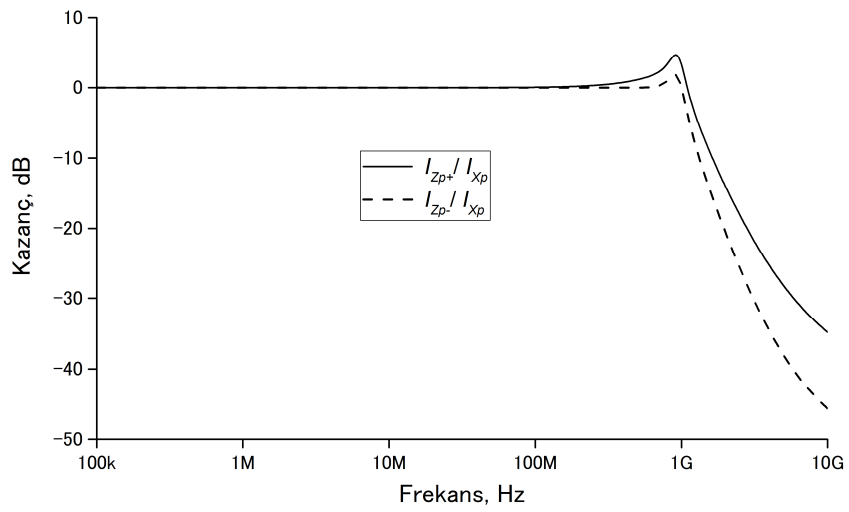
Parazit Empedans Değerleri
$R_{Xp} \cong 13 \Omega$
$R_{Xn} \cong 24 \Omega$
$R_{Zp+} \cong 17.634k\Omega$
$R_{Zp-} \cong 16.22 k\Omega$
$R_{Zn+} \cong 17.625 k\Omega$
$R_{Zn-} \cong 16.22 k\Omega$
$C_{Y1} \cong 35 \text{ fF}$
$C_{Y2} \cong 35.07 \text{ fF}$
$C_{Y3} \cong 28.66 \text{ fF}$
$C_{Zp+} \cong 13.79 \text{ fF}$
$C_{Zp-} \cong 12.3 \text{ fF}$
$C_{Zn+} \cong 13.8 \text{ fF}$
$C_{Zn-} \cong 12.3 \text{ fF}$



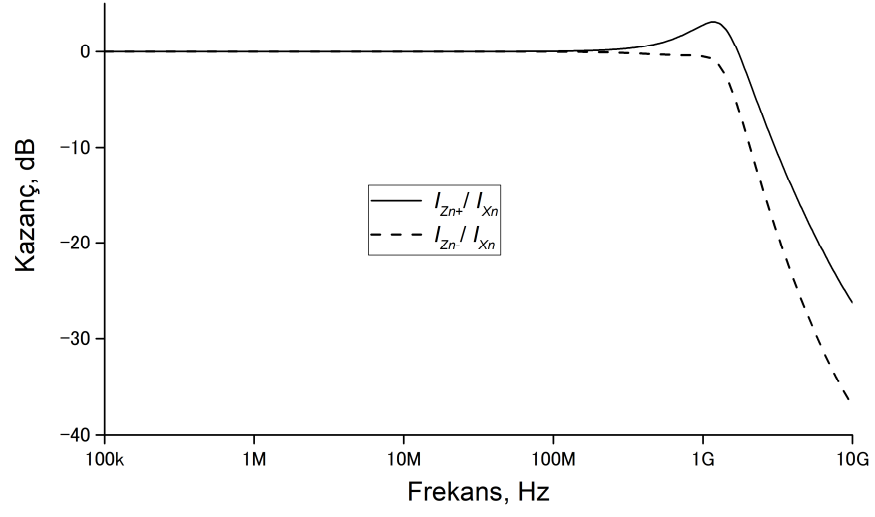
Şekil 1.4: DXDDCC elemanın Y terminallerinde X_p terminaline aktarılan gerilim kazançları



Şekil 1.5: DXDDCC elemanın Y terminallerinde X_n terminaline aktarılan gerilim kazançları



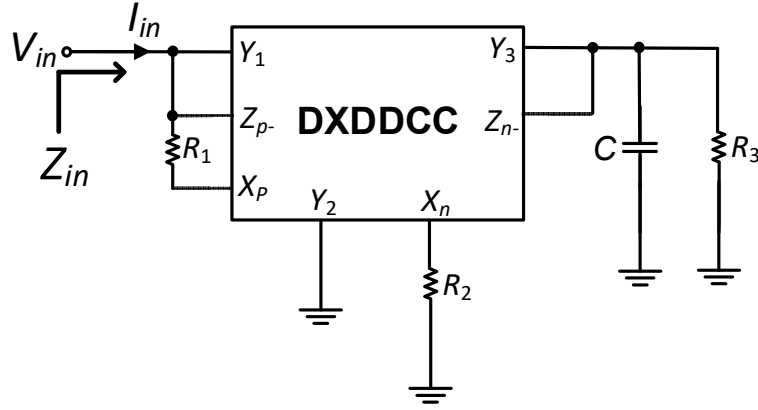
Şekil 1.6: DXDDCC elemanın X_p terminalinden Z_p terminallerine aktarılan akım kazançları



Şekil 1.7: DXDDCC elemanın X_n terminalinden Z_n terminallerine aktarılan akım kazançları

2. BİR UCU TOPRAKLI SENTETİK BOBİN DEVRESİ

Tasarlanan bir ucu topraklı sentetik bobin Şekil 2.1’de gösterilmiştir. Bu devrenin pozitif kayıpsız bir bobin simülatörü şeklinde çalışması için $\alpha_2 > 1$ olarak seçilmelidir.



Şekil 2.1: Tasarlanan bir ucu topraklı bobin devresi

Şekil 2.1’deki devrenin empedansı $\alpha_2 = 2$ için aşağıdaki şekilde hesaplanır:

$$Z_{in} = \frac{V_{in}}{I_{in}} = sCR_1R_2 + R_1 \left(\frac{R_2}{R_3} - 1 \right) \quad (2.1)$$

Şekil 2.1’deki devrenin empedansı $\alpha_2 = 2$ ve $R_3=R_2$ için aşağıdaki şekilde bulunur:

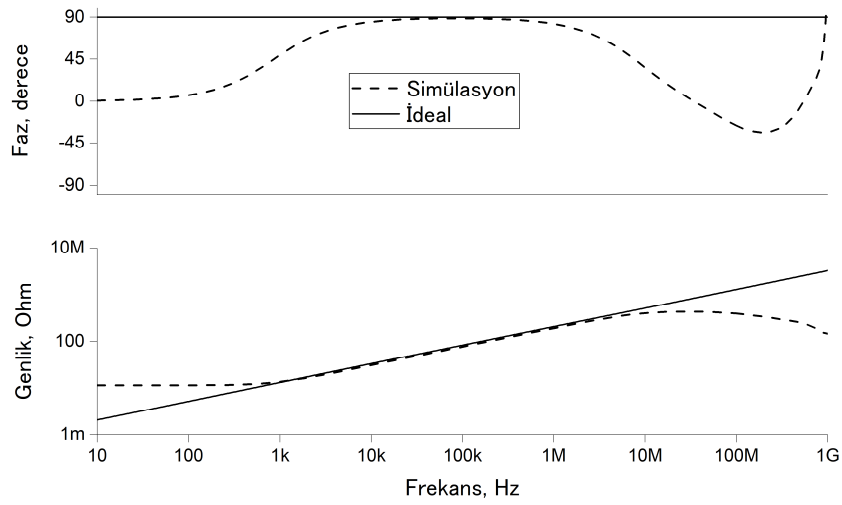
$$Z_{in} = \frac{V_{in}}{I_{in}} = sCR_1R_2 = sL_{es} \quad (2.2)$$

Burada, $L_{es} = CR_1R_2$ dir. Şekil 2.1’deki devrenin empedansı, direnç eşleniği olmadan ve ideal olmayan kazançlar hesaba katıldığında aşağıdaki şekilde hesaplanır:

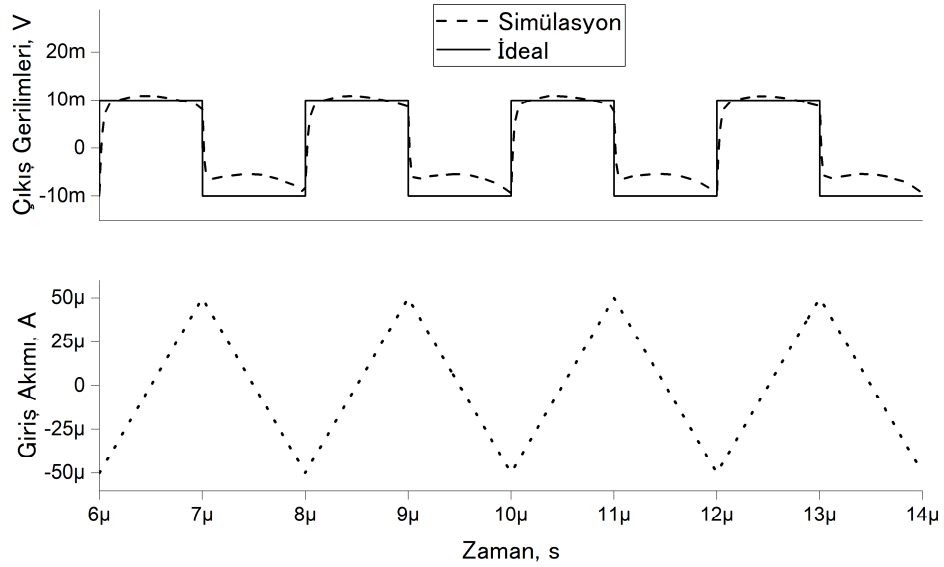
$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{sCR_1R_2R_3 + R_1(R_2 - R_3\gamma_2\eta_3)}{(\alpha_2 - 1)(R_2(1 + sCR_3)(\beta_1 - 1) + R_3(\beta_3\eta_1 + \eta_3(1 - \beta_1))\gamma_2)} \quad (2.3)$$

Şekil 2.1’deki sentetik bobin devresi için $\alpha_2 = 2$, $C = 100$ pF ve $R_3=R_2=R_1 \cong 1$ k Ω olarak seçilmiştir. Böylece, eşdeğer endüktans değeri (L_{es}) yaklaşık 100 μ H olarak bulunmuştur. Şekil 2.1’deki sentetik bobin devresinin ve ideal bir bobinin girişine ayrı ayrı AC giriş akımları uygulanmıştır. Bunun sonucunda, hem simülasyon hem de ideal empedansların faz ve genliğinin frekansa göre değişimi Şekil 2.2’de verilmiştir. Şekil 2.9’de görüldüğü gibi sentetik endüktans yaklaşık 10 kHz ile 1 MHz aralığında kayıpsız bobin gibi davranmaktadır. Aynı pasif eleman değerleri kullanılarak, Şekil

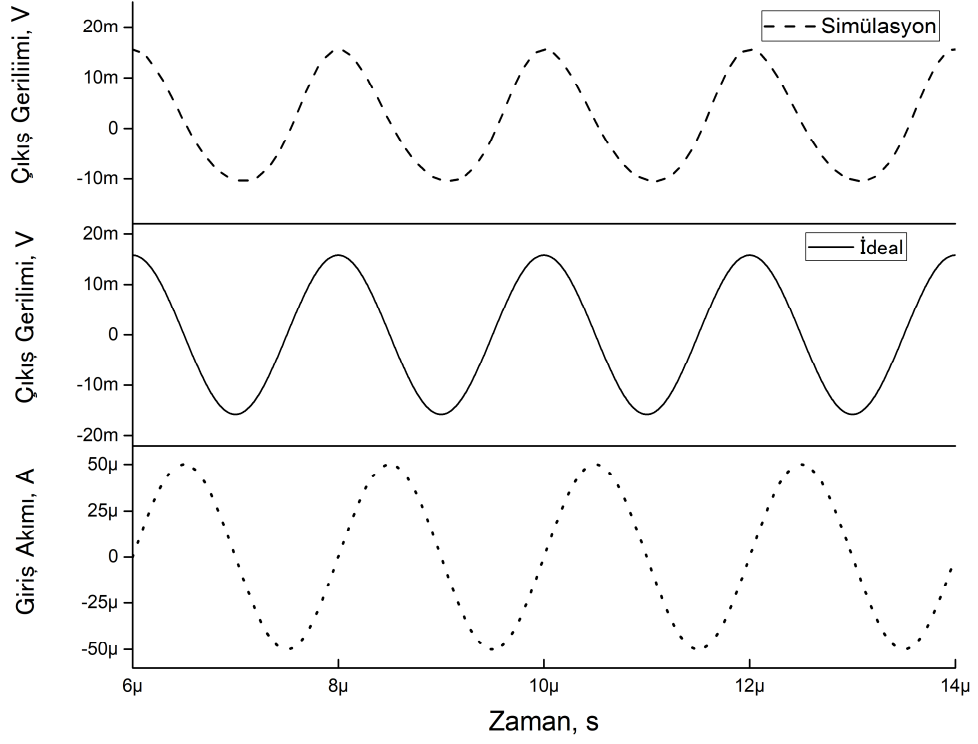
2.1'deki sentetik bobin devresinin ve ideal bir bobinin girişine ayrı ayrı tepe değeri $50 \mu\text{A}$ ve frekansı 500 kHz olan üçgen giriş akımları uygulanmıştır. Bunun sonucunda, hem simülasyon hem de ideal çıkış gerilimlerinin uygulanan giriş akımıyla beraber zamana göre değişimi Şekil 2.3'te verilmiştir. Buna ek olarak, Şekil 2.1'deki sentetik bobin devresinin ve ideal bir bobinin girişine ayrı ayrı tepe değeri $50 \mu\text{A}$ ve frekansı 500 kHz olan sinüs giriş akımları uygulanmıştır. Bunun sonucunda, hem simülasyon hem de ideal çıkış gerilimlerinin uygulanan giriş akımıyla beraber zamana göre değişimi Şekil 2.4'te verilmiştir.



Şekil 2.2: Tasarlanan bir ucu topraklı bobin devresinin simülasyon ve ideal empedansının faz ve genliğinin frekansa göre değişimi



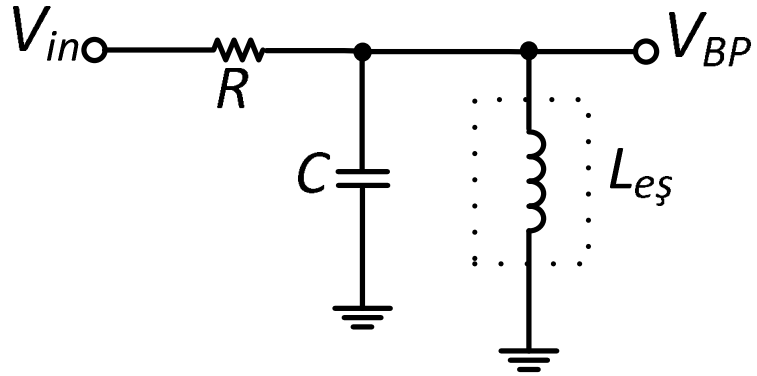
Şekil 2.3: Tasarlanan bir ucu topraklı bobin devresinin girişine $50 \mu\text{A}$ tepe genliğinde üçgen dalga işaret uygulanarak elde edilen kare dalga cevapları



Şekil 2.4: Tasarlanan bir ucu topraklı bobin devresinin girişine $50 \mu\text{A}$ tepe genliğinde sinüzoidal giriş işareti uygulanarak elde edilen giriş ve çıkış cevapları

Bir Ucu Topraklı Sentetik Bobin Devresinin Bant Geçiren Süzgeç Uygulaması

Bir ucu topraklı bobinin uygulaması olarak tasarlanan bant geçiren süzgeç Şekil 2.5'te gösterilmiştir.



Şekil 2.5: Bir ucu topraklı bobin devresinin bant geçiren süzgeç uygulaması

Şekil 2.5'teki gerilim modlu bant geçiren süzgeç devresinin transfer fonksiyonu aşağıda verilmiştir:

$$H(s) = \frac{V_{BP}}{V_{in}} = \frac{\frac{s}{CR}}{s^2 + \frac{s}{CR} + \frac{1}{CL}} \quad (2.4)$$

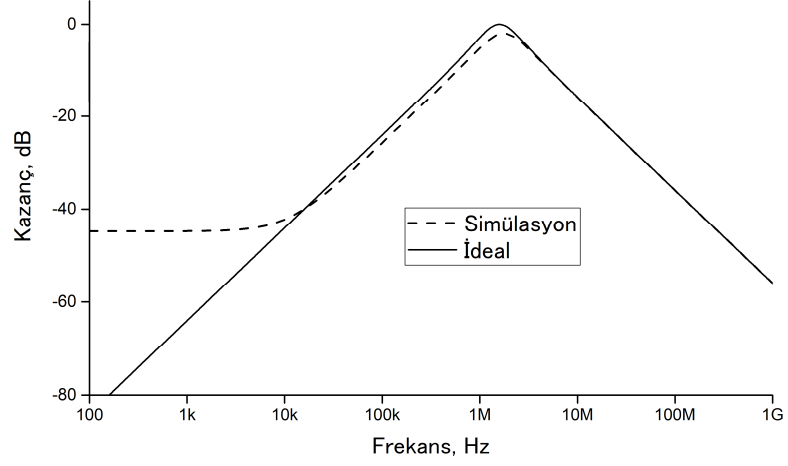
Denklem 2.4'ten rezonans frekansı (f_o) ve kalite faktörü (Q) sırasıyla aşağıdaki şekilde hesaplanır:

$$f_o = \frac{1}{2\pi} \frac{1}{\sqrt{CL}} \quad (2.5)$$

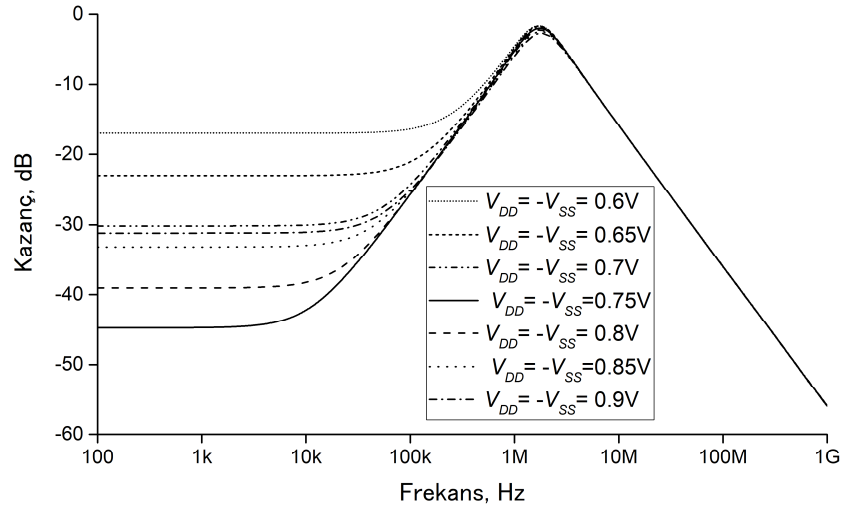
$$Q = R\sqrt{\frac{C}{L}} \quad (2.6)$$

Şekil 2.5'te verilen gerilim modlu bant geçiren süzgeç devresinin pasif eleman değerleri $R=1 \text{ k}\Omega$, $C=100 \text{ pF}$ ve $L_{es}=100 \text{ }\mu\text{H}$ olarak seçilmiştir. Böylece, $f_o \cong 1.59 \text{ MHz}$ ve $Q=1$ olarak hesaplanmıştır. Bu pasif eleman değerleri kullanılarak, simülasyon ve ideal bant geçiren süzgecin frekansa göre değişimi Şekil 2.6'da verilmiştir. Buna ek olarak simetrik DC beslemelerin 0.6 V dan 0.9 V a kadar 0.05 V basamaklarla değiştirilmesiyle elde edilen bant geçiren süzgeç uygulamasının frekansa göre kazanç grafiği Şekil 2.7'de verilmiştir. Şekil 2.8'de, Şekil 2.5'teki devrenin sıcaklık analizi verilmiştir. Sıcaklıklar $-40 \text{ }^\circ\text{C}$ 'den $120 \text{ }^\circ\text{C}$ 'ye kadar $40 \text{ }^\circ\text{C}$ artışla verilmiştir. Aynı şekilde, Monte Carlo (MC) analizi yüz kez çalıştırılmış ve sadece kondansatörlerin değerleri % 10 değiştirilerek gerçekleştirilmiştir. MC analizinin frekansa göre değişimi Şekil 2.9'da verilmiştir.

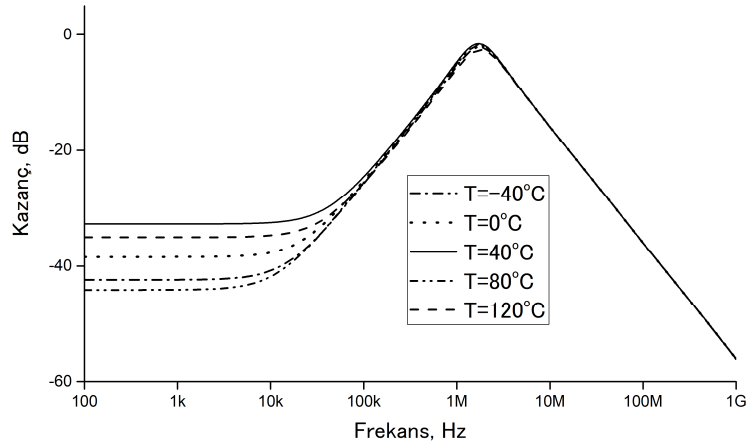
$R=1 \text{ k}\Omega$, $C=100 \text{ pF}$ ve $L=100 \text{ }\mu\text{H}$ alınarak, simülasyon ve ideal bant geçiren süzgecin çıkış işaretinin zamana göre değişimi Şekil 2.10'da verilmiştir. Şekil 2.10'daki simülasyonda 140 mV tepe değerine sahip ve yaklaşık 1.59 MHz de bir gerilim işareti bant geçiren süzgecin girişine uygulanmıştır. Uygulanan tepe değerli sinüs işaretine göre toplam harmonik bozulma (THD) değişimi Şekil 2.11'de rezonans frekansında ($f \cong 1.59 \text{ MHz}$) verilmiştir. Buna ek olarak, hızlı Fourier dönüşümü (FFT) grafiği Şekil 2.12'de verilmiştir. Şekil 2.5'te verilen gerilim modlu bant geçiren örnek süzgeç devresinin frekansa göre giriş ve ilgili çıkış gürültüsü Şekil 2.13'te verilmiştir.



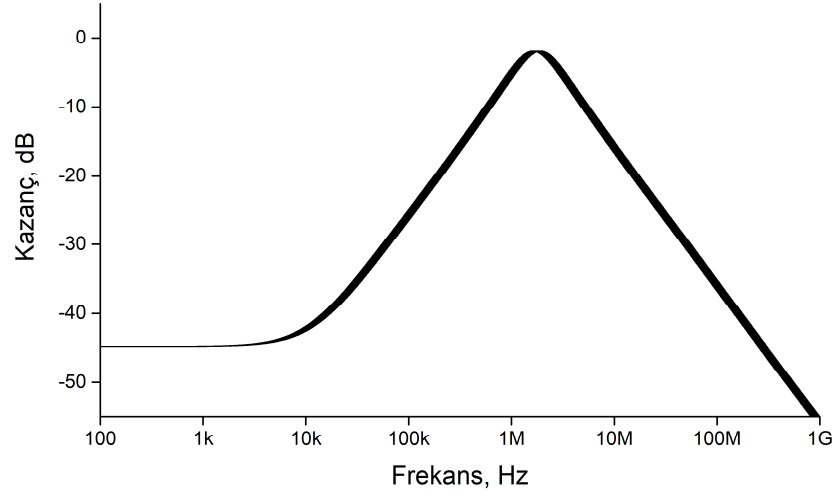
Şekil 2.6: Bant geçiren süzgeç devresinin frekansa göre kazanç grafiği



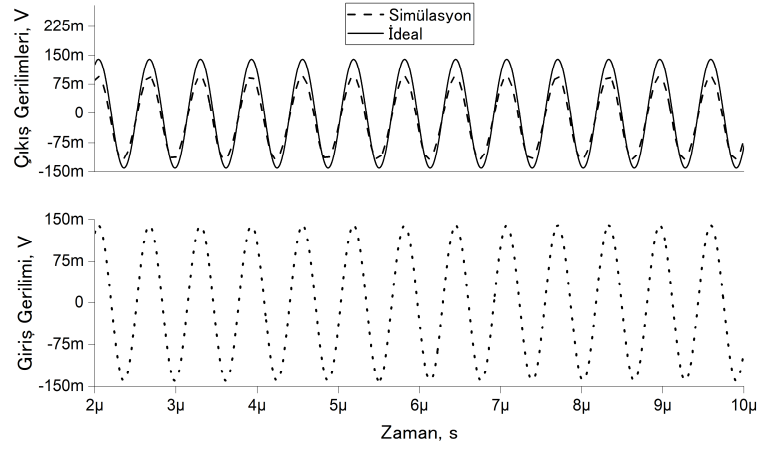
Şekil 2.7: Bant geçiren süzgeç devresinin çeşitli simetrik DC besleme gerilimleri değiştirilerek elde edilen frekansa göre kazanç değişimi



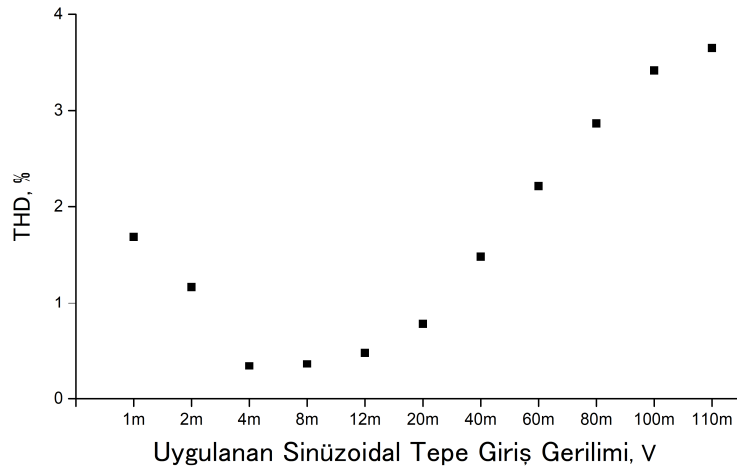
Şekil 2.8: Bant geçiren süzgeç uygulama devresinin sıcaklık analizi



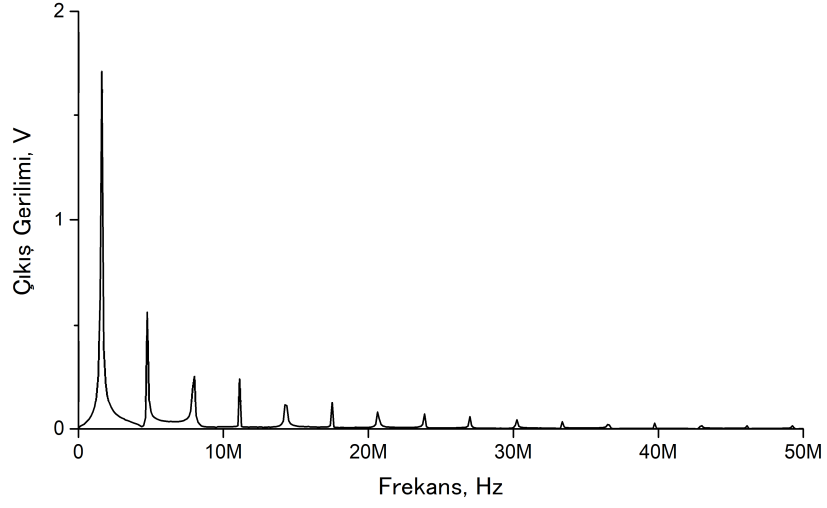
Şekil 2.9: Bant geçiren süzgecin kapasitör değerlerinin % 10 değiştirilmesiyle elde edilen Monte Carlo analizi



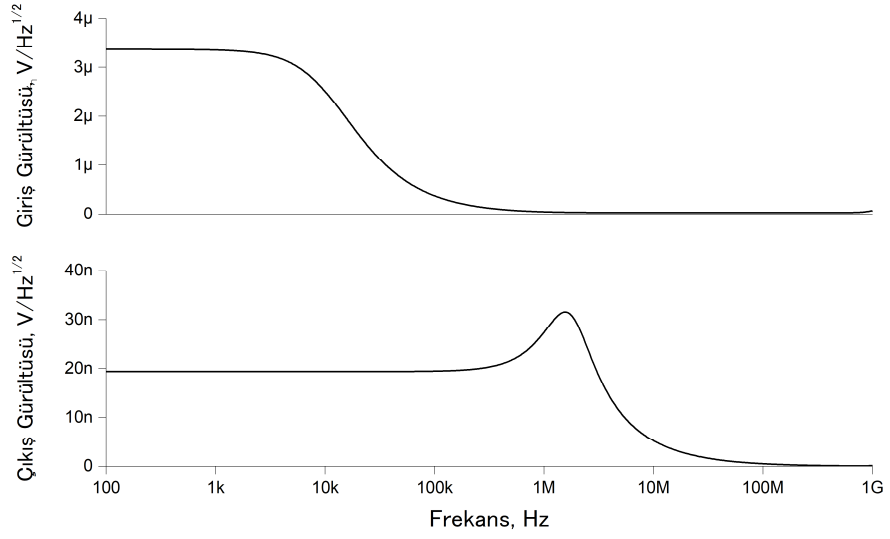
Şekil 2.10: Bant geçiren süzgeç uygulama devresinin zamana göre giriş ve çıkış gerilimlerinin değişimi



Şekil 2.11: Bant geçiren süzgeç uygulama devresinin girişine uygulanan sinüs gerilim sinyaline göre toplam harmonik bozulma değişimi



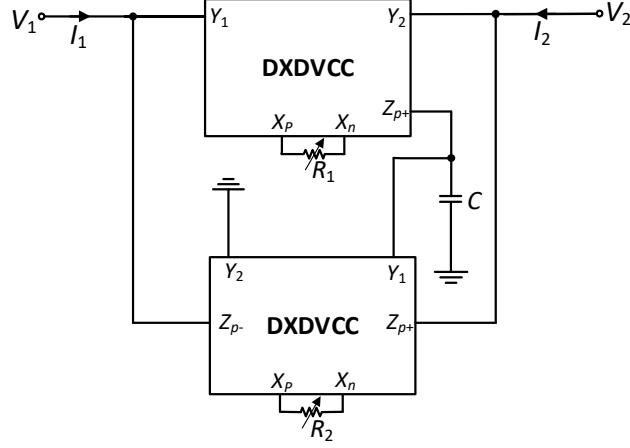
Şekil 2.12: Bant geçiren süzgeç uygulama devresi için Fourier dönüşümü



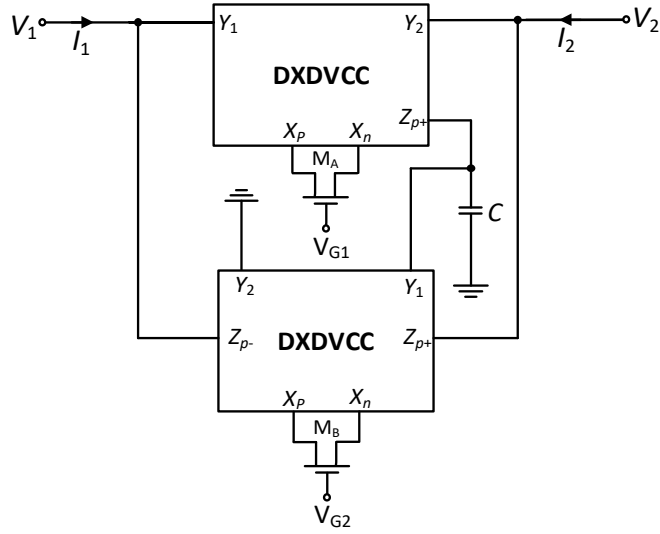
Şekil 2.13: Bant geçiren süzgeç uygulama devresi için gürültü analizi

3. TÜRETİLEN KAYIPSSIZ YÜZEN SENTETİK BOBİN DEVRESİ

K. Pal tarafından önerilen devreden (Pal 1989) türetilen yüzen bobin devresi Şekil 3.1’de gösterilmiştir.



Şekil 3.1 (a)



Şekil 3.1 (b)

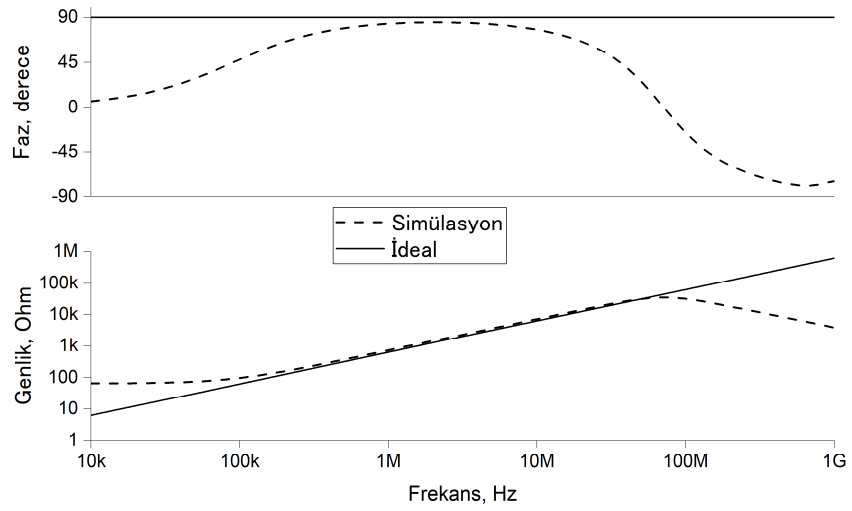
Şekil 3.1: K. Pal tarafından önerilen devreden türetilen yüzen bobin devresinin: a) Değişken direnç, b) MOS transistör kullanılarak tasarımı

Şekil 3.1(a)’daki devre aşağıdaki matris denklemiyle ifade edilebilir:

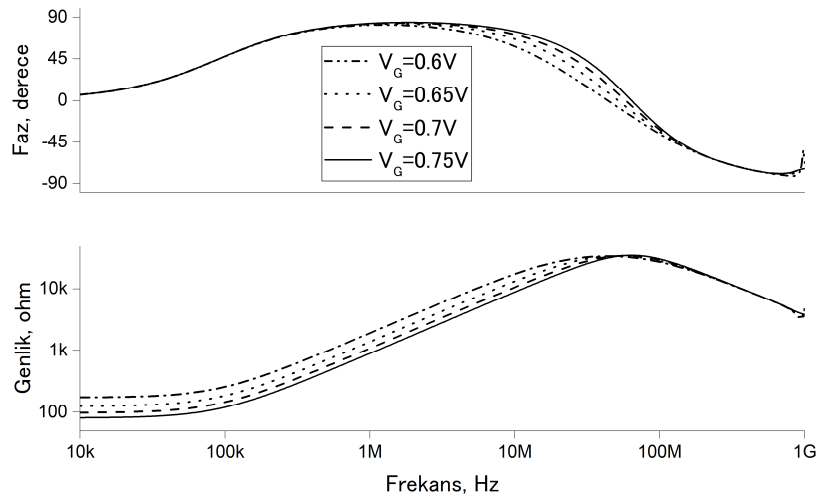
$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \frac{4}{sCR_1R_2} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \frac{1}{sL_{es}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (3.1)$$

Denklem (3.1)’de $L_{es} = CR_1R_2/4$ tür. Şekil 3.1(b)’deki devre Şekil 3.1(a)’daki devreye boyutları $1.3 \mu\text{m}/0.52 \mu\text{m}$ olan ve lineer bölgede çalışan iki adet NMOS

transistörün (M_A ve M_B) iki direncin (R_1 ve R_2) yerine konulmasıyla elde edilmiştir. Her iki NMOS transistörün gövdesi V_{SS} 'te bağlanmıştır. Şekil 3.1(a)'daki devrede $R_1=R_2=2\text{ k}\Omega$ ve $C=100\text{ pF}$ bir örnek olması açısından seçilmiştir. Böylece $L_{eş}=100\text{ }\mu\text{H}$ olarak bulunmuştur. Şekil 3.2'deki grafik, iki adet yüzen akım kaynağının hem Şekil 3.1(a)'daki hem de ideal bir bobine uygulanması sonucunda frekansa göre empedansın faz ve genlik değişimini gösterir. Şekil 3.3'teki grafik, iki adet yüzen akım kaynağının hem Şekil 3.1(b)'deki hem de ideal bir bobine uygulanması sonucunda frekansa göre empedansın faz ve genlik değişimini gösterir. Ayrıca, Şekil 3.3'teki grafikte $C=100\text{ pF}$ ve $V_{G1}=V_{G2}=V_G$ olarak seçilmiş olup bu kontrol gerilimleri 0.6 V 'tan 0.75 V 'ta kadar 0.05 V 'luk artışla değiştirilmiştir.



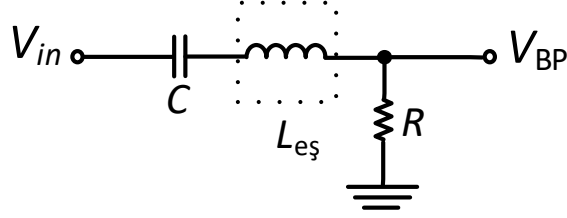
Şekil 3.2: Değişken direnç kullanılarak türetilen yüzen bobin devresinin simülasyon ve ideal faz ve genlik cevabı



Şekil 3.3: MOS transistör kullanılarak türetilen yüzen bobin devresinde, farklı kontrol gerilimleri verildiğinde faz ve genliğin frekansa göre değişimleri

Yüzen Sentetik Bobin Devresinin Bant Geçiren Süzgeç Uygulaması

Yüzen bobinin uygulaması olarak tasarlanan bant geçiren süzgeç Şekil 3.4'te gösterilmiştir.



Şekil 3.4: Yüzen bobin devresinin bant geçiren süzgeç uygulaması

Şekil 3.4'teki gerilim modlu bant geçiren süzgeç devresinin transfer fonksiyonu aşağıda verilmiştir.

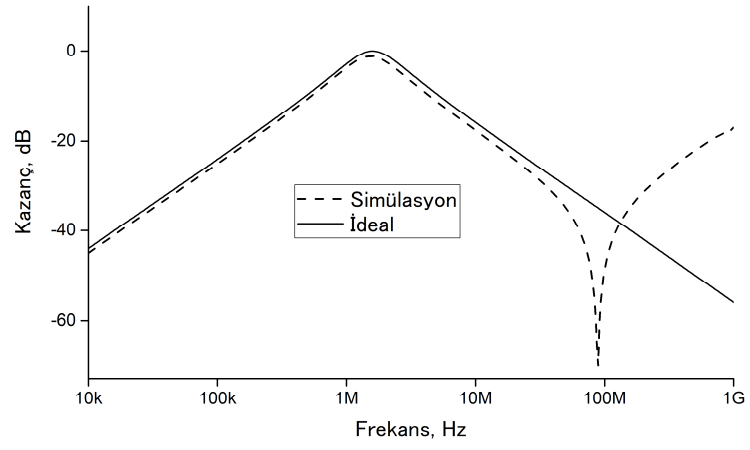
$$H(s) = \frac{V_{BP}}{V_{in}} = \frac{s \frac{R}{L}}{s^2 + s \frac{R}{L} + \frac{1}{CL}} \quad (3.2)$$

Denklem (3.2)'den f_o ve Q sırasıyla aşağıdaki şekilde hesaplanır:

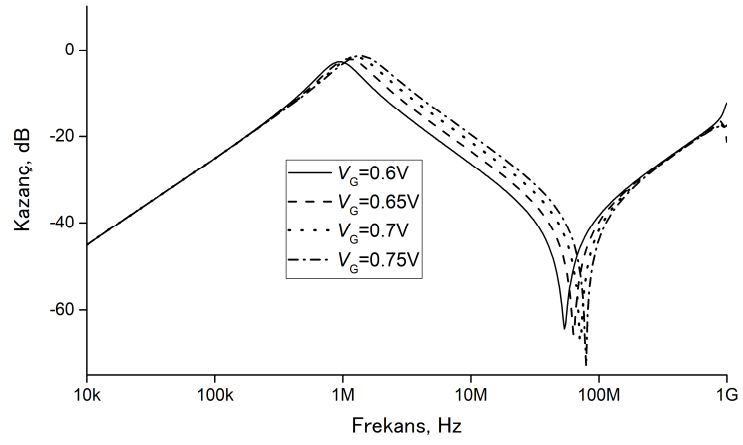
$$f_o = \frac{1}{2\pi} \frac{1}{\sqrt{CL}} \quad (3.3)$$

$$Q = \frac{1}{R} \sqrt{\frac{L}{C}} \quad (3.4)$$

Şekil 3.4'te verilen gerilim modlu bant geçiren süzgeç devresinin pasif eleman değerleri $R=1 \text{ k}\Omega$, $C=100 \text{ pF}$ ve $L_{es}=100 \text{ }\mu\text{H}$ olarak seçilmiştir. Böylece, $f_o \cong 1.59 \text{ MHz}$ ve $Q=1$ olarak hesaplanmıştır. Bu pasif eleman değerleri kullanılarak, simülasyon ve ideal bant geçiren süzgecin frekansa göre değişimi Şekil 3.5'te verilmiştir. Aynı şekilde, L yerine Şekil 3.1(b)'deki devre kullanılmış ve $C=100 \text{ pF}$ seçilmiştir. $V_{G1}=V_{G2}=V_G$ kontrol gerilimlerinin 0.6 V dan 0.75 V a kadar 0.05 V basamaklarla değiştirilmesiyle elde edilen bant geçiren süzgeç uygulamasının frekansa göre kazanç değişimi grafiği Şekil 3.6'da verilen grafik elde edilmiştir.



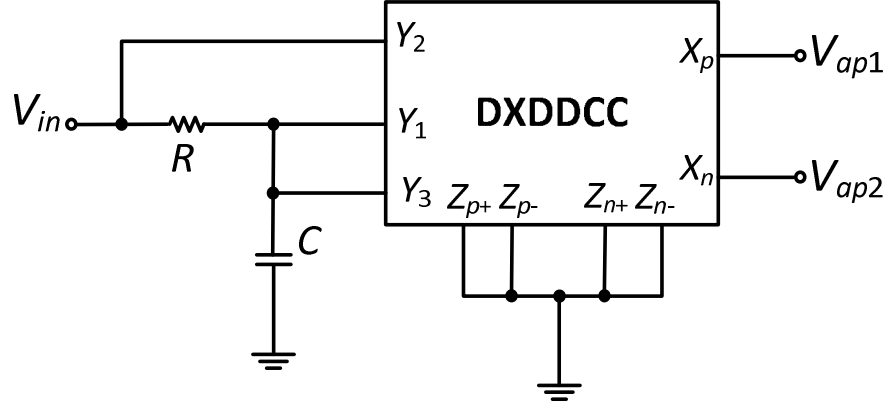
Şekil 3.5: Değişken direnç kullanılarak tasarlanan bant geçiren süzgecin simülasyon ve ideal kazanç cevabı



Şekil 3.6: Değişken direnç yerine MOS transistör kullanılarak tasarlanan bant geçiren süzgecin kontrol gerilimleri değiştirilerek elde edilen frekansa göre kazanç değişimi

4. DXDDCC TABANLI TÜM GEÇİREN SÜZGEÇ DEVRESİ

A. Toker ve S. Ozoguz tarafından önerilen devreden (Toker ve Ozoguz 2004) türetilen tüm geçiren süzgeç devresi Şekil 4.1’de gösterilmiştir.



Şekil 4.1: A. Toker ve S. Ozoguz tarafından önerilen devreden türetilen tüm geçiren süzgeç devresi

Şekil 4.1’deki birinci dereceden gerilim modlu tüm geçiren süzgeç devresinin transfer fonksiyonları aşağıda verilmiştir:

$$\frac{V_{ap1}}{V_{in}} = \frac{1-sCR}{1+sCR} \quad (4.1)$$

$$\frac{V_{ap2}}{V_{in}} = -\frac{1-sCR}{1+sCR} \quad (4.2)$$

Denklem (4.1) ve (4.2) deki kutup frekansı $f_o=1/(2\pi CR)$ dir. Şekil 4.1’deki birinci dereceden gerilim modlu tüm geçiren süzgeç devresinin faz açıları aşağıda verilmiştir:

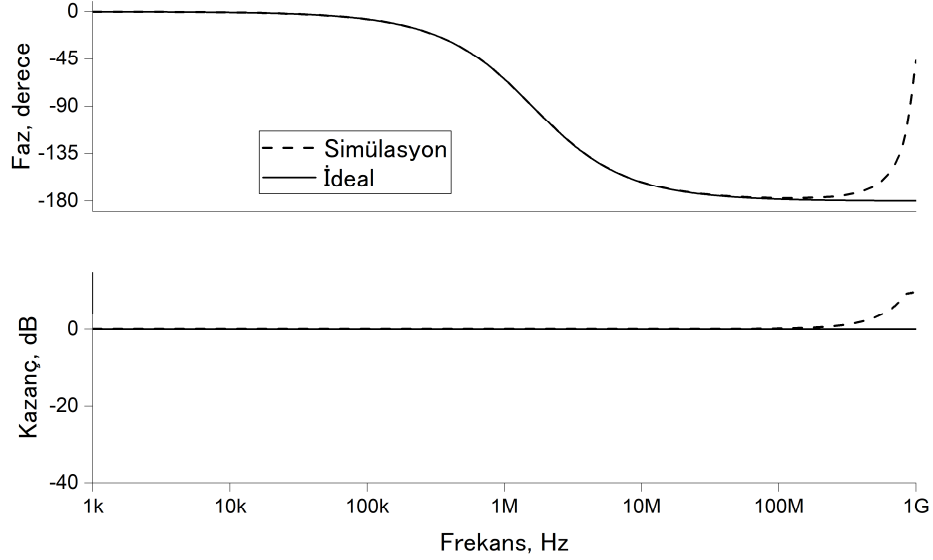
$$\varphi_1(\omega) = -2 \text{Arctan}(\omega CR) \quad (4.3)$$

$$\varphi_2(\omega) = \pi - 2 \text{Arctan}(\omega CR) \quad (4.4)$$

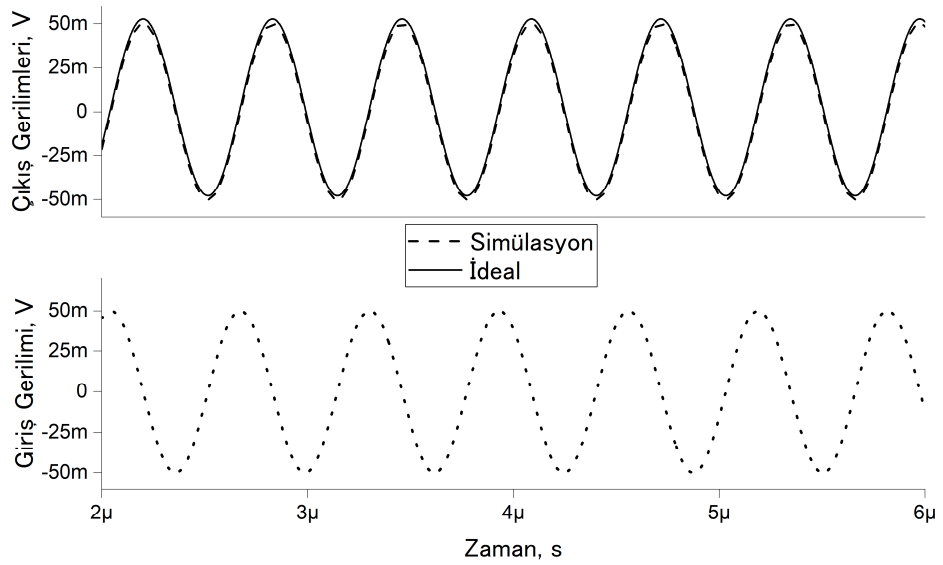
Frekans 0’dan sonsuza giderken, Denklem (4.3)’teki faz açısı 0 dereceden -180 dereceye gider. Kutup frekansı f_o ’da faz açısı -90 derecedir. Frekans 0’dan sonsuza giderken, Denklem (4.4)’teki faz açısı 180 dereceden 0 dereceye gider. Kutup frekansı f_o ’da faz açısı 90 derecedir.

Şekil 4.1’deki devrede $R=1 \text{ k}\Omega$ ve $C=100 \text{ pF}$ olarak alınmış ve bunun sonucunda kutup frekansı yaklaşık olarak 1.59 MHz hesaplanmıştır. Şekil 4.1’deki devrenin evirmeyen transfer fonksiyonunun simülasyon ve ideal faz ve kazanç grafikleri Şekil 4.2’de

frekansa göre verilmiştir. Şekil 4.1’deki devrede girişe 50 mV tepe değerinde ve kutup frekansında sinüs gerilim giriş işareti uygulanmıştır. Bunun sonucunda Şekil 4.3’teki grafikte giriş işaretiyle beraber simülasyon ve ideal çıkış gerilimleri verilmiştir.



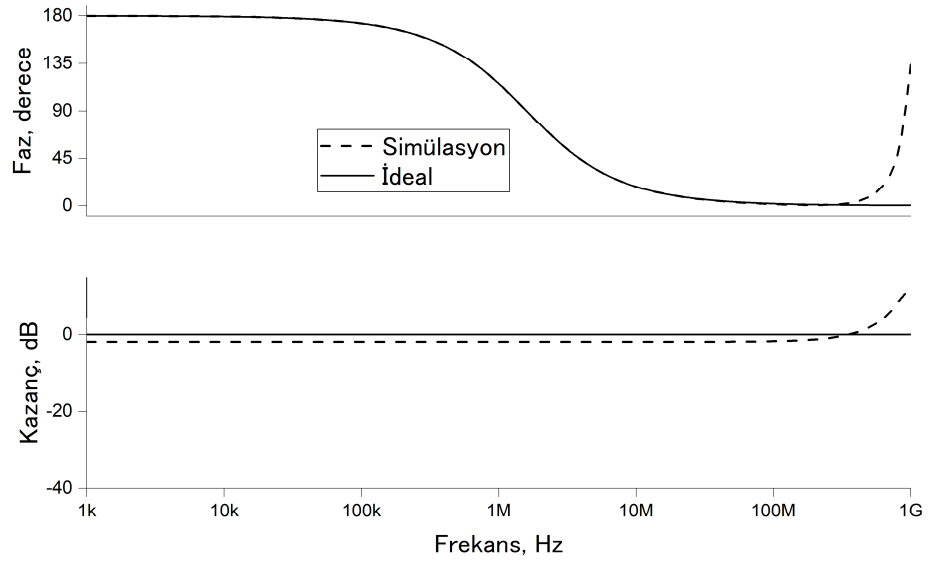
Şekil 4.2: Tüm geçiren süzgeç devresinin evirmeyen simülasyon ve ideal faz ve kazanç cevapları



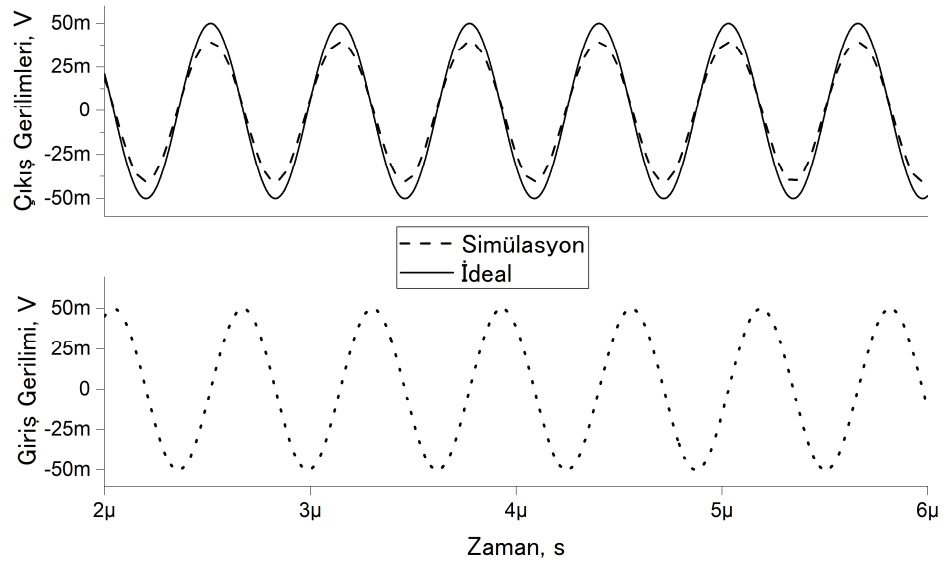
Şekil 4.3: Tüm geçiren süzgeç devresinin girişine 50 mV tepe gerilimi sinüzoidal giriş uygulanarak elde edilen giriş ve ilgili çıkış cevapları (evirmeyen transfer fonksiyonu için)

Şekil 4.1’deki devrenin eviren transfer fonksiyonunun simülasyon ve ideal faz ve kazanç grafikleri Şekil 4.4’te frekansa göre verilmiştir. Şekil 4.1’deki devrede girişe 50 mV tepe değerinde ve kutup frekansında sinüs gerilim giriş işareti uygulanmıştır.

Bunun sonucunda Şekil 4.5'teki grafikte giriş işaretiyle beraber simülasyon ve ideal çıkış gerilimleri verilmiştir.



Şekil 4.4: Tüm geçiren süzgecin eviren simülasyon ve ideal faz ve kazanç cevapları



Şekil 4.5: Tüm geçiren süzgecin girişine 50 mV tepe gerilimi sinüzoidal giriş uygulanarak elde edilen giriş ve ilgili çıkış cevapları(eviren transfer fonksiyonu için)

5. SONUÇ VE ÖNERİLER

DDCC yapısından türetilen, dört adet çıkış ve beş adet giriş olmak üzere dokuz terminalli aktif bir devre elemanı olan DXDDCC elemanı ve DXDDCC tabanlı devreler incelenmiştir. DXDDCC'nin Y_1 veya Y_3 uçları topraklanarak DXDVCC elde edilebilmektedir. Elemanın frekansa göre ideal olmayan DC gerilim ve akım kazançları ile parazit empedans değerleri hesaplanmıştır. Elemanın MOS transistor tabanlı içyapısı kullanılarak bir adet tek ucu topraklı sentetik bobin devresi tasarlanmış, bir adet yüzen bobin devresi de türetilmiştir. Sentetik bobin devresinin bir uygulaması olarak ikinci dereceden gerilim modlu bant geçiren bir süzgeç devresi verilmiştir. Yine DXDDCC elemanının MOS transistor tabanlı içyapısı kullanılarak diferansiyel fark yükselteç (DDA) tabanlı bir çıkışlı bir adet birinci dereceden gerilim modlu tüm geçiren devresinden türetilen DXDDCC tabanlı iki çıkışlı bir devre verilmiştir. Tüm devrelerin çeşitli frekans ve zaman ortamı analizleri yapılmıştır. Bir ucu topraklı sentetik bobinden elde edilen bant geçiren süzgeç devresinin güç tüketimi 4.62 mW, yüzen sentetik bobinden elde edilen bant geçiren süzgeç devresinin güç tüketimi 8.54 mW ve tüm geçiren süzgeç devresinin güç tüketimi 4.27 mW olarak SPICE tarafından hesaplanmıştır. Bu tezde sunulan ve türetilen devrelerin kontrol mühendisliği, işaret işleme, telekomünikasyon, vb. alanlarda kullanılması beklenmektedir.

6. KAYNAKLAR

Abaci, A. and Yuce, E., “Modified DVCC based quadrature oscillator and lossless grounded inductor simulator using grounded capacitor(s)”, *International Journal of Electronics and Communications*, 76, 86-96, (2017).

Abaci, A. and Yuce, E., “Single DDCC based new immittance function simulators employing only grounded passive elements and their applications”, *Microelectronics Journal*, 83, 94-103, (2019).

Abaci, A. and Yuce, E., “Voltage-mode first-order universal filter realizations based on subtractors”, *International Journal of Electronics and Communications*, 90, 140-146, (2018).

Arslanalp, R., Yuce, E. and Tola, A. T., “Low-component count BJT technology-based current controlled tunable resistors and their applications”, *IET Circuits, Devices & Systems*, 7 (1), 21-30, (2013).

Awad, I. A. and Soliman, A. M., “Inverting second generation current conveyors: the missing building blocks, CMOS realizations and applications”, *International Journal of Electronics*, 86 (4), 413-432, (1999).

Beg, P., “Tunable first-order resistorless all-pass filter with low output impedance”, *The Scientific World Journal*, 2014, (2014).

Bhushan, M. and Newcomb, R. W., “Grounding of capacitors in integrated circuits”, *Electronics Letters*, 3 (4), 148-149, (1967).

Chaturvedi B. and Mohan, J., “Single DV-DXCCII based voltage controlled first order all-pass filter with inverting and non-inverting responses”, *Iranian Journal of Electrical & Electronic Engineering*, 11 (4), 301-309, (2015).

Chen, H. P. and Wu, K. H., “Grounded-capacitor first-order filter using minimum components”, *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, 89 (12), 3730-3731, (2006).

Chen, H., Huang, K. and Huang, P., “DVCC-based first-order filter with grounded capacitor”, *International Journal of Information and Electronics Engineering*, 2 (1), 50-54, (2012).

Chiu, W., Liu, S. I., Tsao, H. W. and Chen, J. J., “CMOS differential difference current conveyors and their applications”, *IEEE Proceedings Circuits Devices and Systems*, 143, 91-96, (1996).

Dogan, M. and Yuce, E., “CFOA based a new grounded inductor simulator and its applications”, *Microelectronics Journal*, 90, 297-305, (2019).

Elwan, H. O. and Soliman, A. M., “Novel CMOS differential voltage current conveyor and its applications”, *IEE Proceedings-Circuits, Devices and Systems*, 144 (3), 195-200 (1997).

Fabre, A. and Barthelemy, H., “Composite second-generation current conveyor with reduced parasitic resistance”, *Electronics Letters*, 30 (5), 377-378, (1994).

Fabre, A., Saaid, O., & Barthelemy, H., “On the frequency limitations of the circuits based on second generation current conveyors”, *Analog Integrated Circuits and Signal Processing*, 7(2), 113-129, (1995).

Ferri, G. and Guerrini, N. C., *Low voltage, low power CMOS current conveyors*, Springer, (2003).

Ferri, G., Guerrini, N. C. and Diquai, M., “CCII-based floating inductance simulator with compensated series resistance”, *Electronics Letters*, 39 (22), 1560-1562, (2003).

Hamad, A. R. and Ibrahim, M. A., “Grounded generalized impedance converter based on differential voltage current conveyor (DVCC) and its applications”, *ZANCO Journal of Pure and Applied Sciences*, 29 (3), 118-127, (2017).

Hornig, J.-W., “DVCCs based high input impedance voltage-mode first-order allpass, highpass and lowpass filters employing grounded capacitor and resistor”, *Radioengineering*, 19 (4), 653-656, (2010).

Hornig, J.-W., “High input impedance first-order allpass, highpass and lowpass filters with grounded capacitor using single DVCC”, *Indian Journal of Engineering & Materials Sciences*, 17 (3), 175-178, (2010).

Hornig, J.-W., “Lossless inductance simulation and voltage-mode universal biquadratic filter with one input and five outputs using DVCCs”, *Analog Integrated Circuits and Signal Processing*, 62 (3), 407-413, (2010).

Ibrahim, M. A., Kuntman, H. and Cicekoglu, O., “First-order all-pass filter canonical in the number of resistors and capacitors employing a single DDCC”, *Circuits Systems and Signal Processing*, 22 (5), 525-536, (2003).

Ibrahim, M. A., Minaei, S. and Yuce, E., “All-pass sections with high gain opportunity”, *Radioengineering*, 20 (1), 3-9, (2011).

Ibrahim, M. A., Minaei, S. and Yuce, E., “All-pass sections with rich cascadability and IC realization suitability”, *International Journal of Circuit Theory and Applications*, 40 (5), 477-488, (2012).

Ibrahim, M. A., Minaei, S., Yuce, E., Herencsar, N. and Koton, J., “Lossy/lossless floating/grounded inductance simulation using one DDCC”, *Radioengineering*, 21 (1), 3-10, (2012).

Incekaraoglu, M. and Cam, U., “Realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor”, *Analog Integrated Circuits and Signal Processing*, 43 (1), 101-104, (2005).

Kacar, F., Yesil, A., “Novel grounded parallel inductance simulators realization using a minimum number of active and passive components”, *Microelectronics Journal*, 41 (10), 632-638, (2010).

Kumar, A., Kumar Kushwaha, A. and Paul, S. K., “DXCCII-based first order voltage-mode all-pass filter”, *Advances in Power Systems and Energy Management*, Springer Singapore, 709-717, (2018).

Maheshwari, S., “A canonical voltage-controlled VM-APS with a grounded capacitor”, *Circuits Systems and Signal Processing*, 27 (1), 123-132, (2008).

Maheshwari, S., “High input impedance VM-APSs with grounded passive elements”, *IET Circuits Devices and Systems*, 1 (1), 72-78, (2007).

Maheshwari, S., “High input impedance voltage-mode first-order all-pass sections”, *International Journal of Circuit Theory and Applications*, 36 (4), 511-522, (2008).

Maundy, B., Gift, S. and Aronhime, P., “Practical voltage/current-controlled grounded resistor with dynamic range extension”, *IET Circuits, Devices & Systems*, 2 (2), 201-206, (2008).

Metin, B., “Supplementary inductance simulator topologies employing single DXCCII”, *Radioengineering*, 20 (3), 614-618, (2011).

Metin, B., Pal, K. and Cicekoglu, O., “All-pass filters using DDCC – and MOSFET-based electronic resistor”, *International Journal of Circuit Theory and Applications*, 39 (8), 881–891, (2011).

Minaei, S. and Yuce, E., “A simple CMOS-based inductor simulator and frequency performance improvement techniques”, *International Journal of Electronics and Communications*, 66 (11), 884-891, (2012).

Minaei, S. and Yuce, E., "Unity/variable-gain voltage-mode/current-mode first-order all-pass filters using single dual-X second-generation current conveyor", *IETE Journal of Research*, 56 (6), 305-312, (2010).

Minaei, S., Yuce, E., "Commercially available active device based grounded inductor simulator and universal filter with improved low frequency performances", *Circuits, Systems and Computers*, 26 (04), 1750052, (2017).

Minaei, S., Yuce, E., "Novel voltage-mode all-pass filter based on using DVCCs", *Circuits Systems and Signal Processing*, 29 (3), 391-402, (2010).

Myderrizi, I., Minaei, S. and Yuce, E., "DXCCII-based grounded inductance simulators and filter applications", *Microelectronics Journal*, 42 (9), 1074-1081, (2011).

Pal, K., "Modified current conveyors and their applications", *Microelectronics Journal*, 20 (4), 37-40, (1989).

Pandey, R. and Gupta, M., "FGMOS based voltage-controlled grounded resistor", *Radioengineering*, 19 (3), 455-459, (2010).

Saaïd, O. and Fabre, A., "Class AB current-controlled resistor for high performance current-mode applications", *Electronics Letters*, 32 (1), 4-5, (1996).

Sackinger, E., and Guggenbuhl, W., "A versatile building block: the CMOS differential difference amplifier," *IEEE Journal of Solid-State Circuits*, 22 (2), 287-294, (1987).

Sedra, A. S. and Smith, K., "A second-generation current conveyor and its applications", *IEEE Transactions on Circuit Theory*, 17 (1), 132-134, (1970).

Senani, R. and Bhaskar, D. R., "Comment: Practical voltage/current-controlled grounded resistor with dynamic range extension", *IET Circuits, Devices & Systems*, 2 (5), 465-466, (2008).

Senani, R., Bhaskar, D. and Singh, A., Current conveyors: Variants, applications and hardware implementations, Springer International Publishing, (2015).

Smith, K. C. and Sedra, A., "The current conveyor-A new circuit building block", *Proceedings of the IEEE*, 56 (8), 1368-1369, (1968).

Soliman, A. M., "On the realization of floating inductors", *Nature and Science*, 8 (5), 167-180, (2010).

Toker, A. and Ozoguz, S., "Novel all-pass filter section using differential difference amplifier", *International Journal of Electronics and Communications*, 58 (2), 153-155, (2004).

Toumazou, C., Lidgey, F. J. and Haigh D. G., Analog IC design: the current-mode approach, ISBN: 978-0863412974 London: Peter Peregrinus, (1993).

Wang, Z., "2-MOSFET transresistor with extremely low distortion for output reaching supply voltages", *Electronics Letters*, 26 (13), 951-952, (1990).

Wang, Z., "Current-controlled linear MOS earthed and floating resistors and their application," *IEE Proceedings G Circuits, Devices and Systems*, 137 (6), 479-481, (1990).

Wang, Z., "Novel voltage-controlled grounded resistor", *Electronics Letters*, 26 (20), 1711-1712, (1990).

Wilson, B., "Recent developments in current conveyors and current-mode circuits", *IEE Proceedings-G Circuits, Devices and Systems*, 137, 63-77, (1990).

Wilson, B., "Tutorial review Trends in current conveyor and current-mode amplifier design", *International Journal of Electronics*, 73 (3), 573-583, (1992).

Yamacli, S., and Hakan Kuntman. "A new active circuit building block: dual-X differential difference current conveyor (DXDDCC)", *Proceedings of the IEEE*

12th Signal Processing and Communications Applications Conference, 2004., 383-386, (2004).

Yesil, A. and Kacar, F., “New DXCCII-based grounded series inductance simulator topologies”, *IU-JEEE*, 14 (2), 1785-1789, (2014).

Yuce, E, Tokat, S. and Yucel, F. “A new wideband electronically tunable grounded resistor employing only three MOS transistors”, *Turkish Journal of Electrical Engineering & Computer Sciences*, 24 (4), 2442-2453, (2016).

Yuce, E. and Minaei, S., “Novel floating simulated inductors with wider operating-frequency ranges”, *Microelectronics Journal*, 40 (6), 928-938, (2009).

Yuce, E. and Minaei, S., “On the realization of simulated inductors with reduced parasitic impedance effects”, *Circuits, Systems and Signal Processing*, 28 (3), 451-465, (2009).

Yuce, E. and Minaei, S., “Universal current-mode filters and parasitic impedance effects on the filter performances”, *International Journal of Circuit Theory and Applications*, 36 (2) 161-171, (2008).

Yuce, E. Minaei, S. and Herencsar, N., “Grounded voltage controlled positive resistor with ultra low power consumption”, *Elektronika Ir Elektrotehnika*, 20 (7), 45-50, (2014).

Yuce, E., “A novel floating simulation topology composed of only grounded passive components”, *International Journal of Electronics*, 97 (3), 249-262, (2010).

Yuce, E., “A single-input multiple-output voltage-mode second-order universal filter using only grounded passive components”, *Indian Journal of Engineering & Material Sciences*, 24 (2), 97-106, (2017).

Yuce, E., “Comment on realization of series and parallel R-L and C-D impedances using single differential voltage current conveyor”, *Analog Integrated Circuits and Signal Processing*, 49 (1), 91-92, (2006).

Yuce, E., “Grounded inductor simulators with improved low frequency performances”, *IEEE Transactions on Instrumentation and Measurement*, 57 (5), 1079-1084, (2008).

Yuce, E., “Negative impedance converter with reduced nonideal gain and parasitic impedance effects”, *IEEE Transactions on Circuits and Systems I: Regular Papers*, 55 (1), 276-283, (2008).

Yuce, E., “New low component count floating inductor simulators consisting of a single DDCC”, *Analog Integrated Circuits and Signal Processing*, 58 (1), 61-66, (2009).

Yuce, E., Minaei, S. and Alpaslan, H., “Single voltage controlled CMOS grounded resistors and their application to video filter,” *Indian Journal of Engineering & Materials Sciences*, 21, 501-509, (2014).

Yuce, E., Tokat, S. and Alpaslan, H., “Grounded capacitor-based new floating inductor simulators and a stability test”, *Turkish Journal of Electrical Engineering & Computer Sciences*, 23, 2138-2149, (2015).

Yuce, Y., Minaei, S. and Alpaslan, H., “Novel CMOS technology-based linear grounded voltage controlled resistor”, *Journal of Circuits, Systems, and Computers*, 20 (3), 447-455, (2011).

Yucel, F. and Yuce, E., “A new electronically fine tunable grounded voltage controlled positive resistor”, *IEEE Transactions on Circuits and Systems-Part-II: Express Briefs*, 65 (4), 451-455, (2018).

Zeki A. and Toker A., “The dual-X current conveyor (DXCCII): a new active device for tunable continuous-time filters”, *International Journal of Electronics*, 89 (12), 913–23, (2002).

Zeki, A. and Toker, A., “DXCCII-based tunable gyrator”, *International Journal of Electronics and Communications*, 59 (1) 59-62, (2005).

7. ÖZGEÇMİŞ

- Adı Soyadı : MELTEM BALABAN
- Doğum Yeri ve Tarihi : Kayseri, 8/11/1968
- Lisans Üniversite : Orta Doğu Teknik Üniversitesi – Mühendislik Fakültesi – Bilgisayar Mühendisliği Bölümü [1986 – 1990]
- Y. Lisans Üniversite : Pamukkale Üniversitesi-Fen Bilimleri Enstitüsü-Elektrik, Elektronik Mühendisliği Bölümü [2014-]
- Elektronik posta : mbalaban@pau.edu.tr
- İletişim Adresi : Pamukkale Üniversitesi Teknoloji Fakültesi
Kınıklı/Denizli
- Yabancı diller : İngilizce, İtalyanca
- Yayın Listesi :**

1. Kitap Bölümleri:

- Nanometroloji, *Nanoteknoloji 1 Nanoteknolojinin Temelleri*, ISBN 978-975-6992-80-7, (sayfa 47-58), (2018), Bilal Ofset, Denizli
- Elektronik Uygulamaları, *Nanoteknoloji 2 Karakterizasyon ve Uygulamalar*, ISBN 978-975-6992-81-4, (sayfa 145-156), (2018), Bilal Ofset, Denizli
- Askeri Uygulamalar, *Nanoteknoloji 2 Karakterizasyon ve Uygulamalar*, ISBN 978-975-6992-81-4, (sayfa 204-215), (2018), Bilal Ofset, Denizli

- Nanometrology, *Nanotechnology 1 Fundamentals of Nanotechnology*, ISBN 978-975-6992-77-7, 47-57, (2018), Bilal Ofset, Denizli
- Electronics Applications, *Nanotechnology 2 Characterization and Applications*, ISBN 978-975-6992-78-4, 144-156, (2018), Bilal Ofset, Denizli
- Military Applications, *Nanotechnology 2 Characterization and Applications*, ISBN 978-975-6992-78-4, 206-217, (2018), Bilal Ofset, Denizli

Seminer/Konferans Listesi

1. Meltem Balaban, “Strategic Management Information Systems-Pamukkale University Example“, Erasmus+ Seminar, Petroleum-Gas University of Ploiesti, 2015

Uzman/arařtırmacı olarak görev aldıđı projeler:

1. Pamukkale Üniversitesi Stratejik Yönetim Bilgi Sistemi
2. UNINANO (Universal Nanotechnology Skills Creation and Motivation Development), Erasmus+ Project No: 2016-1-TR01-KA203-034520, Denizli, TURKEY
3. ADR (E-Learning and Web Applications for ADR Driver Training), Erasmus+ Project No: 2017-1-TR01-KA202-45935, Denizli, TURKEY