

**T.C.
PAMUKKALE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
FİZİK ANABİLİM DALI**

**T CAR YARI- İTKEN KARAKTERİSTİKLERİNİN
SİMÜLYASYONU VE DENEYSEL ANALİZLERİNİN
KARILAŞTIRILMASI**

YÜKSEK LİSANS TEZİ

ZEKERİYA MEHMET YÜKSEL

DENİZLİ, TÜRKİYE - 2014

**T.C.
PAMUKKALE ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
FİZİK ANABİLİM DALI**



**TİCARİ YARI-İLETKEN KARAKTERİSTİKLERİNİN
SİMÜLASYONU VE DENEYSEL ANALİZLERİNİN
KARŞILAŞTIRILMASI**

YÜKSEK LİSANS TEZİ

ZEKERİYA MEHMET YÜKSEL

DENİZLİ, AYRILIK - 2014

KABUL VE ONAY SAYFASI

Zekeriya Mehmet YÜKSEL tarafından hazırlanan “Ticari Yarı-İletken Karakteristiklerinin Simülasyonu ve Deneysel Analizlerinin Karşılaştırılması” adlı tez çalışmasının savunma sınavı 18.08.2014 tarihinde yapılmış olup aşağıda verilen jüri tarafından oy çokluğu ile Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Fizik Anabilim Dalı Yüksek Lisans Tezi olarak kabul edilmiştir.

Jüri Üyeleri

İmza

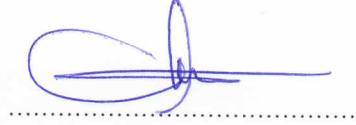
Danışman
Öğr. Gr. Dr. Tayfun DEMİRTÜRK



Jüri Üyesi
Prof. Dr. Orhan KARABULUT
Pamukkale Üniversitesi.



Jüri Üyesi
Doç. Dr. Metin AK
Pamukkale Üniversitesi.



Pamukkale Üniversitesi Fen Bilimleri Enstitüsü Yönetim Kurulu'nun
28/08/2014 tarih ve ...35/14... sayılı kararıyla onaylanmıştır.



Prof. Dr. Orhan KARABULUT

Fen Bilimleri Enstitüsü Müdürü

Bu tezin tasarımı, hazırlanması, yürütülmesi, arařtırmalarının yapılması ve bulgularının analizlerinde bilimsel etięe ve akademik kurallara özenle riayet edildiđini; bu alıřmanın dođrudan birincil ürünü olmayan bulguların, verilerin ve materyallerin bilimsel etięe uygun olarak kaynak gösterildiđini ve alıntı yapılan alıřmalara atfedildiđine beyan ederim.



ZEKERİYA MEHMET YÜKSEL

ÖZET

**T CAR YARI- LETKEN KARAKTER ST KLER N N S MÜLASYONU
VE DENEYSEL ANAL ZLER N N KAR İLA TIRILMASI
YÜKSEK L SANS TEZ
ZEKER YA MEHMET YÜKSEL
PAMUKKALE ÜN VERS TES FEN B L MLER ENST TÜSÜ
F Z K ANAB L M DALI
(TEZ DANI MANI: Ö r. Gör. Tayfun DEM RTÜRK)**

DEN ZL , A USTOS - 2014

Bu çalı mada, LabVIEW programlama dilinde hazırlanan bir program ile yarı-iletken devre elemanlarından diyot, transistör ve MOSFET' lerin çalı ma prensipleri incelenmi , ayrıca Multisim programında yer alan simülasyon yöntemi ile aynı çalı ma prensipleri elde edilerek, genel sonuçlar üreticilerden elde edilen katalog bilgileri ile kar ıla tırılmı tır.

LabVIEW programlama dilinde hazırlanan programın çalı ması incelenerek ve yapılan deneyler birçok sefer tekrarlanarak programın verimlili i yükseltilmı tır. Üniversitelerin elektronik laboratuvarlarında bu ve benzeri deneyler sürekli gerçekte tirilmektedir. Yaratılan program ile ö renci laboratuvarlarında yapılan bu deneylerin daha sa lıklı ve daha hızlı olması amaçlanmı tır. Ayrıca günümüzün ilerleyen teknolojik geli melerine paralel olarak, ö rencilerin yaptı ı bu deneyleri bilgisayar ortamına ta ımak ve ö rencilere bu programları tanıtmak çalı manın genel amaçları arasında yer almı tır.

Sonuç olarak; yaratılan program, yarı-iletkenlerin karakteristik özelliklerini yüksek tutarlılık ile ortaya koymu , elde edilen sonuçlar hem simülasyon hem de üretici firmaların katalog bilgileri ile uyularak, ö renci laboratuvarlarında bu ve benzeri programların kullanılarak ö renme verimlili inin arttırılabilece i tartı lımı ve yorumlanmı tır.

ANAHTAR KEL MELER: Yarı-iletken, Multisim, LabVIEW, simülasyon, NI myDAQ.

ABSTRACT

COMMERCIALY PRODUCED SEMICONDUCTORS SIMULATION AND DATA ACQUISITION OF EXPERIMENTAL ANALYSIS

MSC THESIS

ZEKER YA MEHMET YÜKSEL

PAMUKKALE UNIVERSITY INSTITUTE OF SCIENCE

PHYS CS

(SUPERVISOR:Ins. Dr. Tayfun DEM RTÜRK)

DEN ZL , AUGUST 2014

In this study, a LabVIEW program was created for the semiconductor circuit components which are diodes, transistors and MOSFET's operating principles examined further Multisim program the simulation method and the same principle are obtained and the overall results from producers obtained catalog data are compared with.

The study was prepared in LabVIEW programs and an experiment examining the effectiveness of the program has been raised many times repeated. These and similar experiments in the laboratories of universities electronics is carried out continuously. Students with programs created in the laboratories of these experiments are intended to be more healthy and faster. In addition to today's advancing technological developments in parallel computing environment for students to try this his move to introduce this program to the students of the general objectives of the study were included.

As a result, created programs semiconductor properties characteristic of high consistency and has revealed the results obtained, as the simulation of both the manufacturers' catalogs with information, students in the labs of this and similar programs using the learning efficiency can be increased are discussed and interpreted.

KEYWORDS: Semiconductor, Multisim, LabVIEW, simulation, NI myDAQ.

Ç NDEK LER

Sayfa

ÖZET.....	i
ABSTRACT	ii
Ç NDEK LER	iii
EK L L STES	vi
TABLO L STES	x
GRAF K L STES	xi
SEMBOL L STES	xii
KISALTMALAR	xiii
ÖNSÖZ.....	xiv
1 G R	1
1.1 Do rultma Çalı maları	1
1.2 Foto-iletkenlik ve Foto-voltaiklik	2
1.3 Yarı-iletken Teorisindeki Geli im.....	2
1.4 Yarı-iletken Cihazların Geli imi	3
1.5 Entegre Devreler.....	7
1.6 Tünel Diyot.....	7
1.7 Metal Oksit Yarı-iletken, Alan Etkili Transistör (MOSFET)	8
2 YARI- LETKENLER.....	12
2.1 Katıların Band Teorisi	12
2.2 Yarı-iletkenlerde Elektronik letkenlik.....	15
2.3 Katkılı Yarı-iletkenler	17
2.4 Katkılı Yarı-iletkenlerde Elektrik letkenli i	22
2.5 $p-n$ Eklemlerinin Elektriksel Özellikleri	24
2.6 $p-n$ Ekleminin Do ru Beslenmesi	25
2.7 $p-n$ Ekleminin Ters Beslenmesi.....	27
2.8 $p-n$ Ekleminin Yapılı ı	29
2.9 $p-n$ Ekleminin Elektriksel Davranı ı	31
2.10 Yarı-iletken Diyot.....	33
2.11 Zener Diyot.....	34
2.11.1 De i ken Giri Gerilimine Kar ılık Çıkı Geriliminin Regülasyonu	37
2.11.2 De i ken Yüke Kar ılık Çıkı Gerilimi Regülasyonu	38
2.12 Transistör.....	39
2.12.1 Transistör Yapısı	40
2.12.2 Transistör Parametreleri.....	44
2.12.3 Collector E rileri	47
2.12.4 Kesim ve Doyum	48
2.12.5 Voltaj Yükselticisi Olarak Bipolar Transistör	52
2.12.6 Anahtar Olarak Bipolar Transistör	53
2.12.7 Sızıntı Akımının Ölçülmesi	54
2.12.8 Kazanç Ölçmeleri	55
2.12.9 E ri Çiziciler.....	55
2.12.10 Transistör Paketlerinin ve Terminallerinin Tanınması	55
3 ALAN ETK L TRANS STÖRLER.....	57
3.1 Eklem Alan Etkili Transistör (JFET)	57

3.2	Çalışma İkisi	58
3.3	JFET Karakteristikleri ve Parametreleri Akıttıcı (drain) E rileri ve Kısırtma	61
3.4	Transfer Karakteristikleri	65
3.5	JFET DÜZ TRANSKONDÜKTANSI	66
3.6	Giri Direnci ve Sı ası	67
3.7	Drain - Source Direnci	68
3.8	JFET' lerin Beslenmesi	68
3.8.1	Bir JFET' in Kendili inden Beslenmesi	68
3.8.2	Besleme Noktasının Ayarlanması	70
3.8.3	Orta Nokta Beslemesi	70
3.9	Metal Oksit Yarı-iletken FET' ler (MOSFET)	71
3.9.1	Arınma Artı lı Mosfet (Depletion Enhancement Mosfet)	71
3.9.2	Artı lı MOSFET (Enhancement MOSFET: e-MOSFET)	74
3.9.3	V-MOSFET	75
3.9.4	MOSFET Karakteristikleri ve Parametreleri	76
3.9.4.1	Arınma Artı lı MOSFET Transfer Karakteristikleri	76
3.9.4.2	Artı lı MOSFET Transfer Karakteristi i	77
3.9.5	MOSFET' in Beslenmesi	78
3.9.5.1	E-MOSFET' in Beslenmesi	78
4	PROGRAMLAR ve C HAZ	80
4.1	Multisim	80
4.2	LabVIEW	82
4.2.1	LabVIEW in Yapısı	83
4.2.2	Veri Toplama ve leme	86
4.3	NI myDAQ	86
5	DENEYSEL YÖNTEM ve VER LER	92
5.1	Diyot Uygulamaları	94
5.2	Transistör Uygulamaları	107
5.3	MOSFET Uygulamaları	111
6	SONUÇLAR	120
	KAYNAKLAR	123
	EKLER	126
	EK A.1 1N4007 Kodlu Diyot için "MOSPEC" Üretici Firmasının Yayınladığı Datasheet.	126
	EK A.2 1N4007 Kodlu Diyot için "Diotec" Üretici Firmasının Yayınladığı Datasheet.	128
	EK B 1N4740A Kodlu Zener Diyot için "HITACHI Semiconductor" Üretici Firmasının Yayınladığı Datasheet.	130
	EK C 2N401 Kodlu Transistör için "ROHM" Üretici Firmasının Yayınladığı Datasheet.	135
	EK D BS170 Kodlu MOSFET için "DIODES INCORPORATED" Üretici Firmasının Yayınladığı Datasheet.	139
	EK E BUZ11 Kodlu MOSFET için "intersil" Üretici Firmasının Yayınladığı Datasheet.	141
	EK F 1N4007 Kodlu Diyot için Yapılan leri Besleme Akım – Gerilim Karakteristi i Deneyinin Ekran Görüntüsü.	146
	EK G 1N4007 Kodlu Diyot için Yapılan Geri Besleme Akım – Gerilim Karakteristi i Deneyinin Ekran Görüntüsü.	147

EK H Kod Numarası Bilinmeyen Diyot için Yapılan İleri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	148
EK I Kod Numarası Bilinmeyen Diyot için Yapılan İleri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	149
EK J 1N4740A Kodlu Zener Diyot için Yapılan İleri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	150
EK K 1N4740A Kodlu Zener Diyot için Yapılan Geri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	151
EK L 2N4401 Kodlu Transistör için 2 Voltluk Base Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	152
EK M 2N4401 Kodlu Transistör için 9 Voltluk Base Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	153
EK N BS170 Kodlu MOSFET için -5 Voltluk Gate Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	154
EK O BUZ11 Kodlu MOSFET için -5 Voltluk Gate Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.	155
EK P MOSFET Çalışmaları için Hazırlanan LabVIEW Programının Block Panel Ekran Görüntüsü.	156

EK L L STES

ekiller	Sayfa
1.1: Yüzey durumları dü ünçesi	4
1.2: Soldan sa a: Shockley, Bardeen ve Brattain. Lucent Technologies Inc./BellLabs	5
1.3: İlk nokta temaslı transistör	5
1.4: Metal oksit yarı-iletken transistör kesiti	9
1.5: SOI MOSFET kesiti	10
1.6: SOI üzerine yeni cihaz kavramları	11
2.1: Katı cisim içindeki atomlara ait enerji düzeylerinin yarılarak enerji bandlarının oluşumu	12
2.2: Katı cisimleri band teorisine göre elektriksel iletkenliklerinin gösterimi	14
2.3: Malzemelerin elektriksel iletkenliklerine göre sınıflandırılması	15
2.4: De erlik bandına çıkarak serbest elektron haline gelen iletkenlik elektronu ve geride bıraktığı elektron boşluğu yarı-iletkenin elektriksel iletkenliğine katkıda bulunur. Elektronlar ve boşluklar zıt elektrik yükü taşıdıklarından bir elektrik alanında ters yönde hareket ederler	16
2.5: a) Saf Si kristali, b) Si kristali içinde bir fosfor katkı atomu	17
2.6: Verici seviyelerinin band modeli üzerinde gösterimi	20
2.7: Kristal örgüsü içinde yabancı atomun “yerini alarak” ve “sıkıştırarak” yerleşmesi	20
2.8: Alıcı Seviyesinin tanımı	21
2.9: p-n kav a nın oluşturulması ve arınma bölgesinin meydana geli i	24
2.10: Bir p-n kav a nın do ru beslenmesi	25
2.11: Do ru beslenmiş bir Si; p-n kav a nın akım-gerilim karakteristiği	26
2.12: Bir p-n kav a nın ters besleme ile beslenmesi	27
2.13: Ters bağlanmış bir p-n kav a nın akım-gerilim diyagramı	28
2.14: Bir p-n kav a nın yapısı	30
2.15: İnce film teknolojisi ile yapılmış p-n kav akları	30
2.16: Alternatif gerilim uygulanmış bir diyotun giri ve çıkışındaki gerilimler	31
2.17: Bir diyotun akım-gerilim karakteristikleri düz besleme halinde devreden akım geçerken, ters besleme durumunda devreden akım geçmemektedir	32
2.18: Si diyotun ideal, pratik ve gerçek diyot modellemelerinin (I-V) grafikleri	32
2.19: Bir diyotun elektrik devresindeki kullanım sembolü	33
2.20: Bir diyotun düz ve ters beslenmesi, a) düz besleme, b) ters besleme	33
2.21: Uygulamada kullanılan çe şitli diyot tipleri	34
2.22: a) Zener diyotun sembolü, b) Genel zener diyot karakteristiği	34
2.23: Zener diyotun ters besleme karakteristiği	35
2.24: Zener diyot e de er devresi ve ters besleme karakteristiğinin de erlendirilmesi	36
2.25: Zener diyot kullanılarak yapılan voltaj regülasyonu	37
2.26: De i ken giri in zener diyot ile regüle edilmesi	38
2.27: De i ken yük kullanılan devrede zener regülasyonu	38
2.28: pnp ve npn transistör yapıları	40
2.29: npn ve pnp transistörlerin yapısı ve sembolleri	41

2.30: Bipolar transistörlerin beslenmesi.....	41
2.31: Bipolar npn transistör çalı ma ilkesi. a) düz-ters beslemede npn transistör içindeki yakla ım, b) emitter - base kav a nda elektron akı ı, c) Base - kollektör kav a nda elektron.....	43
2.32: Transistör akım yönleri.....	44
2.33: Transistör besleme devreleri.....	45
2.34: Transistör devre analizi.....	46
2.35: Transistör için ideal DC modeli.....	47
2.36: a) Collector karakteristiklerinin çizilmesi için devre, b) tek bir base akımı için elde edilen karakteristik I-V e risi.....	47
2.37: Farklı Base akımı de erleri için Collector e rileri ailesi.....	48
2.38: Kesilme durumunda collector sızıntı akımı.....	49
2.39: Doyum olayının açıklanması.....	50
2.40: Çe itli sıcaklıklarda DC nin collector akımına ba lı olarak de i mesi.....	50
2.41: Maksimum güç e risi.....	51
2.42: Alternatif gerilim sinyali ile beslenmi transistör ve e de er devresi.....	52
2.43: Transistörde ideal anahtarlama i lemi. a) transistör kesim durumunda b) transistör doyum durumunda.....	53
2.44: Sızıntı akımı ölçmeleri için devreler.....	55
2.45: Transistörlerin paket ve ayak (terminal) yapılarından bazıları.....	56
3.1: n ve p kanal JFET yapıları.....	58
3.2: n Kanal JFET' in beslenmesi.....	59
3.3: V_{GG} nin kanal geni li i ve drain akımı üzerine etkisi, b) büyük V_{GG} kanalı daraltır, I_D yi azaltır, c) küçük V_{GG} kanalı geni letir, I_D yi artırır.....	60
3.4: JFET Sembolleri.....	60
3.5: a) $V_{GS} = 0$ ve de i ken V_{DS} li JFET, b) $V_{G2S} = 0$ V için akıtıcı (Drain) karakteristik e risi.....	61
3.6: $V_{GS} = 0$ için JFET karakteristik davranı ları.....	62
3.7: V_{GS} negatifle tikçe kısıtma daha küçük V_{DS} de erlerinde meydana gelir.....	63
3.8: V_{GS} nin I_D yi kontrol etmesinin açıklanması.....	63
3.9: Kesilme durumunda JFET davranı ı.....	65
3.10: JFET transfer karakteristik e risi.....	65
3.11: Sa daki JFET drain karakteristiklerinden soldaki JFET transfer karakteristiklerinin çıkartılması.....	66
3.12: g_m , besleme noktasına (V_{GS}) ba lı olarak de i ir.....	67
3.13: JFET'lerin kendili inden beslenmesi (tüm FET'lerde $I_S = I_D$ dir).....	69
3.14: DE MOSFET yapıları.....	72
3.15: n kanal DE MOSFET' in çalı ma ilkesi. a) arınma modu, b) artı lı mod.....	73
3.16: DE MOSFET'lerin ematik gösterili i.....	73
3.17: E-MOSFET yapısı ve çalı ma prensibi.....	74
3.18: n ve p kanal E-MOSFET sembolleri.....	74
3.19: Konvansiyonel E-MOSFET ve V-MOSFET yapıları.....	75
3.20: DE-MOSFET transfer karakteristik e rileri.....	76
3.21: E-MOSFET transfer karakteristik e rileri.....	77
3.22: Sıfır beslemeli DE-MOSFET.....	78
3.23: E-MOSFET için besleme devreleri.....	79
4.1: BS170 Kodlu MOSFET için yapılan Multisin çalı ması.....	82
4.2: Mosfet incelemeleri için hazırlanan LabVIEW programının ön panel görünümü.....	84

4.3: Mosfet incelemeleri için hazırlanan LabVIEW programının blok diyagram görüntüsü.....	85
4.4: NI myDAQ özellikleri.....	87
4.5: DAQ assistance kullanım örneği.....	88
4.6: NI myDAQ bağlantı teması.....	88
4.7: NI ELVISmx programının bağlantı arayüzü.....	90
4.8: ELVISmx içeriğindeki dijital avometre programı.....	91
5.1: Sağdan sola sırasıyla BUZ 11, BS 170 kodlu MOSFETler ve 2N4401 transistör.....	93
5.2: Sağdan sola sırasıyla 1N4007 kodlu diyot ile 1N4740A kodlu zener diyot.....	93
5.3: Sağdan sola sırasıyla; kod numarası bilinmeyen germanyum diyot ve deneylerde kullanılan dirençlere bir örnek olarak 1.01MΩluk direnç.....	93
5.4: 1N4007 kodlu diyot için ileri besleme simülasyonu.....	94
5.5: 1N4007 kodlu diyot için geri besleme simülasyonu.....	95
5.6: 1N4007 kodlu silisyum diyot için LabVIEW programında gerçekleştirilen ileri besleme deneyinin ekran görüntüsü.....	96
5.7: 1N4007 kodlu silisyum diyot için LabVIEW programında gerçekleştirilen geri besleme deneyinin ekran görüntüsü.....	97
5.8: 1N4007 diyot için üretici firma ileri besleme eğrileri.....	99
5.9: 1N4007 diyot için üretici firma geri besleme eğrileri.....	99
5.10: Kod numarası bilinmeyen germanyum diyot için LabVIEW programında gerçekleştirilen ileri besleme deneyinin ekran görüntüsü.....	100
5.11: Kod numarası bilinmeyen germanyum diyot için LabVIEW programında gerçekleştirilen geri besleme deneyinin ekran görüntüsü.....	102
5.12: 1N4740A kodlu zener diyot için ileri besleme simülasyonu.....	103
5.13: 1N4740A kodlu zener diyot için geri besleme simülasyonu.....	103
5.14: 1N4740A kodlu silisyum zener diyot için LabVIEW programında gerçekleştirilen ileri besleme deneyinin ekran görüntüsü.....	104
5.15: 1N4740A kodlu silisyum zener diyot için LabVIEW programında gerçekleştirilen ileri besleme deneyinin ekran görüntüsü.....	105
5.16: 1N4740A kodlu zener diyot için üretici firma ileri besleme grafiği.....	106
5.17: 2N4401 kodlu transistör için akım gerilim simülasyonuna ait ekran görüntüsü.....	107
5.18: 2N4401 kodlu transistör için 2 voltluk base gerilimi altında yapılan çalışmanın LabVIEW deney görüntüsü.....	108
5.19: 2N4401 kodlu transistör için 9 voltluk base gerilimi altında yapılan çalışmanın LabVIEW deney görüntüsü.....	108
5.20: 2N4401 kodlu transistör için üretici firmadan alınan IC – VCE akım – gerilim karakteristik eğrileri.....	110
5.21: BS 170 kodlu MOSFET’ in akım – gerilim ($I_D - V_{DS}$) karakteristiğinin Multisim Programında ki simülasyonu.....	112
5.22: BS 170 kodlu MOSFET’ in -5 volt gate gerilimi altında, akım – gerilim karakteristiği.....	113
5.23: BS 170 kodlu MOSFET için “DIODES INCORPORATED” firmasının kataloğundan alınana $I_D - V_{DS}$ akım – gerilim grafiği.....	115
5.24: BS 170 kodlu MOSFET’ in akım – gerilim ($I_D - V_{DS}$) karakteristiğinin Multisim Programında ki simülasyonu.....	116

5.25: BUZ 11 kodlu MOSFET için “intersil” firmasının katalo undan alınan $I_D - V_{DS}$ akım – gerilim grafi i	117
5.26: BUZ 11 kodlu MOSFET’ in -5 volt gate gerilimi altında, akım – gerilim ($I_D - V_{DS}$) karakteristi i	118

TABLO L STES

Tablo	<u>Sayfa</u>
2.1: Si ve Ge içinde 5 de erli vericilerin iyonizasyon enerjileri.....	19
4.1: Devre elemanlarının gruplandırılması.....	81
4.2: NI myDAQ teknik özellikleri.....	89

GRAFİK LİSTESİ

Grafik	Sayfa
5.1: 1N4007 kodlu silisyum diyot için yapılan deney sonrası elde edilen veriler ile çizilen ileri besleme akım gerilim grafiği i.	96
5.2: 1N4007 kodlu silisyum diyot için yapılan deney sonrası elde edilen veriler ile çizilen geri besleme akım gerilim grafiği i.	98
5.3: Kod numarası bilinmeyen germanyum diyot için ileri besleme grafiği i.	101
5.4: Kod numarası bilinmeyen germanyum diyot için geri besleme grafiği i.	102
5.5: 1N4740A kodlu zener diyot için ileri besleme grafiği i.	104
5.6: 1N4740A kodlu zener diyot için ileri besleme grafiği i.	105
5.7: 2N4401 kodlu transistör için yapılan deney sonuçlarında elde edilen veriler ile çizilen grafik.	109
5.8: BS 170 kodlu MOSFET' in -5 voltlu VGS gerilim altında ki akım – gerilim ($I_D - V_{DS}$) grafiği i.	113
5.9: BS 170 kodlu MOSFET için akım – gerilim ($I_D - V_{DS}$) karakteristik grafiği i.	114
5.10: BUZ 11 kodlu MOSFET için akım – gerilim ($I_D - V_{DS}$) karakteristik grafiği i.	118

SEMBOL LİSTESİ

E_C	İletim bandı enerji seviyesi
E_V	Valans bandı enerji seviyesi
E_g	Yasak enerji aralığı enerjisi
E_f	Fermi enerji seviyesi
E_d	Verici bandı enerjisi
eV	Elektron volt
σ	İletkenlik
k	Boltzmann sabiti
h	Planck sabiti
E_C	İletim bandı enerji seviyesi
m_h	Değerin kütlesi
m_e	Elektronun kütlesi
m_h^*	Değerin etkin kütlesi
m_e^*	Elektronun etkin kütlesi
n_i	Saf yarı-iletkenlerde taşıyıcı yoğunluğu
J	Akım yoğunluğu
V	Elektrik potansiyeli
μ	Mobilite
σ_i	Katkısız elektriksel iletkenlik
α_T	Sıcaklık katsayısı
β	Akım kazancı
ϵ	Dielektrik sabiti
N_d	Yonize olmuş verici sayısı
N_a	Yonize olmuş alıcı sayısı

KISALTMALAR

Cu	: Bakır
Ge	: Germanyum
C	: Karbon
Si	: Silisyum
Au	: Altın
T	: Mutlak sıcaklık
⁰K	: Kelvin
⁰C	: Santigrat
P	: Fosfor
Mo	: Molibden
Ag₂S	: Gümü Sulfür
Cu₂S	: Bakır Sulfür
PbS	: Kur un Sulfür
SiO₂	: Silisyum dioksit
Sb	: Antimon
DC	: Do ru akım
AC	: Alternatif akım
FET	: Alan Etkili Transistör
JFET	: Eklem Alan Etkili Transistör
MESFET	: Metal-yarı-iletken Alan Etkili Transistör
MOSFET	: Metal Oksit Yarı-iletken Alan Etkili Transistör

ÖNSÖZ

Bu çalı manın gerçekte mes i süresince tecrübelerinden yararlandı ım, eme ini, ho görüsünü ve bilimsel katkılarını gördü üm saygıda er danı man hocam Ö r. Gör. Dr. Tayfun DEM RTÜRK' e en içten te ekkürlerimi sunarım.

Çalı malarım sırasında bilgilerini benimle payla an Uzm. Süleyman . ÇEL K' e te ekkür ederim.

Deneyssel çalı malarım esnasında yardımlarını esirgemeyen de erli arkada ım Fatih A KIN' a te ekkür ederim.

Yüksek lisans ve lisans e itimim boyunca her türlü yardım, ilgi ve dostluklarını esirgemeyen, zor zamanlarımda bana destek olan arkada ım Arzu B L ' ye te ekkür ederim.

Son olarak bu günlere gelmemde benden maddi ve manevi desteklerini esirgemeyen, bana sabrın tükendi i noktada birbirimize duydu umuz sevgiyle ayakta durmayı ö reten sevgili annem Pervin Yüksel'e ve karde im Ya mur Yüksel'e te ekkür ediyorum. Bu çalı mayı rahmetli babam Celal YÜKSEL' e ithaf ediyorum.

1 G R

Yarı-iletken malzemelerin geli tirilmesi üzerine yapılan ilk alı malar, 1833 yılında Micheal Faraday ile ba layarak 1954 yılında ilk silikon transistörün üretimi arasında ki yılları kapsamaktadır. Bant teorisinin geli iyle, bu alı malar teknolojinin ihtiyaçları tarafından yönlendirilen bir hal aldı. Ancak alı maların saf silikon ve germanyum büyütme üzerinde yo unlaşması ve bu malzemelerin özelliklerinin daha iyi anlaşılması ile katılar üzerinde ba arılı kuantum teorisinin geli tirilmesi yarı-iletken alı malarında bir patlama yaratmış ve alı malar bugün de devam etmektedir.

G. Busch'a göre "yarı-iletken" terimi ilk defa Alessandro Volta tarafından 1782 yılında kullanılmıştır. 1833 yılında Michael Faraday' in Gümü sülfür direncinin, di er metallere oranla farklı sıcaklık de erleri ile azaldığını fark etmesi yarı-iletken etkisinin belgelenmiş ilk gözlemi olarak kabul edilmektedir (Laeri, 2003). Daha sonraları Ag_2S ve Cu_2S malzemelerinin, elektriksel iletkenliklerinin, sıcaklığı ba ımlılı ının kapsamlı bir analizi, Johann Hittorf tarafından 1851 yılında yayınlanmıştır (Busch, 1989).

1.1 Do rultma alı maları

1874 yılında Karl Ferdinand Braun, bir metal noktası ile kontaklanmış metal sülfürlerin iletim ve do rultmalarını gözlemlemiştir. Braun' un bu gözlemi hemen bir etki yaratmamasına rağmen, kinci Dünya Sava ı yıllarında radar sistemlerinin, radyo dalgalarını ve mikrodalga radyasyonunu algılaması alı malarının geli iminde önemli bir rol oynamıştır (1909 yılında Braun, Marconi ile fizik Nobel Ödülü'nü paylaşmıştır). Arthur Schuster 1874 yılında vida ba lantılı bakır telden yapılan bir devrede do rultmayı gözlemlemiştir (Orton, 2009). Schuster bu gözleminde, do rultma etkisinin, devrenin belirli bir süre boyunca kullanılmadığında ortaya çıktığını fark etti, devreyi temizlediğinde (bu durumda bakır oksit devreden uzaklaştırılıyordu) do rultma kayboluyordu. Bu eklede Arthur Schuster, yeni bir yarı-iletken olarak bakır oksit ke fetti. 1929 yılında ise Walter Schottky deneysel bir

metal yarı-iletken kav a nda bariyer varlı nı kanıtladı (Jenkins, 2005). Bu geli meler yarı-iletken malzemeler için yapılan do rultma çalı malarının öncüleridir.

1.2 Foto-iletkenlik ve Foto-voltaiklik

1839 yılında Alexandre Edmond Becquerel bir yarı-iletken ve elektrolit arasındaki bir kontakta fotovoltaiik etkisini ke fetti. Katılardaki foto iletkenlik Willoughby Smith tarafından 1873 yılında, denizaltılar için gerekli olan yüksek dirençli kablolar üzerine yaptı ı çalı malar sırasında ke fedilmi tir (Orton, 2004). Smith deneylerinde selenyum dirençler kullandı ve ı ı n selenyum dirençlerin de erlerinde yüksek bir dü ü e neden oldu unun fark etti. Adams ve Day ise katılardaki fotovoltaiik etkiyi 1876 yılında ke fettiler. I ı n, bir pile ba lı olan selenyumdan akan akımın yönünü de i tirdi ini ke fettiler. Çalı an ilk güne pili 1883 yılında Charles Fritts tarafından in a edilmi tir. Bu güne pili, çok ince bir altın tabaka ile kaplanmı metal plaka ve ince bir tabaka halindeki selenyumdan ibarettir (Perlin, 2002). Bu güne pilinin verimi %1' in altındadır (Grundman, 2002).

1.3 Yarı-iletken Teorisindeki Geli im

1878 yılında Edwin Herbert Hall katılarda ki yük ta ıyıcılarının manyetik alanda yön de i tirdiklerini ke fetti (Hall etkisi). Bu olgu, yarı-iletkenlerin özelliklerini incelemek için yapılan çalı malarda kullanılmaktadır (Hoddeson, 1992). J.J. Thomson tarafından elektronun ke fedilmesinden kısa bir süre sonra birkaç bilim adamı metallerde elektron merkezli iletimin teorisini öne attı. 1899 yılında ortaya atılan Eduard Riecke' nin teorisi hayli ilginçti çünkü bu teoriye göre negatif ve pozitif yükler farklı yo unlukta ve farklı hareketlilikte yük ta ıyorlardı. 1908 yıllarında Karl Baedeker tam oranlı ölçüm (stokiyometri) yöntemini kullanarak bakır iyodürün iyot içeri ine ba ımlı iletkenli ini gözlemledi ve ayrıca, bu malzemedeki pozitif yük ta ıyıcılarının gösterdi i Hall etkisini ölçtü (Busch, 1989). 1914 yılında Johan Koenigsberger iletkenlik özellikleri açısından yarı-iletkenleri malzemeleri üç gruba ayırdı, bu ayırım: metallere, izolatörlere ve "de i ken iletkenler" eklindedir. 1928 yılında Ferdinand Bloch elektron örgüleri teorisini geli tirdi. 1930 yılında

Bernhard Gudden yarı-iletkenlerin gözlemlenen özelliklerinin, yarı-iletken içerisindeki yabancı maddelerin varlığına bağlı olduğunu belirtti ve kimyasal olarak saf yarı-iletkenin bulunmadığını ortaya attı. 1930 yılında Rudolf Peierls yasak bölge konseptini tanıttı ve aynı yıl Brillouin tarafından yasak bölge konsepti katılarda uygulandı. Ayrıca 1930 yılında Kroning ve Penney periyodik potansiyel için basit bir analitik model geliştirdi. 1931 yılında Alan Wilson katılar için boş ve enerji dolu bant fikrine dayalı bant teorisi geliştirdi. Wilson ayrıca yarı-iletkenlerin iletkenliğinin kirlilikler nedeniyle olduğunu da bildirdi ve aynı yıl içerisinde Heisenberg hole kavramını geliştirdi. 1938 yılında Walter Schottky ve Neville F. Mott bir metal-yarı-iletken kavramı üzerinden potansiyel bariyer ve akım modelini geliştirdiler (1977 Nobel Ödülü). Bir yıl sonra Schottky alan yükü kavramı altında kendi modelini geliştirdi. 1938 yılında Boris Davydov bakır oksit doyumlanmasında bir p-n eklemesinin varlığı teorisini öne sürdü ve ayrıca yüzey yüklerinin önemini açıkladı (Jenkins, 2007). 1942 yılında Hans Bethe termo-iyonik emisyon teorisini geliştirdi ve 1967 Nobel Ödülü'nü kazandı.

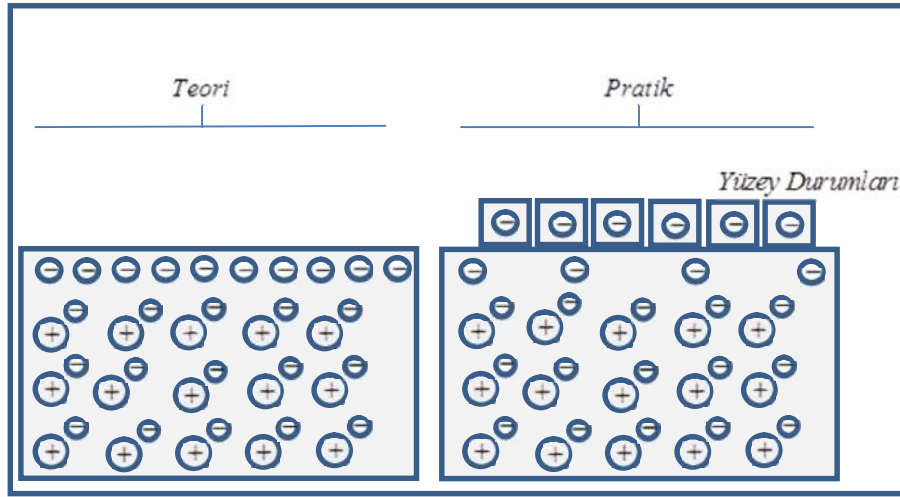
1.4 Yarı-iletken Cihazların Gelişimi

1904 yılında J. C. Bose, PbS noktası kontak doyumcular için patent başvurusunda bulunarak yarı-iletken cihazlar için alınan ilk patenti elde etti. G. Pickard silikon nokta kontak doyumcularının radyo dalgaları saptanmasında yararlı olduğunu göstererek ilk bilim insanı oldu ve 1906 yılında patent başvurusunda bulundu. Selenyum ve bakır oksit doyumcuları sırasıyla 1925 ve 1926 yıllarında L. O. Gröndahl ve E. Presör tarafından geliştirilmiştir. İkinci dünya savaşı yıllarında selenyum doyumcular askeri haberleşme ve radar donanımları olarak yoğunlukla kullanılmışlardır.

Russell Ohl radyo dalgalarının saptanması üzerine yaptığı çalışmaları esnasında detektörleri ile yaşadığı sorunların kötü kalitedeki yarı-iletkenler nedeniyle kaynaklandığını fark etti silisyum tüplerinde silikon eriterek eriyen silikonu soğumaya bıraktı. Böylelikle elde ettiği malzeme hala polikristal bir yapıdaydı fakat malzeme üzerinde yapılan elektriksel testler, malzemenin özelliklerinin çok daha düzenli olduğunu göstermişti. Ohl yaptığı bu çalışmalar sırasında yanlışlıkla

ortaya çıkan kirlilik sayesinde p-n eklemine tanımladı. Bunun üzerine dört farklı p-n eklemi düzenleyerek bu eklemeler için patent aldı (Riordan, 1997).

1945 yılında William Shockley alan-etki prensibi ile çalışan bir yarı-iletken amplifikatör kavramını ortaya koydu. Fikir dikey bir elektrik alanının, bir yarı-iletken katmanın yalnızca iletkenli ini de i tirece i üzerine olu turulmu tu. Ancak bu etki deneysel olarak gözlenmedi. John Bardeen, i lenmemi malzemelerin yüzey durumlarının yarattı ı bir etki nedeniyle deneysel taramaların sonuçsuz kaldı ı fikrini geli tirdi ve ortaya attı ı bu yeni yüzey teorisi fikri (ekil 1.1) 1947 yılında yayımlandı (Shockley, 1949).



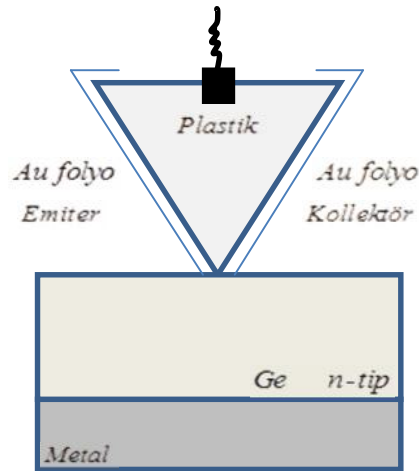
ekil 1.1: Yüzey durumları dü ünçesi.

John Bardeen ve Walter Brattain (ekil 1.2) alan etkili cihazlar üzerinde çalışırken 1947 yılının Aralık ayında ilk germanyum nokta kontaktlı transistor (ekil 1.3) ürettiler ve bu cihazın güç kazancını sergilediler. Ancak transistörün çalışma mekanizmasında beklenmedik belirsizlikler bulunmaktaydı. Shockley, azınlık taşıyıcıların toplu iletimini tercih etmesinin, yeni cihazın çalışmasında baskın bir rol üstlendiği ve yüzeyle ilgili belirsizliklerin bu durumdan kaynaklandığını savunarak, Bardeen ve Brattain ikna etti. Yaklaşık bir ay sonra da Shockley bir p-n eklemine teorisini ve p-n eklemli bir transistörü geli tirdi. Shockley, Bardeen ve Brattain 1956 yılında fizik dalında Nobel Ödülü kazandılar (Lukasiak, 2010).



ekil 1.2: Soldan sa a: Shockley, Bardeen ve Brattain. Lucent Technologies Inc./Bell Labs.

ubat 1948’de John Shive çok ince bir dilim halindeki germanyum (0,01 cm) plakayı emiter ve kolektör ba lantılarının ters tarafta yerle tirerek nokta temaslı bir transistör tasarladı ve bu transistörün do ru ekilde çalı tı nı gösterdi. Bu yapılandırma, iletimin sadece yarı-iletkenin yüzeyi boyunca de il de, toplu olarak gerçekleşti ini gösterdi. Zaten Shockley bu geli meden sonra transistörün çalı ma teorisini sunabilmi ti. (Ross, 1998)



ekil 1.3: İlk nokta temaslı transistör.

Bardeen ve Brattain yarı-iletkenlerin en önemli özelliğinin "hassas yapısı" olduğunu söylemektedir ve bu özellik numunenin saflığına kuvvetle bağlıdır. Bardeen ve Brattain çalıştığı yarı-iletken malzeme Czochralski yöntemi üzerine inceledikleri, Gordon K. Teal ve John B. Little tarafından geliştirilen bir teknik kullanılarak elde edilmiştir. Bu yöntemde kristal, William G. Pfann önerdiği bölge arıtma yöntemi kullanılarak saflandırılmıştır. Üretilen ilk nokta kontak transistörler son derece kararsızdılar ve elektriksel özelliklerini kontrol altında tutabilmek oldukça zordu. İlk geliştirilen eklem transistörler 1952 yılında imal edildi. Bu transistörler noktadan temas yönteminden önce imal edilen transistörlerden çok daha iyidiler, ancak üretim çok daha zor oldu. Karmaşık bir katkılama (doping) prosedürünün sonucu olarak üretilen kristal *n-p-n* yapısına sahip olan üç bölgeden oluşmaktaydı. Her bir bölgenin cihaz içerisine kesilerek yerleştirilmesi ve temasların tek tek yapılması gerekiyordu. Bu süreç zorluydu ve kolayca otomatikleştirilemedi. Ayrıca bir sürü yarı-iletken malzeme israf edilmekteydi. (Riordan, 1999)

1952 yılında ise katkılı kontak tipi transistör yapıldı. Bu ürünün üretimi daha kolaydı ve daha az malzeme tüketerek, kısmen otomatik bir şekilde üretilenilecekti. Elde edilen taban kanal genişliği yaklaşık $10 \mu\text{m}$ olduğu için bu nedenle cihaz sadece birkaç *MHz* mertebesinde çalışabiliyordu. İlk yayınlık tabanlı Ge transistör 1954 yılında yapıldı. Bu transistörün taban kanal genişliği $1 \mu\text{m}$ oldu ve 500 MHz mertebesinde çalışabiliyordu. Böylelikle, birçok uygulama için silikon transistörlerin alt ters akımlar nedeniyle germanyum transistörlerden daha iyi olacağı anlaşıldı, bu gelişmeyle birlikte ilk ticari silikon cihazlar (büyük eklemliler) Gordon Teal tarafından 1954 yılında imal edildi. (Esaki, 1976)

İlk yayınlık tabanlı Si transistör ise 1955 yılında ortaya çıktı. John Early, kırılma voltajını çok fazla düşürmeden, çalışma hızını sınırlayan kolektör direncini azaltmak için, iki tabakadan oluşan bir kolektör düzeneği kullanabileceğini düşündü, yüksek katkılı bir tabaka üzerine yüksek dirençli bir tabaka yerleştirmeyi tasarladı. Böylelikle kristal doküman yapısı ile aynı olan (epitaksiyel tabaka) transistör 1960 yılında ortaya çıktı. Aynı yıl içerisinde Jean Hoerni düzlemsel transistörü (hem base hem de emiter bölgeleri yayınlık tabanlı) önerdi. Bu, transistör maske olarak kullanılan oksit yüzey kaldırılmayarak, koruma yüzeyi olarak görev almaktaydı.

Transistörlerin çalışması hızında gerçekleştirilen iyileştirmelerden biri de Herbert Kroemer tarafından önerilmiştir. Yerle ik bir elektrik alan, kademeli doping vasıtasıyla transistörün taban içine nüfus ettirilebilir, ya da yarı-iletken malzemenin kendisi derecelendirilmiştir. Bu sayede kademeli band boşlukları oluşturularak yerle ik bir elektrik alan oluşturulabilirdi. Ancak bu heterojen yapı kavramı üretim sorunları nedeniyle kolayca uygulamaya koyulamadı (Esaki 1976).

1.5 Entegre Devreler

Tüm bu gelişmelerin sonucunda, transistörler çok daha güvenilir bir şekilde, çok daha hızlı çalışmaya başladılar ve ayrıca vakum tüplerine göre çok daha az ısı üretiyorlardı. Böylelikle büyük sistemlerin bu cihazları kullanılarak inşa edilebileceği fikri ortaya çıkmaya başladı. Ancak transistör yapısındaki mesafeden ve araba bağlantılarından kaynaklanan gecikmeleri en aza indirmek için, bu mesafenin mümkün olduğu kadar kısa tutulması gerekmektedir. 1958 yılında Jack Kilby çip tabanlı cihazları tek bir silikon tabaka içinde tel bağlantı yoluyla imal ederek ilk entegre devreyi ortaya çıkardı. Kilby tel bağlantı yönteminin patent başvurusunda sorun çıkartabileceğini fark ederek, yarı-iletken malzemesi olan SiO₂ üzerine koruyucu bir tabaka halinde alüminyum birikimi (deposition) ile bağlantılarının oluşturulmasını önerdi. Bu yöntem, 1959 yılında Robert Noyce tarafından, Jack Kilby'den bağımsız bir şekilde gerçekleştirildi ve 2000 yılında Jack Kilby çalışmalarının sonucu olarak fizik alanında Nobel Ödülünü kazandı (Berlin, 2005).

1.6 Tünel Diyot

Leo Esaki yayıcı kontak noktasında ki enjeksiyon oranı yetersiz olmadan önce iki kutuplu bir transistörün baz katkısının ne kadar yüksek olabileceğini öğrenmek için aktif katkıli kontak noktaları üzerine çalışmalar yaptı. Bu çalışmalar sırasında her dar kontak noktasının tünel etkisi yarattığını fark etti, bu farkındalık sayesinde ilk Ge tünel diyotunu 1957 yılında, silikon diyotunu ise 1958 yılında elde etti. 1958 yılındaki Elektronik ve Telekomünikasyon Katılımlı Fiziksel Uluslararası Konferansı'nda Esaki'nin yaptığı sunum Shockley tarafından takdir edilmiştir.

Bu olaydan iki yıl önce Robert Noyce tünel diyot fikrini sunmak için kendisine geldi inde, Shockley bu konuya ilgi göstermemi ti ve Robert Noyce ba ka alanlarda çalı maya ba lamı tı. (Lukasiak, 2010)

Tünel diyot iletimi, azınlık ta yıncılarının veya termal etkilere dayalı de ildi bu sebeple çevre ko ullarına son derece dayanıklıydı. Ayrıca, anahtarlama süreleri transistörün anahtarlama süresine nazaran çok daha kısa olmaktaydı. Leo Esaki tünel diyotlar ve süper örgü üzerine yaptı ı çalı maları için 1973 yılında fizik alanında Nobel Ödülü aldı.

1.7 Metal Oksit Yarı-iletken, Alan Etkili Transistör (MOSFET)

1930 ve 1933 yıllarında Julius Lilienfeld sırasıyla, bugünün MESFET ve MOSFET'ini temsil eden cihazlar için patent aldı.

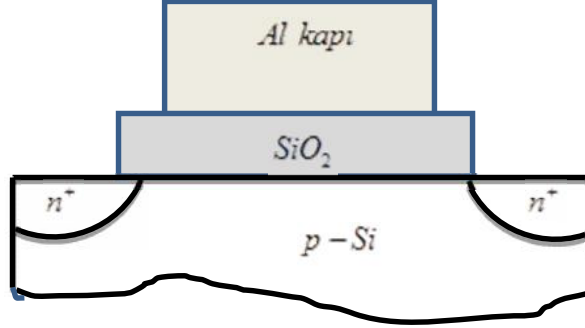
1934 yılında ise Oskar Heil alan etkili transistörlerin kapasitif denetimi yaptı ı teorik çalı maları için bir patent ba vurusunda bulundu.

İk bipolar transistörler oldukça güvensiz bir çalı ma sergiliyorlardı çünkü yarı-iletken yüzeyler düzgün bir ekilde pasifize edilmemi lerdı. M. M. Atalla yönetti i bir grup bu sorun üzerinde çalı malar yaptı ve silikon dioksit bir tabakanın bu sorun için bir cevap olabilece ini öne sürdü. Bu çalı malar sırasında bir alan etkili transistörün yeni bir kavramın geli tirdi ve gerçek cihazların üretiminde kullanıldı. Ancak bu cihazlar o zaman ki bipolar transistörlerin performansına ula amadılar ve büyük ölçüde unutuldu (Atalla, 1959)

Bell Laboratuvarları MOS transistörü göstermeden birkaç yıl önce RCA (Radio Corporation of America) çalı anı olan Paul Weimer ve Torkel Wallmark benzer cihazlar üzerine çalı malar yaptılar. Weimer kadmiyum sülfür ve kadmiyum selenür transistörler üretti.

1963 yılında Steven Hofstein ve Frederic Hymen silikon MOSFET üzerinde bir bildiri yayınladı (ekil 1.4). Aynı yıl içerisinde ilk CMOS devre Frank Wanlass tarafından önerildi (Hoftesein, 1960).

1970 yılında Willard Boyle ve George Smith arj-çiftli cihazlar (CCD) kavramını sundu. Her iki bilim adamı CCD üzerindeki çalı maları için 2009 yılında fizik alanında Nobel Ödülü aldı.



ekil 1.4: Metal oksit yarı-iletken transistör kesiti.

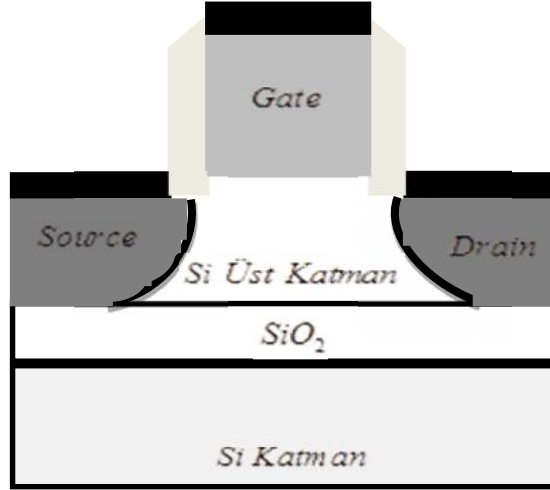
İlk MOSFET ler alüminyum kapıya sahipti. Poli-Si kapısının geli tirilmesi, kapının kendisinin, kaynak ve drenaj difüzyonu için maske olu turarak, kendi kendini normal konuma getiren bir cihazın olu masına yol açtı. Bu ekilde, gate-kolektör ve gate-emiter arasında meydana gelen parazit kapasitansları kontrol edilebilir bir hale geldi. Polisilikonun nispeten yüksek dirence sahip olması nedeniyle kapıların yansıtıcı metal tabanlı silisyum malzemedan yapılması önerilmi tir (Kervin 1969).

İlk MOSFET cihazların boyutları oldukça büyüktü ve yararlı bir ekilde kullanılabilmeleri için bu boyutların küçültülmesi gerekmekteydi, ancak aygıtın boyutunun azaltılması e ik gerilimi ve drenaj kaynaklı bariyer içeren kısa kanal etkilerine yol açıyordu. Bu sorunla ba a çıkmak için ba vurulan yollar; artan direnci önlemek ile birlikte kaynak ve drenaj derinli ini azaltıcı yöndeydi (örne in, hafif katkılı drenaj, yüksek kaynak bo altması ve muhtemel Schottky bariyeri). Kanalların uygun katılama profilleri sayesinde e ik gerilimi kontrol altına alınabilir bir hale getirilmekteydi.

Gate yüzeyi olabildi ince ince bir tabaka halinde oksitlendi inde e ik geriliminin etkileri oldukça azalmaktaydı. Gate yüzeyinin kalınlı mın azaltılmasının bir sonucu olarak; gate bölgesinin kaçak akımı artar, bu sebeple cihaz içersindeki yongaların güç tüketimi artar ve bu durum sabit pil ile çalı an cihazalar için istenmeyen bir etki olu turur.

Gate bölgesindeki kaçak akımın her 30 katlık artı na kar ılık olarak, kanal bölgesindeki kaçak akımın yakla ık olarak 3 ila 5 kat artmasına neden oldu u tahmin edilmektedir. Gate bölgesinin oksit yüzeyinin azaltılması, kaçak akımın yanı sıra bor katkılı silis yarı-iletkenlerin poli-Si kapısında kanal bölgesine nüfuz eden bor duyarlılı mını arttırmaktaydı.

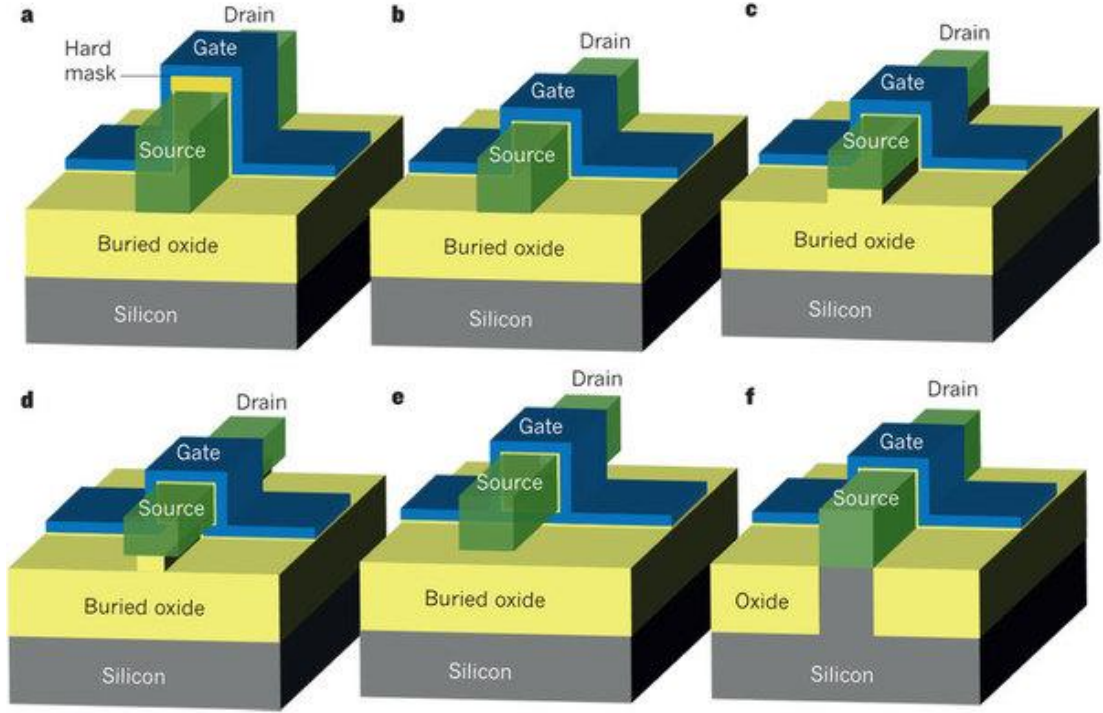
Klasik MOSFET lerin farklı bir uygulaması ise yalıtkan yüzey üzerine silikon kaplama ekinde gerçeikle tirildi (SOI).



ekil 1.5: SOI MOSFET kesiti.

SOI MOSFET lerin en büyük avantajı entegre bir devredeki di er devre elemanlarından elektriksel izolasyon sa layabilmesi ve böylelikle paketlenmi yo unlu un artırılmasıdır. Ayrıca, kaynak ve drenajın birle me alanı önemli ölçüde azalmaktadır, böylece parazitik sı a azalır.

Bölgenin geni li i Si gövde kalınlı ı ile sınırlandırılmı tır, bu nedenle SOI kanalı yoluyla kaynak-drenaj ba lamanın göz ardı edilemeyecek ekinde, kısa kanal etkilerini azaltmaya yardımcı oldu una inanılmaktadır. SOI aygıtların bu özellikleri gövde kalınlı mının azaltılması ile daha da iyile tirilmektedir. Tamamen tüketilmi alanlı ve ultra ince vücut yapılı SOI'lerin en önemli ölçekleme çözümlerden biri oldu una inanılmaktadır (Saraswat, 1979).



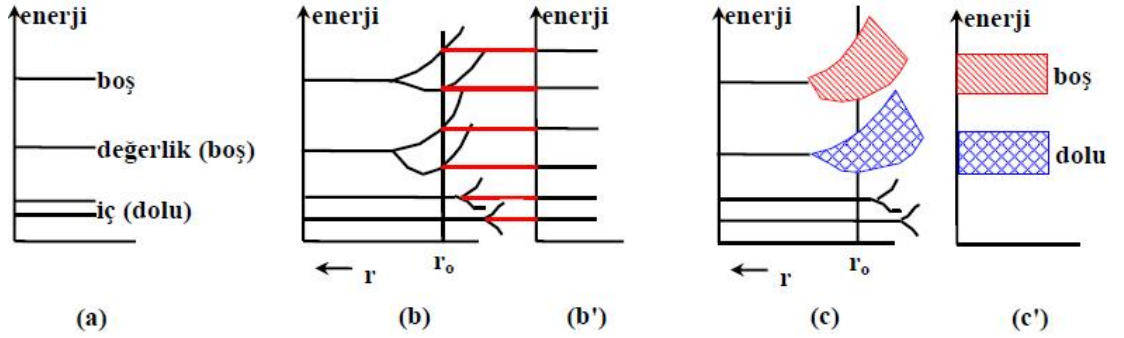
ekil 1.6: SOI üzerine yeni cihaz kavramları a) silikon üzerinde yalıtkan (SOI) alan etkili transistör (FinFET), b) SOI üçlü gate MOSFET, c) SOI 2-gate MOSFET, d) SOI 1-gate MOSFET, e) SOI gate çerçeve MOSFET, f) toplu tri-gate MOSFET.

Kanalların mükemmel kapı kontrolü nedeniyle bu cihazlar katkısız ya da çok hafif katkılı olabilir. Bu şekilde hareketlilik daha az bozulmakta ve elektrik gerilimi, doping konsantrasyonundaki dalgalanmalara daha az bağımlı hale gelmektedir. SOI'nin bir diğer avantajı da, yeni cihaz kavramlarının geliştirilmesini kolaylaştırmasıdır.

2 YARI- LETKENLER

2.1 Katıların Band Teorisi

Kuantum Mekaniği yasalarına göre, elektronlar atoma bağımlı olan yapılarında özellikli ve kesikli enerjilere sahiptirler. Eğer iki izole atom birbirlerine yaklaştırılırsa her atomik enerji seviyesi ikiye yarılar. Eğer 3 atom birbirine yaklaştırılırsa her enerji seviyesi üçe yarılacaktır. Bir katı cisim ele alındığında birbirine örgü sabiti mesafesinde yakın N sayıda atom bir arada bulunuyor demektir. Dolayısıyla enerji düzeyleri N ye yarılmış olacaktır. Bu enerji seviyeleri arasındaki fark o kadar küçüktür ki bu enerji grubu sürekli bir enerji bandı olarak düşünülebilir. Başka bir ifade ile katıdaki her enerji seviyesine prensip olarak bir enerji bandı karşılık gelmektedir.



ekil 2.1: Katı cisim içindeki atomlara ait enerji düzeylerinin yarılarak enerji bandlarının oluşumu.

Atomun yapısında yer alan ve daha iç kabuklarda bulunan elektronlar, çekirdeğe yakın olmaları nedeniyle, atoma daha sıkı bağımlıdır. Diğer taraftan bu elektronlar üzerine öteki komşu atomların etkileri de ihmal edilebilecek kadar az olur. Bu nedenle iç kabuklardaki bu seviyelerin yarılmaları çok daha küçük boyutlarda olacaktır iç kabuk elektronlarının enerji düzeyleri, pratik olarak, atomunkiler ile aynıdır (Floyd 2012).

Pauli ilkesine göre her enerji düzeyinde, spinleri farklı olmak koşulu ile en fazla iki elektron yer alabilir. Buna göre bir band N sayıda enerji düzeyine yarıyorsa bu bantta en fazla $2N$ sayıda elektron bulunabilir. Elektronlar enerji açısından enerji değerleri küçük olan seviyelere öncelikle yerleşirler. Böylece tüm elektronlar enerjilerine göre farklı seviyelere yerleşir. Elektron bulunan en yüksek enerjili seviyeden sonra gelen enerji düzeyi, yerleşecek başka elektron kalmadığı için, boş kalacaktır. Elektronlar, enerji yerleşmeleri mümkün ise, ortamdan ısı enerjisi olarak daha yüksek enerjili düzeylere geçiş yapabilirler. Bu nedenle, bir katı içinde, elektron bulunan en yüksek enerji düzeyi, katı cismin bulunduğu sıcaklıkla beraber olarak değişir.

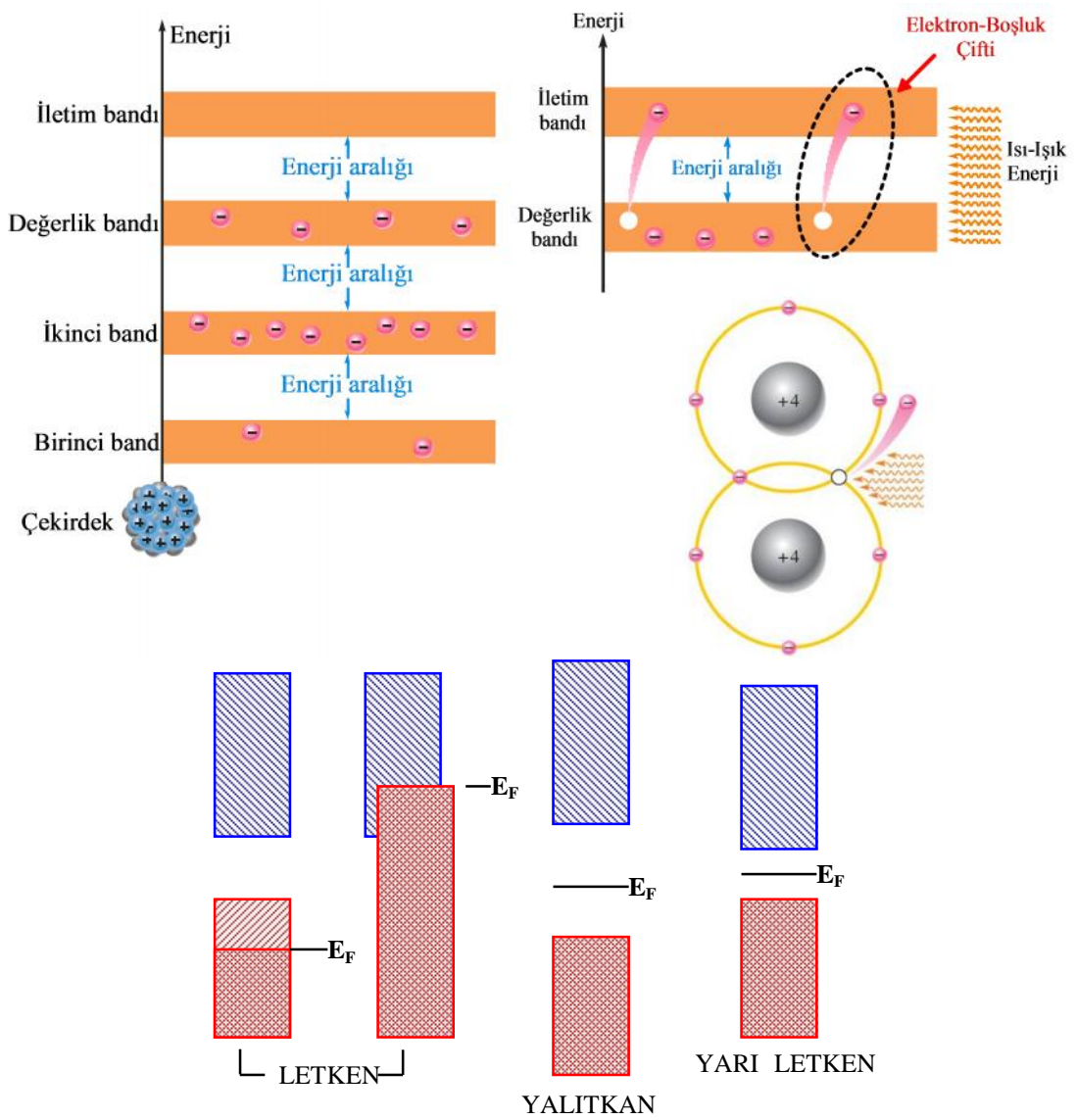
Herhangi bir sıcaklıkta elektron bulunan en yüksek enerji seviyesine de erlik bandı, bunu izleyen ilk boş enerji düzeyine ise iletkenlik bandı adı verilmiştir. Mutlak sıfır sıcaklığında ($0\text{ }^{\circ}\text{K}$) elektron bulunan en yüksek enerji düzeyinin adı ise Fermi Seviyesidir.

De erlik bandında bulunan atoma bağlı bir elektron, herhangi bir dış etki ile (örneğin: elektrik alan, optik aydınlatma, x -ışınları ile ınlama, manyetik alan veya ısı enerjisi gibi) enerji kazanabiliyor ve daha yüksek enerjili boş seviyelere, başka bir deyişle iletkenlik bandına geçiş yapabiliyorsa, bu elektron atomdan bağımsız hale gelir. Yani serbest elektron durumuna geçer. Elektronun katı cisim içinde serbestçe dolaşması anlamına gelen bu olgu katı cismin iletken özellik taşıması demektir. Bu nedenle dolu olan en yüksek enerjili banttan sonra gelen daha yüksek enerjili seviyelere iletkenlik seviyeleri denmiştir. Örneğin metallerde en dış yörüngede bulunan de erlik elektronu atoma zayıf bir şekilde bağlı olup, küçük bir elektrik alan etkisi ile bağılı olduğu atomdan kurtarılabilir ve elektron serbest elektron veya iletkenlik elektronu haline gelir ve katı cisme elektriksel iletkenlik kazandırır. Bu özelliğe sahip maddeler iletkenler olarak bilinir.

De er de erlik elektronu atoma çok güçlü bağlarla bağlı ise, bir dış etki ile bu elektronlar atomdan kopartılamaz ve iletkenlik bandına geçecek elektron yaratılamaz. Dolayısıyla bu maddeler iletkenlik özelliği gösteremezler. Bunlara yalıtkan maddeler denir. Bazı maddelerde ise, alçak sıcaklıklarda de erlik bandındaki elektronlar yeterli enerji kazanarak iletkenlik bandına çıkamamalarına rağmen, sıcaklık artınca, örneğin oda sıcaklığında ($300\text{ }^{\circ}\text{K}$) bile elektronların

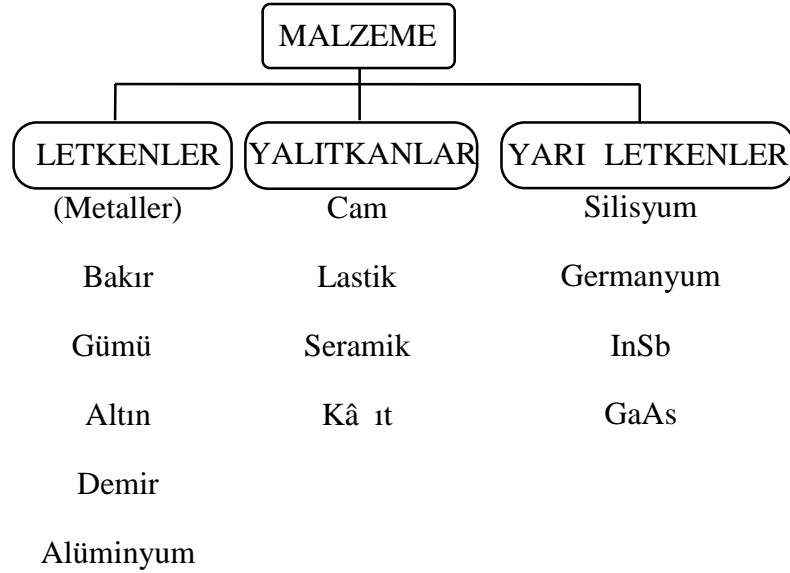
kazandı ı enerji onların de erlik bandından iletkenlik bandına ıkmalarına neden olur ve malzeme iletken karakter kazanır. Bu özelli e sahip malzeme yarı-iletkenler olarak tanımlanmı tır.

ekil 2.2 den görülece i gibi malzemenin elektriksel iletkenli ini belirleyen ana faktör, de erlik bandı ile iletkenlik bandı arasındaki geni liktir. Elektronların enerji açısından bulunmalarının mümkün olmadığı bu bölgeye *Yasak Enerji Aralı ı* denir. Buna göre iletken malzemede de erlik bandı ile iletkenlik bandı arasındaki geni lik sıfırdır, ba ka bir ifade ile iletkenlerde de erlik bandı ile iletkenlik bandı üst üste binmi tir (Floyd 2012).



ekil 2.2: Katı cisimleri band teorisine göre elektriksel iletkenliklerinin gösterimi.

Yalıtkanlarda ise yasak enerji aralığı oldukça geniş olup, elektron yeterli enerji kazanarak devalerlik bandından iletkenlik bandına geçi yapamaz. ekil 2.2 den görülece i gibi yarı-iletkenlerde yasak enerji aralığı, elektronların oda sıcaklığı nda bile enerji kazanarak devalerlik bandından iletkenlik bandına çıkmalarına izin verecek darlıktadır. ekil 2.3 de malzemenin elektriksel davranışına göre sınıflandırılması verilmiştir.



ekil 2.3: Malzemelerin elektriksel iletkenliklerine göre sınıflandırılması.

2.2 Yarı-iletkenlerde Elektronik İletkenlik

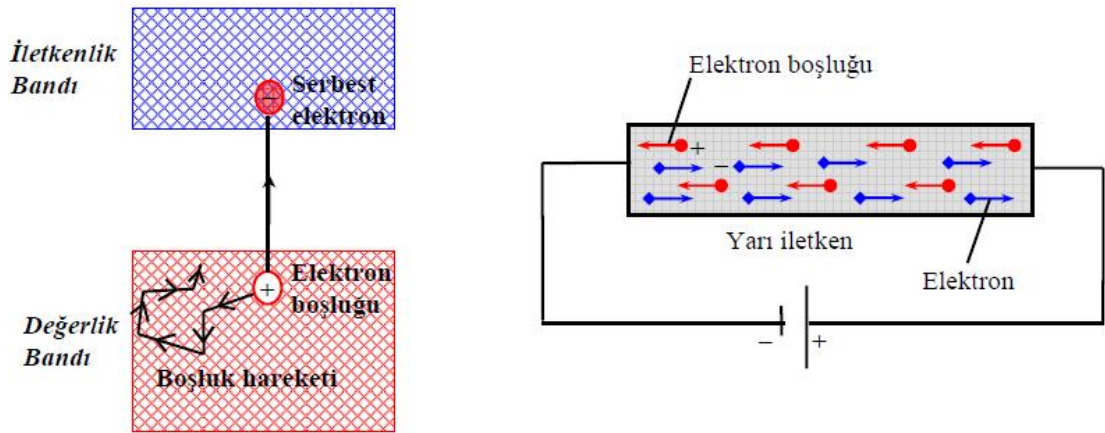
Devalerlik bandı ile iletkenlik bandı arasındaki yasak enerji aralığı yalıtkanlarda 2 – 8 eV kadarken, yarı-iletken Si da 1,1 eV, yarı-iletken Ge da ise 0,7 eV kadardır. Mutlak sıfır sıcaklığı nda yarı-iletkenlerde de tüm elektronlar atomlara ba lı durumdadır ve malzeme yalıtkan özellik gösterir. Sıcaklık arttıkça elektronların ısı enerjisi olarak aldıkları enerji artar ve bu kazandıkları enerji ile Fermi seviyesine yakın seviyelerdeki elektronlar devalerlik bandından iletkenlik bandına çıkmaya ba larlar. Böylece katı cisim içinde serbest elektron sayısı artmaya ba lar ve malzeme iletkenlik özelli i gösterir. Dahası bu iletkenlik özelli i sıcaklık ile ili kili olmalıdır. Çünkü sıcaklık arttıkça elektronların aldığı enerji giderek artacak ve iletkenlik bandına çıkacak dolayısıyla da elektron sayısı fazlala ca ı için malzemenin iletkenli i de artacaktır.

Bir elektron de erlik bandından iletkenlik bandına ıkarkten terk etti i yer, bir negatif yük azaldı ı için, pozitif yüklü bir parçacık gibi davranır. Elektronun de erlik bandını terk ettikten sonra geride bıraktı ı ve tamamen elektron benzeri davranı gösteren ve elektron kütlesine e it kütleye sahip bu pozitif bo lu a elektron bo lu u (elektron hole, de ik) denir. Kom u atomların de erlik veya daha iç seviyelerindeki elektronlar bu elektron bo lu una geçi yapabilirler. Böylece bu kez onların geldi i enerji düzeyinde bir elektron bo lu u olu ur. Bu davranı , elektron bo lu unun hareket etmesi olarak yorumlanabilece inden, yarı-iletkenlerde iletkenlik bandına sıçrayan elektronlar yanında, de erlik bandındaki elektron bo lukları da iletkenli e katkıda bulunur. Dolayısıyla yarı-iletkenlerdeki elektrik iletkenli inin iki bile eni vardır ve toplam iletkenlik bu iki bile enin toplanması ile bulunur (Floyd 2012).

Elektriksel iletkenlik = Elektron iletkenli i + Bo luk iletkenli i

$$\sigma_{toplam} = \sigma_{elektron} + \sigma_{bo\ luk} \quad (2.1)$$

uygulandı nda bunlar birbirleri ile ters yönlerde hareket edeceklerdir, ekil 2.4.



ekil 2.4: De erlik bandına ıkarak serbest elektron haline gelen iletkenlik elektronu ve geride bıraktı ı elektron bo lu u yarı-iletkenin elektriksel iletkenli ine katkıda bulunur. Elektronlar ve bo luklar zıt elektrik yükü ta ıdıklarından bir elektrik alanda ters yönde hareket eder.

Yukarıda açıklandı ı gibi yarı-iletkenlerin elektrik iletkenli i sıcaklı a ba lı olarak iddetle de i ir. Dolayısıyla malzemenin direnci de sıcaklı a iddetle ba lıdır. Bir yarı-iletkenin elektriksel direncinin sıcaklıkla de i imi,

$$R(T) = a.e^{\frac{b}{kT}} \quad (2.2)$$

ile elde edilir.

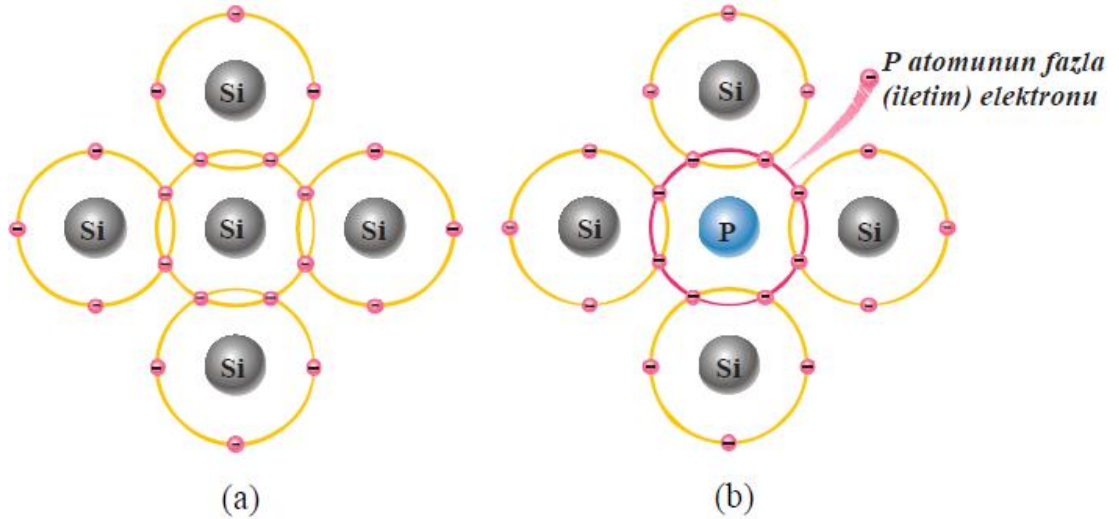
Burada b malzemeye ba lı olan bir sabit (malzeme sabiti); a ise kullanılan kristalin boyutlarına ba lı olan bir di er sabittir. Boltzmann sabiti k ile T nin çarpımı enerji boyutunda oldu undan b sabiti de enerji boyutunda olmalıdır. Malzemenin Sıcaklık Katsayısı ise,

$$a_T = \frac{1}{R} \frac{dR}{dT} = \frac{b}{kT^2} \quad (2.3)$$

eklinde tanımlanmı olup, sıcaklık 1 °C de i ti inde meydana gelecek ba ıl direnç de i imini anlatır (Floyd 2012).

2.3 Katkılı Yarı-iletkenler

Asal yarı-iletken elementler periyodik sistemin dördüncü sütununda bulunurlar. Bu elementlerin de erlik elektronları dörder tanedir. Örne in Si atomu, en yakın 4 kom usu ile birer elektron çifti olu turarak kovalent ba lar meydana getirirler, ekil 2.5 (a).



ekil 2.5: a) Saf Si kristali, b) Si kristali içinde bir fosfor katkı atomu.

Asal bir yarı-iletken kristalinin, örneğin bir silisyum kristalinin atomlarından birinin çıkarılarak yerine 5. grup elementlerinden, örneğin bir fosfor atomu koydu umuzu düşünelim, ekil 2.5 (b). Fosforun değerlik elektronu sayısı 5 oldu undan bunlardan dördü civardaki 4 Si atomu ile hemen kovalent bağlar kurarlar. Geriye bir artık (fazla) elektron (excess electron) kalır. Fakat P çekirdeğinin de Si çekirdeğine göre bir fazla (+) yükü vardır. Buna göre fazla elektron mesela elektrik iletkenliğine katkıda bulunabilmek için tamamen sabit değildir. Bir dış elektrik alanı etkisi altında bu fazla elektronun kristal içinde hareket edebilmesi, başka bir deyişle elektriksel iletkenliğine katkıda bulunması, ilk bakışta olanaksız gibi görünür. Çünkü bunun için elektrona P'nin ilk iyonizasyon enerjisi mertebesinde enerji vermek gerekecektir ki, serbest P atomu için bu enerji 10,55 eV mertebesinde, yani çok büyüktür. Diğer taraftan kristal örgüsü içindeki P atomunun enerji seviyelerinin serbest P atomununkinden farklı olacağını hemen söylenebilir.

Gerçek duruma oldukça yakın bir irdeleme böyle yapılabilir. P'nin fazla elektronu, P çekirdeğindeki fazla pozitif yük ile yaklaşık bir hidrojen atomu gibi davranır. Buna göre fazla elektronun bağlanma enerjisini ilk yaklaşıklıkla Bohr teorisi yardımıyla hesaplamak mümkündür. Bilindiği gibi hidrojen atomundaki tek elektronun bağlanma (iyonizasyon) enerjisi 13,6 eV'dur (Floyd 2012).

Fakat izole hidrojen atomu için doğru olan bu değer Si gibi bir atom içinde daha küçüktür. Bunun iki nedeni vardır. Birincisi, elektronla çekirdek arasındaki çekme kuvveti ortamın dielektrik sabiti ile ters orantılıdır. İkincisi, Her iki yükün olduğu atomun yarıçapı ile doğru orantılıdır. Bohr hidrojen atomu modelinde yer alan, ortamın dielektrik sabitinin bulunmasına bağlı düzeltme faktörü de hesaba katılırsa fazla elektronun bağlanma (iyonizasyon) enerjisi için,

$$E = -\frac{2f^2 e^4 m_e^*}{v^2 h^2} \quad (2.4)$$

yazılabilir. Formülde serbest elektron kütlesi yerine m_e^* efektif elektron kütlesini kullanmak suretiyle örgünün etkisi de hesaba katılmı olur.

Si da $m_e^* = 0,2 m_e$, hidrojenin iyonizasyon enerjisi 13,6 eV, Si' un dielektrik sabiti 11,7 oldu undan denklem 2.4 P 'un Si içindeki fazla elektronunun iyonizasyon enerjisi için

$$E = - (13,6 \text{ eV}) \left(\frac{m_e^*}{m_e} \right) \left(\frac{1}{\epsilon^2} \right) = - 13,6 \times (0,2) \times \left[\frac{1}{(11,7)^2} \right] = 0,02 \text{ eV}$$

de erini verir.

Bu sonuç fosforun silisyum örgüsü içindeki elektron ba lantı enerjisinin yakla ık 530 defa küçülmü olaca mı göstermektedir. Buna benzer bir hesabı germanyum örgüsündeki fosfor atomu için yapılırsa ($m_e^* = 0,1 m_e$; $\epsilon = 15,8$) fosforun fazla elektronunun 1760 defa daha küçük olan $E = 0,006 \text{ eV}$ luk bir ba lantı enerjisi ile çekirde e ba lı oldu unu buluruz (Floyd 2012).

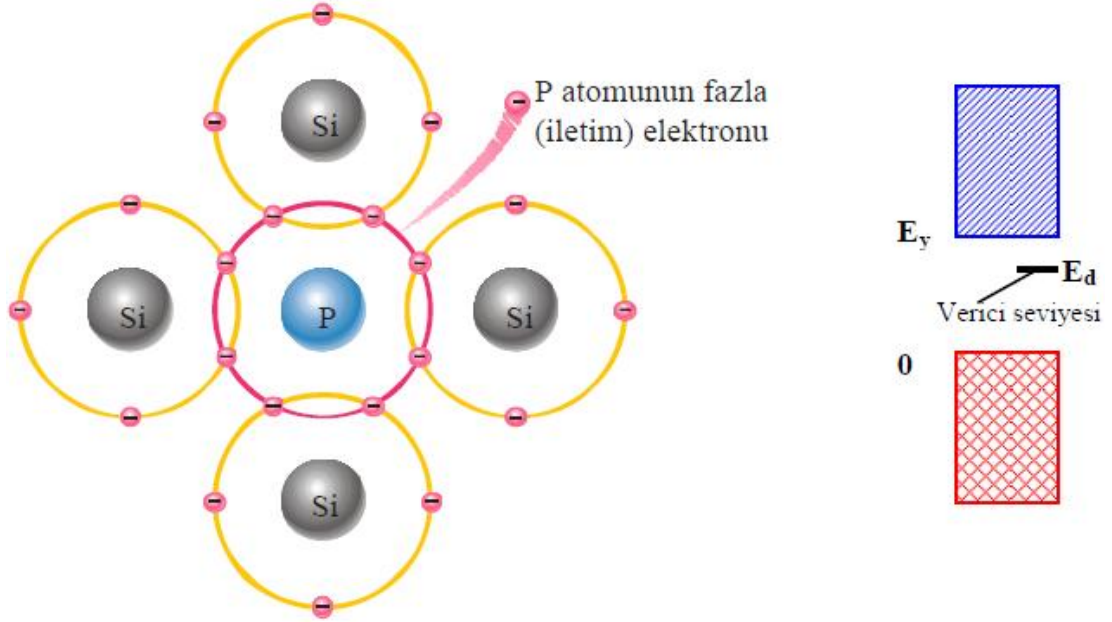
Yukarıdaki hesapları, örne in efektif elektron kütlelerinin do rultuya ba lı oldu unu da göz önüne almak suretiyle, biraz daha iyile tirmek mümkündür. Ancak burada ı nsal so urma veya ısısız iyonizasyon deneylerinden elde edilen sonuçlar vermektedir. Bu sonuçlar;

Tablo 0.1: Si ve Ge içinde 5 de erli vericilerin iyonizasyon enerjileri.

	P	As	Sb
Silisyum	0,045 eV	0,049 eV	0,039 eV
Germanyum	0,0120 eV	0,0127 eV	0,0096 eV

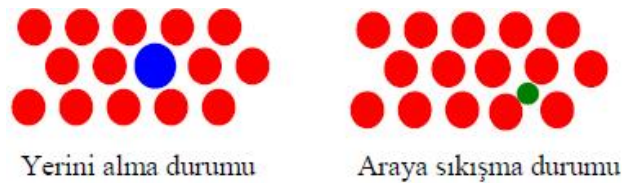
Si ve Ge örgülerine giren tablodaki 5 de erli yabancı atomlar bu Tablo 2.1' de görüldü ü gibi çok dü ük olmayan sıcaklıklarda kolaylıkla iyonize olabilirler ve örgüye serbest elektronlar kazandırabilirler. Bu nedenle bu 5 de erli atomlara verici (donor) adı verilmektedir.

Kristalin band eması üzerinde verici ba lantı enerjisi E_d' yi göstermek için iletkenlik bandının alt kenarından $E_y - E_d$ kadar a a ıda bir seviye çizmek gerekir. Verici seviyesi, bandın sürekli yapısından farklı olarak, süreksiz (kesikli) seviyelerdir. Bundan ba ka bu seviyeler kristal içinde yabancı atomun bulundu u yere ba lı yerel (sınırlandırılmı) seviyelerdir. Ana kristalin band eması üzerinde kısa bir çizgi ile gösterilirler, ekil 2.6.



ekil 2.6: Verici seviyelerinin band modeli üzerinde gösterimi.

Fosfor, arsenik ve antimon, Si ve Ge içinde, daima ana kristal atomlarından birinin yerini alarak yerle ir. Yabancı atom için bir ba ka yerle me olana ıda, kristal içindeki ana örgü atomlarını kenarlara iterek araya yerle me biçimidir, ekil 2.7 Örne in Li tek de erli bir atom olmasına kar ılıklı Ge ve Si örgülerine girebilir ve verici görevi yapabilir (Floyd 2012).



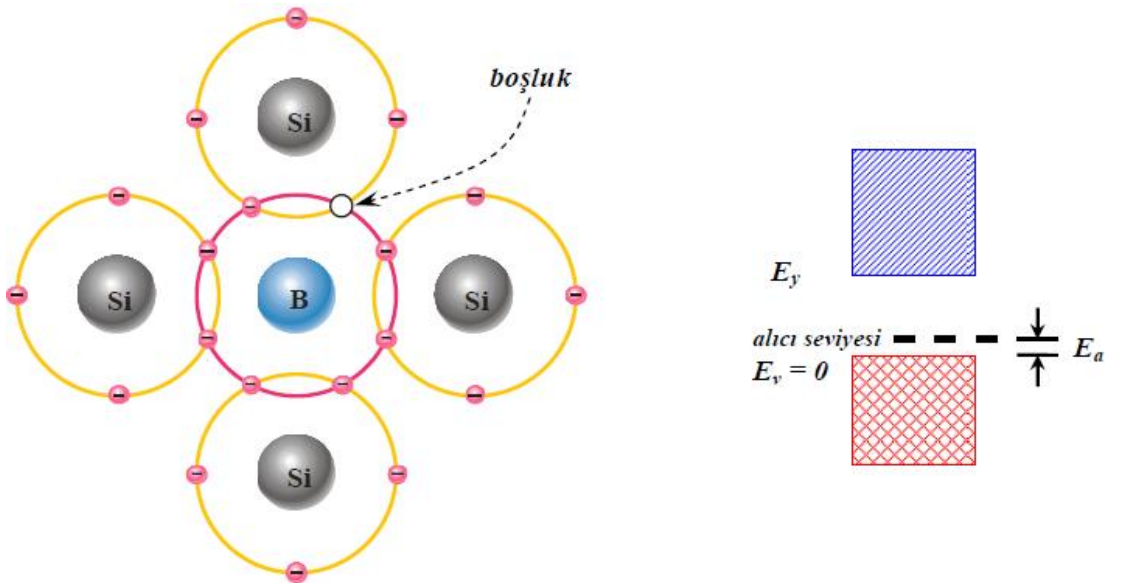
ekil 2.7: Kristal örgüsü içinde yabancı atomun “yerini alarak” ve “sıkı arak” yerle mesi.

Her iki halde de kristal fazla elektron yani negatif akım taşıyıcı kazanmış oldu u için kristale *n*-tipi katkılı yarı-iletken adı verilir.

Si örgüsüne yerini alma yolu ile yerleştirilen yabancı atom enerjisi 3 de erli ise (örneğin bor, alüminyum, galyum, indiyum gibi) bu durumda yabancı atomun, civarındaki 4 Si atomu ile kovalent bağ kurabilmesi için bir elektronu noksan kalır, şekil 2.8. Bu elektronu, gerekli enerjiyi harcayarak, yakınlarındaki bir Si - Si bağından alabilir ve yabancı atomun 4 çift bağını böylece tamamlayabilir.

Bu olay sonuç olarak, kristalin de erlik bandı içinde bir elektron boşluğunun oluşmasına neden olur. Boşluk, daha önce görüldü ü gibi pozitif bir akım taşıyıcı olarak kristale iletkenlik kazandırabilir. Bunu sağlayabilmek için örgü içinde bir elektronun enerjisini yükseltmek gerekir. Bu nedenle 3 de erli yabancı atomlar bulunan katkılı yarı-iletkene *p*-tipi yarı-iletken; yabancı atoma da elektron tuttu u için alıcı (acceptor) adı verilir.

Pozitif boşluğun, bir fazla negatif yükü bulunan alıcı yakınındaki hareketi, yine hidrojen atomundaki elektronun hareketine benzer. Yani alıcının iyonizasyon enerjisi büyük bir doğrulukla daha önce tanımlanan bağıntı ile hesaplanabilir. Alıcı iyonizasyon enerjisi E_a kesikli bir enerji seviyesidir. Verici seviyesi gibi sınırlandırılmış bir seviyedir. Ana kristalin bandeması üzerinde E_v nin E_a kadar üzerinde çizilen kesikli çizgilerle gösterilir (Boylestad 2011).



ekil 2.8: Alıcı Seviyesinin tanımı.

E_a , esas itibariyle bir bo lu un alıcı atomun yakınından ayrılması için harcanması gereken enerjidir. Serbest kalan bo luk kristalin elektrik iletkenli ine katkıda bulunacaktır. Bu olayı u ekilde de gözümüzde canlandırabiliriz. E_a enerjisi de erlik bandındaki bir elektron tarafından so urulur. Elektron E_a alıcı seviyesine çıkar, alıcı seviyesine ba lı olan bo luk de erlik bandına iner ve böylece de erlik bandında serbest bir bo luk meydana gelir.

Buradan görülece i gibi, band eması üzerinde, bir elektronun enerji kazanması, onun i gal etti i enerji seviyesinin (iletkenlik bandı do rultusunda) yükselmesi demektir. Buna kar ılık bir bo luk enerji kazanınca onun seviyesi (de erlik bandı do rultusunda) a a 1 inmektedir (Boylestad, 2011).

2.4 Katkılı Yarı-iletkenlerde Elektrik İletkenli i

En mükemmel yöntemlerle temizlenmi bir Si veya Ge örne inde yabancı atomların (katkı atomları) yo unlu unu yüz milyonda bir mertebesine kadar indirilebilmektedir. Bu saflıkta bir Si kristalinin cm^3 de yine de $N = N_A \times (2,33/14) \times 10^{-11} \quad 10^{-12}$ yabancı atom bulunuyor demektir. Bu yabancı atomların hepsinin 5 de erli bir elementten kaynaklandı mı ve oda sıcaklı ında bunların hepsinin iyonla mı oldu unu dü ünürsek cm^3 ba ına 10^{12} elektron kristalin iletkenli ine katkıda bulunabilecek demektir. Bu sayıyı, mutlak saflıkta bir Si kristalinin oda sıcaklı ındaki elektron sayısı ile kar ıla tırmak ilginç olacaktır.

$$m_e^* = 0,2m_e ; E_F = \frac{E_v}{2} ; E_y = 1,14 \text{ eV} \text{ olarak,}$$

$$n = \frac{1}{\sqrt{2}} \left(\frac{0,2 \times 9,11 \times 10^{-28} \times 1,38 \times 10^{-16} \times 300}{f (1,054 \times 10^{-27})^2} \right)^{3/2} \times e^{-\frac{1,14}{2 \times 0,025}} = 2,78 \times 10^8 \text{ cm}^{-3}$$

bulunur. Görülüyor ki 5 de erli yabancı elementlerin, oda sıcaklı ında kristale verdi i serbest elektron sayısı, asal iletkenlik elektronları sayısından yakla ık 10^4 defa fazla olmaktadır. Bu sonuç, oda sıcaklı ında, asal yarı-iletkenlik gösterebilecek

saflıkta bir silisyumun yapılmasının hemen hemen olanaksız oldu unu göstermektedir.

Aynı hesap Ge için ($m_e^* = 0,1 m_e$; $E_g = 0,67$ eV) tekrarlanırsa asal iletkenlik elektronları konsantrasyonunun 10^{12} mertebesinde oldu u anla ılır. Buradan, silisyumdan farklı olarak oda sıcaklı ında asal yarı-iletken Ge elde edilebilece i anla ılmaktadır. Bu dü üncelerin yalnız verici karakterli yabancı atomlar için de il, 3 de erli alıcı katkı atomları için de do ru oldu u açıktır.

Genel olarak kristal yalnız bir çe it yabancı atom içermez. Iletkenlik, kristaldeki verici/alıcı oranının de erine göre de i ik oranda elektron (n -tipi) veya bo luk (p -tipi) iletkenli i olabilir. Hangi tür akım ta ıyıcı fazla ise buna ço unluk ta ıyıcısı (majority carrier); di erine azınlık ta ıyıcısı (minority carrier) adı verilir.

Di er taraftan kristal içindeki her yabancı atomun her sıcaklıkta iyonize olması gerekmez. İyonize olmayan yabancı atomlar kristalin iletkenli ini de i tirmez.

çinde cm^3 ba ına N_d^+ sayıda iyonize olmu verici; N_a^- sayıda iyonize olmu alıcı bulunan bir katkılı yarı-iletkenin normal halinde, yani elektrostatik bakımdan yüksüz iken, pozitif ve negatif yük ta ıyıcılarının toplamları birbirine e it olmalıdır (Demirtürk 2014).

$$n + N_a^- = p + N_d^+ \quad (2.5)$$

N_a^- ve N_d^+ yo unlukları, N_a iyonize olmamı alıcı ve N_d iyonize olmamı verici yo unlukları kullanılarak Fermi da ılımı yardımı ile hesaplanabilir. A a ıdaki ba ıntıları yazmak mümkündür.

$$\frac{N_a^-}{N_a} = \frac{1}{1 + e^{\left(\frac{E_a - E_F}{k.T}\right)}} \quad (2.6)$$

$$\frac{N_d^+}{N_d} = \frac{1}{1 + e^{\left(\frac{E_F - E_d}{k.T}\right)}} \quad (2.7)$$

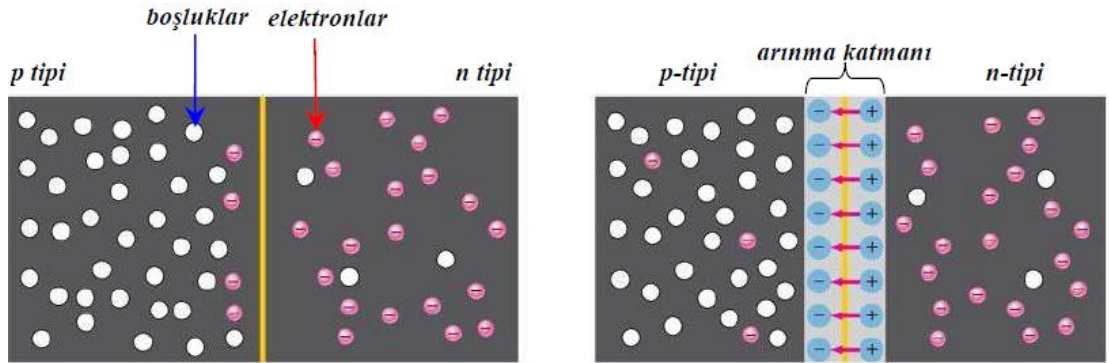
n ve p tipi için seviye yoğunluk ifadeleri kullanılarak ve de erlik bandının üst kenarının enerjisini sıfır noktası olarak almak koşulu ile,

$$\frac{1}{\sqrt{2}} \left(\frac{m_e^* kT}{f \hbar^2} \right)^{\frac{3}{2}} e^{-\left(\frac{E_g - E_F}{kT} \right)} + \frac{N_a}{1 + e^{\left(\frac{E_g - E_F}{kT} \right)}} = \frac{1}{\sqrt{2}} \left(\frac{m_e^* kT}{f \hbar^2} \right)^{\frac{3}{2}} e^{-\left(\frac{E_F}{kT} \right)} + \frac{N_d}{1 + e^{-\left(\frac{E_d - E_F}{kT} \right)}} \quad (2.8)$$

eklinde yazılabilir. Fermi enerjisi E_F 'yi bu bağıttan hesaplamak çok zordur. Ancak özel ve pratikte kullanılan bazı basit hallerde bu mümkün olur. Aksi takdirde sayısal yöntemlere başvurmak gerekir.

2.5 p - n Eklemlerinin Elektriksel Özellikleri

Farklı atomlarla katkılandırılmış iki yarı-iletken malzeme yüzeyleri temas edecek biçimde bir araya getirilirse bir p - n kavak meydana getirilir. Elektron ve boşluklar sahip oldukları ısısal enerji nedeniyle hareket ederler. Bu hareket sonucu iki malzemenin yüz yüze geldiği kısımda (kavakta) n tipi malzemenin negatif yüklü elektronları ile p tipi malzemenin pozitif yüklü boşlukları birbirleri ile etkileşirler ve yeniden-birleşme (recombination) olurlar. Böylece bu bölge elektrik yükü bakımından yüksüz bölge haline gelir. Elektronların ve boşlukların, enerji açısından amaçacakları genişliğe gelince bu yüksüz bölgenin oluşması durur. Elektrikçe yüksüz olan bu bölgeye arınma bölgesi (katman = tabakası) (depletion layer) adı verilmiştir. Bu kavaktaki elektriksel özellikler 2.9'da gösterilmektedir (Boylestad, 2011).

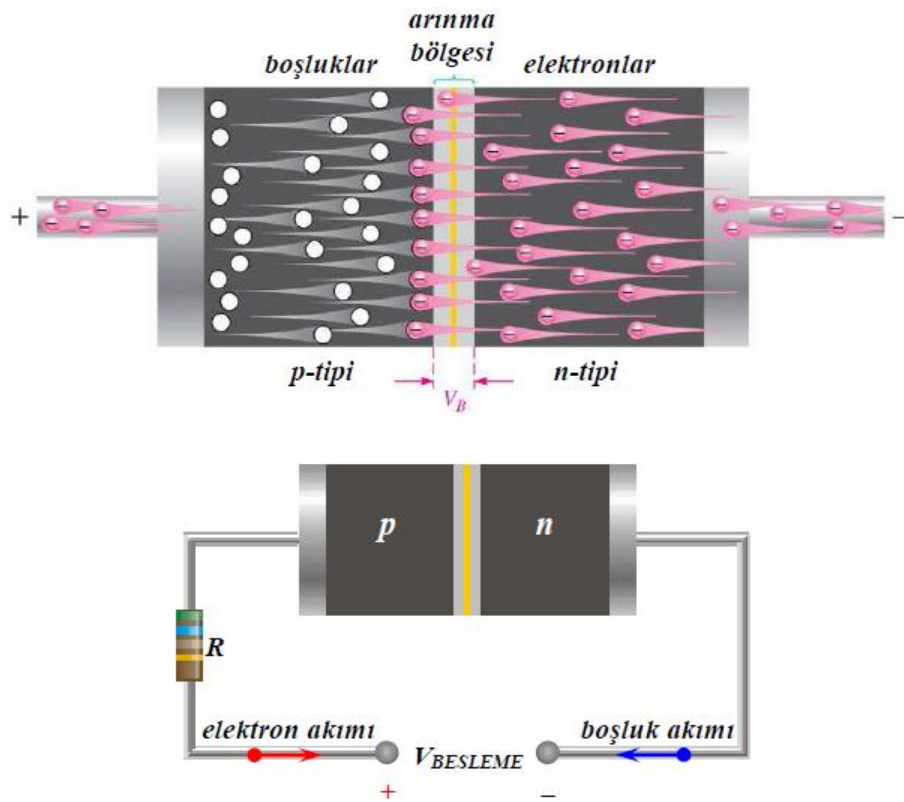


ekil 2.9: p - n kavakının oluşması ve arınma bölgesinin meydana gelmesi.

Arınma bölgesi elektronlar ve boşluklar için bir enerji engeli gibi davranır. Öyle ki ne elektronlar ne boşluklar bu enerji engelini aarak karşı tarafa geçemezler. Dolayısıyla eklem arınma bölgesi oluştuktan sonra kararlı duruma ulaşır. Bu nedenle, bu enerji engeline “potansiyel engeli” (potential barrier) ya da “ön-gerilim bölgesi” adı verilmiştir. Boşlukların p tipi taraftan n tipi tarafa; elektronların n tipi taraftan p tipi tarafa geçebilmeleri için bu potansiyel engelini aşacak enerji dışarıdan bir kaynaktan, örneğin bir *emk* kaynağından, onlara kazandırılmalıdır. Ancak bu kez de n veya p tarafının hangi tür gerilime bağlanacağı önem kazanır.

2.6 p - n Eklemine Doğru Beslenmesi

Bir p - n kavayının iki tarafının bir *emk* kaynağının uçlarına bağlanması eylemine besleme (bias) adı verilir. Eğer kavayın n tarafı *emk* kaynağının negatif terminaline, p tarafı pozitif terminaline bağlanırsa bu besleme türü Doğru Besleme (Forward Bias) olarak adlandırılır (Floyd 2012).



ekil 2.10: Bir p - n kavayının doğru beslenmesi.

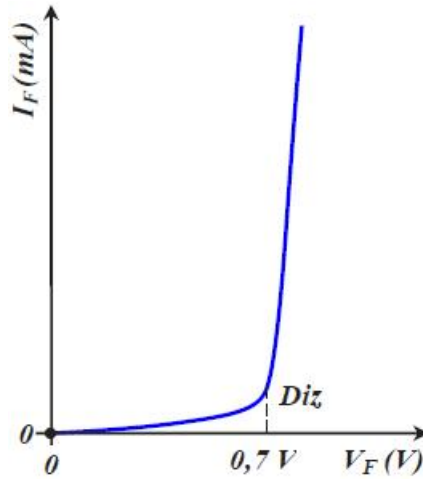
Elektrik alandan enerji kazanan bo luklar potansiyel barajını n tarafına do ru a arak negatif gerilim yönünde; elektronlar ise engeli p tarafına do ru a arak pozitif gerilim yönünde hareket ederek elektrik akımının devre boyunca tamamlanmasına neden olurlar. Devreden geçen toplam akım elektron ve bo luk akımlarının toplamına e ittir.

ekil 2.10 dan görülece i gibi do ru besleme durumunda elektronlar p tarafına do ru hareketlenerek elektrik alandan enerji kazanırlar ve potansiyel engelini a arak p tarafında hareketlerine devam ederler. Benzer ekilde p tarafındaki bo luklar da elektrik alandan kazandıkları enerji ile potansiyel barajını a ıp n tarafında hareketlerine devam ederler. Böylece hem elektronlar hem de bo luklar elektrik akımının olu masına katkıda bulunurlar. Dolayısıyla devreden geçen akım için

$$i_{toplam} = i_{elektron} + i_{bo\ luk} \quad (2.9)$$

yazılabilir.

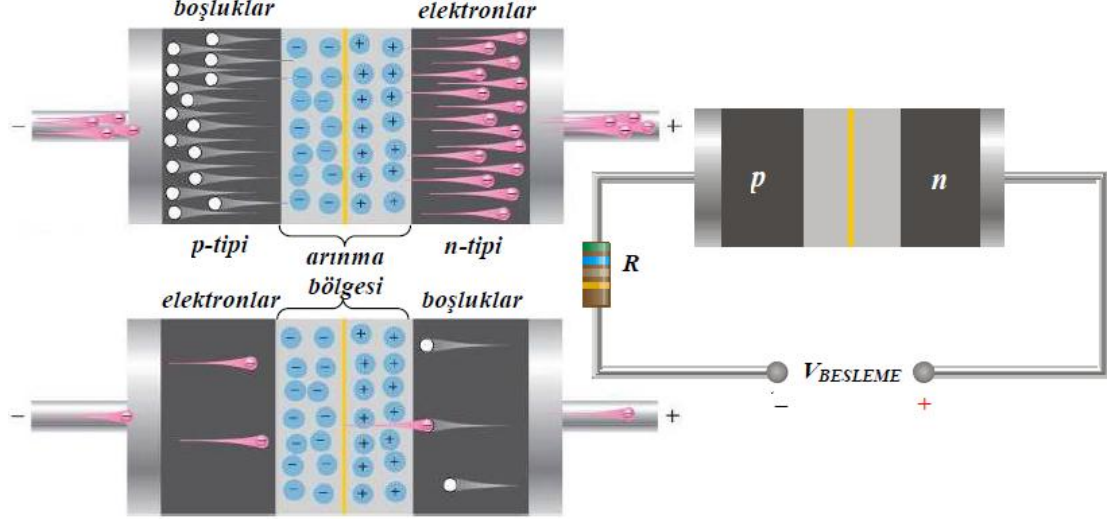
Elektrik alan arttırılırsa, ba ka bir deyi le kav a ın uçlarına uygulanan gerilim arttırılırsa, akım taşıyıcılarının enerjileri artaca ndan daha çok sayıda elektron ve bo luk potansiyel engelini a ca ndan devreden geçen akım iddeti hızla artacaktır. Bu durum ekil 2.11 deki akım-gerilim karakteristi inde gösterilmi tir.



ekil 2.11: Do ru beslenmi bir Si; p - n kav a ının akım-gerilim karakteristi i.

2.7 p - n Eklemine Ters Beslenmesi

Bir p - n kav a ma gerilim, n tarafı negatif, p tarafı pozitif olacak ekilde uygulanırsa fiziksel olaylar tamamen de i ir, (ekil 2.12).



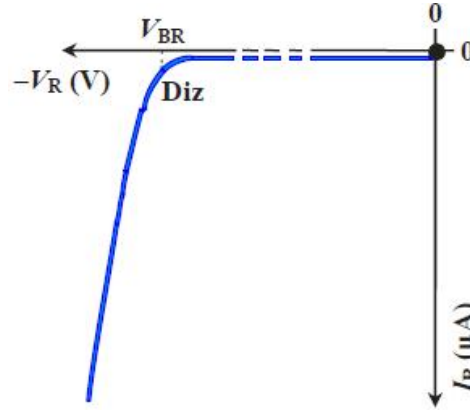
ekil 2.12: Bir p - n kav a mının ters besleme ile beslenmesi.

Pozitif yüklü boşluklar negatif gerilime bağlı elektroda doğru; negatif yüklü elektronlar ise pozitif gerilime bağlı elektroda doğru hareket ederler ve arınma bölgesi genişler. Akım taşıyıcıların hemen tamamına yakını yeterli enerjiye sahip olmadıklarından bu genişlemi potansiyel engelini a mazlar ve devreden akım geçmez (Floyd 2012).

p tarafındaki akım taşıyıcılar olan elektron boşlukları pozitif yüküdür, oysa p tarafı elektro motor kayna mının negatif tarafına bağlı olduğundan boşluklar bu elektroda doğru hareketlenirler. Diğer taraftan n tarafındaki negatif yüklü akım taşıyıcıları elektronlar da n tarafı pozitif gerilime bağlı olduğundan bu elektroda doğru hareketleneceklerdir. Bunun sonucu olarak kav ak bölgesindeki arınma tabakası genişleyecektir, bu durum ekil 2.12' de gösterilmektedir. Bunun anlamı p ve n tipi malzeme kav a ındaki potansiyel barajının de erinin artmasıdır. Dolayısıyla akım taşıyıcılar bu engeli a mak için daha yüksek enerjilere çıkarılmalıdır. Bu enerji akım taşıyıcılara sağlanamadığından akım taşıyıcılar engeli a ıp hareketlerine devam edemezler ve elektrik akımı oluşmaz. Başka sözlerle, bir

$p-n$ kav a 1 bu ekilde, ters beslendi inde, devreden elektrik akımının geçmemesine neden olan bir devre elemanı gibi davranacaktır.

Elektronların veya bo lukların hepsinin aynı enerjide olmaları mümkün de ildir. Belli bir istatisti e dayalı olarak çe itli enerjilerde akım ta ıyıcıları bulunacaktır. Bunlardan yüksek enerjiye sahip olanlardan bazıları arınma bölgesindeki enerji engelini aarak di er bölgeye geçi yapabilir. Dolayısıyla bunlar bir akım olu masına neden olabilirler. Ancak istatistiksel olarak böylesine yüksek enerjiye sahip olan akım ta ıyıcılarının sayısı çok çok az oldu undan devreden geçecek akım da çok çok küçük olacaktır. O halde bir $p-n$ kav a 1 ters beslendi inde çok küçük olsa da bir akımın devreden geçmesi yarı-iletken kav aklarda beklenmelidir. Buna göre bir $p-n$ kav a ının ters besleme durumundaki akım-gerilim karakteristi i ekil 2.13 deki gibi olacaktır.



ekil 2.13: Ters ba lanımı bir $p-n$ kav a ının akım-gerilim diyagramı.

ekil 2.11 ile 2.13 ün kar ıla tırılmasından görülür ki, düz besleme halinde devreden geçen akım mA mertebesinde iken ters ba lama halinde μA mertebesindedir. Pratik olarak bu nedenle $p-n$ kav a ının ters besleme durumunda akım geçirmedi i kabul edilebilir.

Ters besleme geriliminin arttırılması ilginç fiziksel olaylara neden olur. Ters besleme geriliminin arttırılması ters elektrik alanının arttırılması anlamı ta ır. Elektrik alan büyüdükçe elektronların kinetik enerjileri artar ve elektronların çarpı maları artar. Bu çarpı malar sırasında elektronların birbirlerine aktardıkları enerji artar. Enerjileri eklemin yapıldı ı yarı-iletken malzemenin yasak enerji aralı ı de erini a an elektronlar bundan sonra de erlik bandından iletkenlik bandına sıçramaya ba larlar

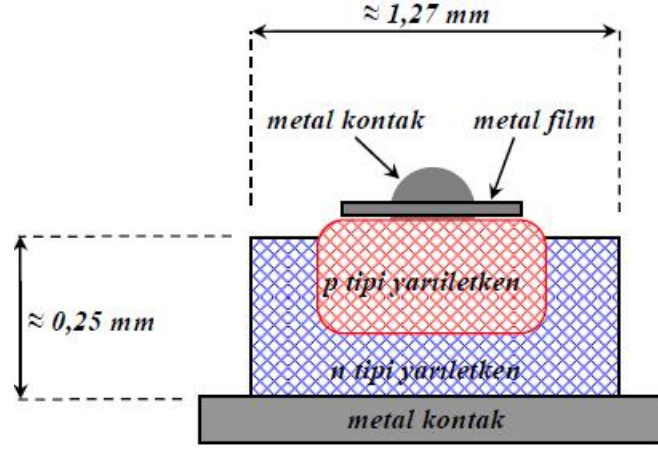
ve bunların sayısı hızla artar. Böylece iletkenlik bandındaki elektron sayısı giderek arttı rından devreden geçen ters yönlü akım da hızla artar. Bu olaya χ_1 (avalanche) adı verilir (Demirtürk 2014).

χ_1 olayının meydana gelmesine neden olan bir di er etken de alan kuvveti olgusudur. Engel bölgesindeki alan kuvveti, ters gerilimin arttırılması ile artar. Yaklaşık olarak 10^6 V/cm nin üzerindeki alan de erlerinde, alan kuvveti, elektronları de erlik bandından alarak iletkenlik bandına çıkartmaya ba lar. Böylece iletkenlik bandındaki serbest ta ıyıcı sayısı hızla artar ve geçen akım iddeti çok hızlı biçimde fazlala ır.

Akım iddetinin artması $p-n$ kav a ının ohmik direnci üzerinde olu an i^2R elektriksel gücünün artmasına ve kav a ın hızla ısınmasına neden olur. Akım iddetindeki artma çok büyük oldu undan olu an ısı enerjisi de büyük olur ve kav ak tahrip olur. Bu tür kav aklardaki maksimum ters gerilim 10 V ile 10 kV arasında, geçen ters akım de eri de bir kaç nA ile bir kaç ~A arasında de i ir.

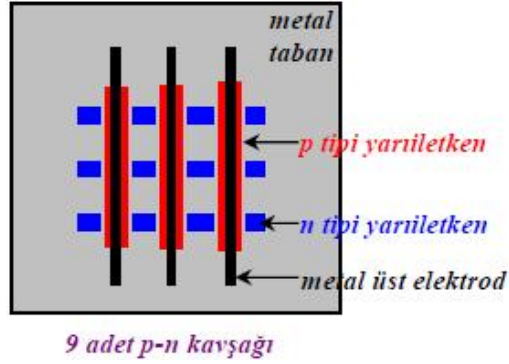
2.8 $p-n$ Ekleminin Yapılı ı

$p-n$ Kav akları difüzyon tekni i veya ince film teknolojisi kullanılarak yapılabilmektedir. Difüzyon tekni inde n tipi veya p tipi malzeme ba langıç malzemesi olarak seçilir. Örne in n tipi malzeme ba langıç olarak seçilmi ise bu malzeme bir metal taban üzerine yerle tirilir, ekil 2.14 p tipi malzeme n tipi malzeme üzerine konarak malzemenin difüze olabilece i sıcaklıkta uzun süre bekletilir. Böylece p tipi malzemenin n tipi malzeme içine difüze olması sa lanır. Daha sonra p tipi malzeme üzerinde gümü boya, buharla tırma veya ultrasonik çekiç yöntemlerinden biri kullanılarak ikinci metal kontak hazırlanır (Boylestad 2011).



ekil 2.14: Bir p - n kavşağının yapısı.

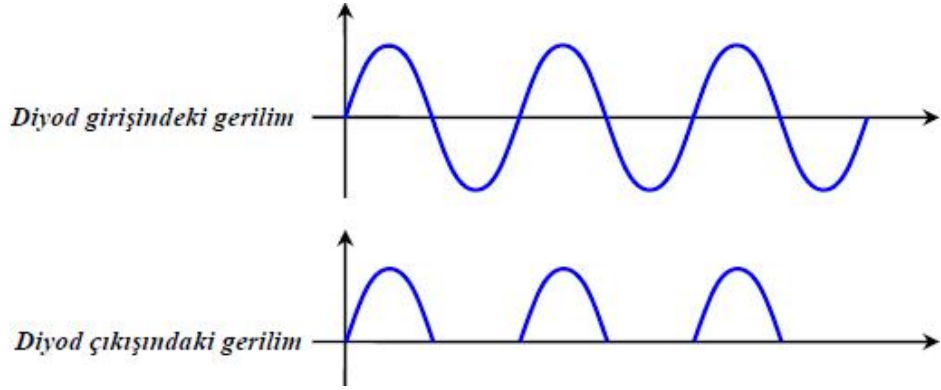
ince film teknolojisinde ise metal taban üzerine ince film halinde n tipi yarıiletken vakum buharla tırma tekniği ile kaplanır. Belirli maskeler kullanılarak ikinci kez p tipi malzeme n tipi malzemenin üzerine yine buharla tırma tekniği kullanılarak kaplanır ve p - n kontaktı oluşturulur. Bunu takiben p tipi malzeme üzerine yine belirli maske yapıları kullanılarak metal buharla tırması ile p tarafının metal kontaktı hazırlanır. İnce film teknolojisi ile çok küçük bir alana yüzlerce hatta binlerce p - n kavşağı yapmak mümkündür.



ekil 2.15: İnce film teknolojisi ile yapılmış p - n kavşakları.

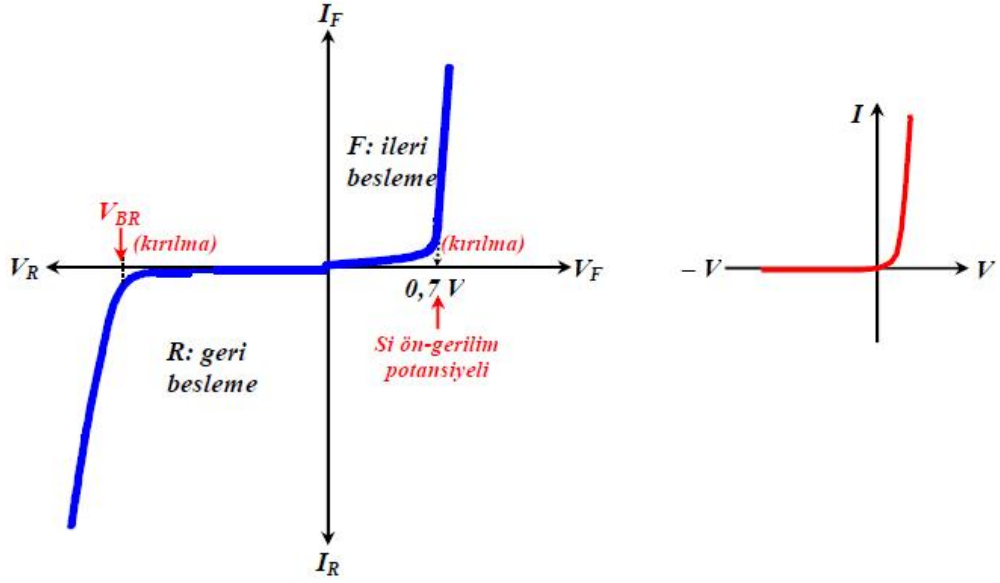
2.9 p - n Eklemının Elektriksel Davranı

Bir p - n kav a 1 düz beslenirse elektrik akımını geçirmekte, ters beslenirse elektrik akımını geçirmemektedir. Buna göre, uygulanan gerilimin pozitif ve negatif bile enleri varsa, örne in uygulanan gerilim sinüzoidal gerilim ise, p - n kav a 1 p pozitif, n negatif oldu u sürece devreden akımın geçmesine izin verecek, p negatif, n pozitif oldu u sürece devreden akım geçmesine engel olacaktır. Bir do ru akım devresinde ise p pozitif, n negatif gerilime ba lı ise devreden akım geçecek; tersi ise p - n kav a 1 mın bulundu u koldan akım geçmeyecektir. Akımın devrede tek yönlü olarak geçmesine olanak veren bu düzeneklere diyot adı verilmi tir. O halde bir p - n kav a 1 elektronik olarak bir diyot karakteri ta ır (Boylestad, 2011).



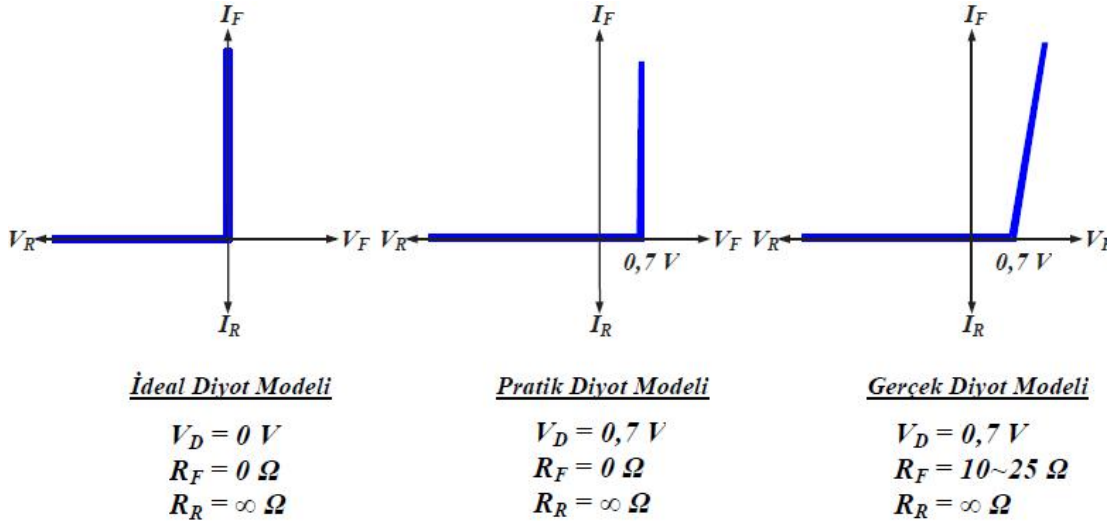
ekil 2.16: Alternatif gerilim uygulanmı bir diyotun giri ve çıkı ındaki gerilimler.

ekil 2.16 da görüldü ü gibi alternatif gerilimin negatif alternansları kaybolmu tur. Ba ka bir deyi le bu anlarda devreden akım geçmemektedir.



ekil 2.17: Bir diyotun akım-gerilim karakteristikleri ileri besleme halinde devreden akım geçerken, ters besleme durumunda devreden akım geçmemektedir.

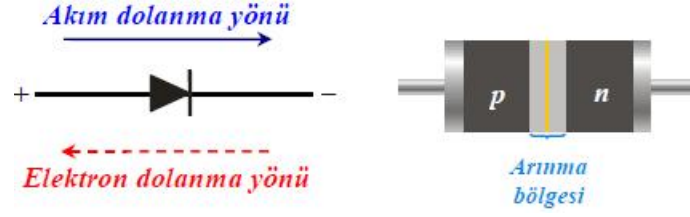
Diyotun uçlarına uygulanan gerilime ba lı olarak üzerinden geçen akımın de i mesini gösteren bu e rilere akım-gerilim ($I-V$) karakteristikleri denir. ekil 2.18 de Si diyotun ideal, pratik ve gerçek diyot modellemelerinin ($I-V$) grafikleri görülmektedir (Floyd 2012).



ekil 2.18: Si diyotun ideal, pratik ve gerçek diyot modellemelerinin ($I-V$) grafikleri.

2.10 Yarı-iletken Diyot

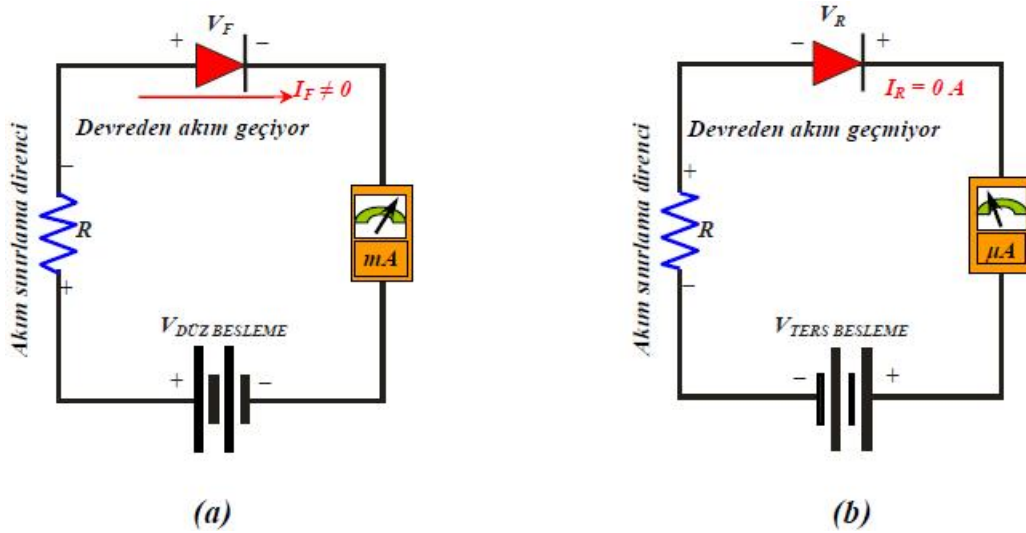
Bir yarı-iletken diyot sembolü ekil 2.19 da gösterilmiştir.



ekil 2.19: Bir diyotun elektrik devresindeki kullanım sembolü.

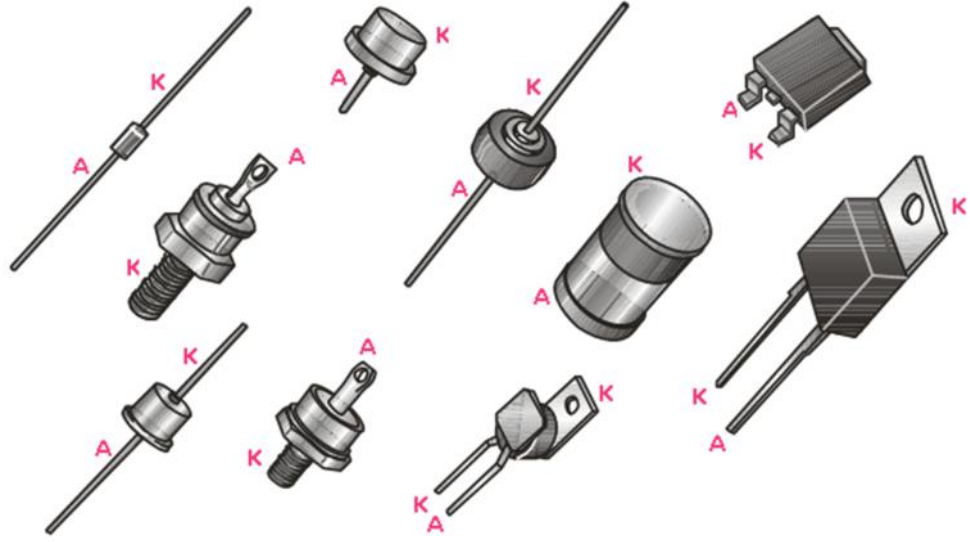
Okun yönü devreden akım geçi yönünü gösterir. Doğal olarak elektron hareketi bunun tersi yöndedir (kesik çizgili ok). Diğer bir deyişle elektrik akımının dolanma yönü aynı zamanda pozitif yüklerin dolanma yönüdür.

Okun ucu devreden geçen akımın yönünü gösterir. İki terminallli bir elektronik devre elemanı olan diyotun bu terminalleri anot ve katot olarak adlandırılabilir. Diyot ileri beslendiğinde (ekil 2.20.a) akım anottan katoda doğru akar. Oysa diyot ekil 2.20.b deki gibi ters beslendiğinde devreden çok çok küçük bir akım geçer. Pratik olarak bu, devreden akım geçmiyor olarak kabul edilir (Floyd 2012).



ekil 2.20: Bir diyotun ileri ve ters beslenmesi, a) ileri besleme, b) ters besleme.

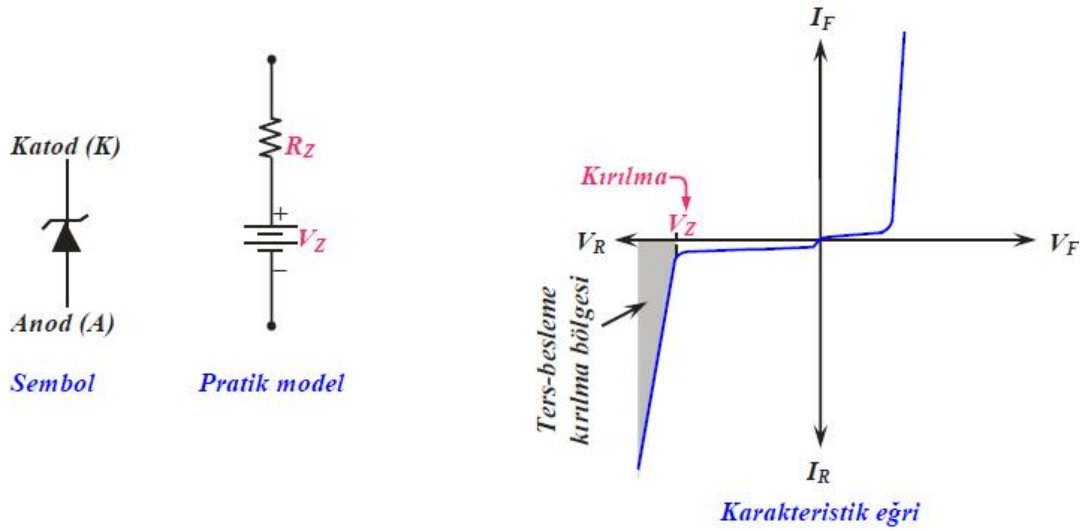
ekil 2.21 de ise uygulamada kullanılan diyot tipleri ve bunların ayak bağlantıları tanımlanmıştır.



ekil 2.21: Uygulamada kullanılan çe itli diyot tipleri.

2.11 Zener Diyot

Zener diyot voltaj regülasyonu ve genel amaçlı do rultucu diyot olarak güç kayna ı uygulamalarında geni biçimde kullanılır. Zener diyotun ematik gösterili i ekil 2.22 de verilmi tir (Demirtürk 2014).



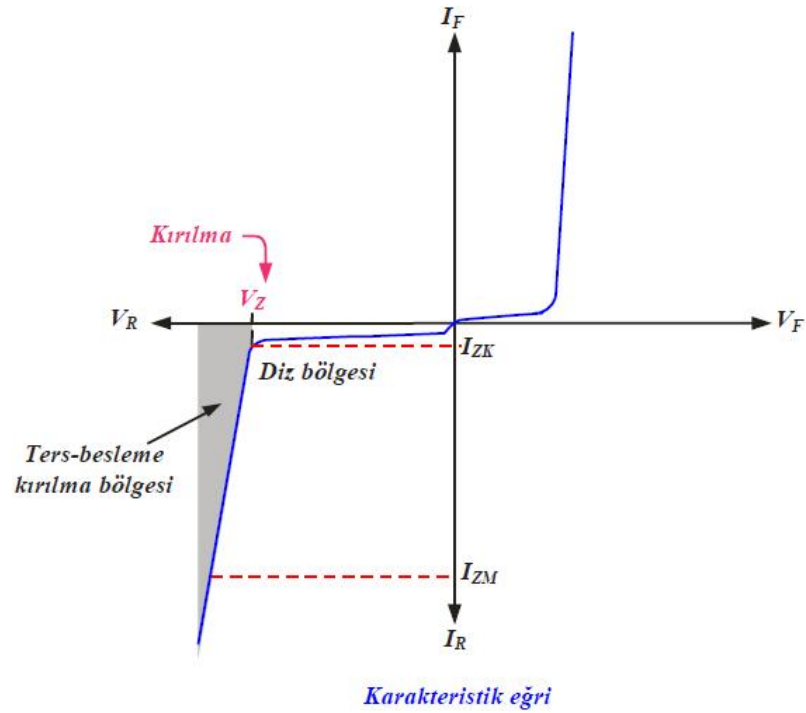
ekil 2.22: Zener diyotun sembolü ve genel zener diyot karakteristi i.

Zener diyot bir $p-n$ kav ak düzene i olup ters besleme durumundaki kırılma (breakdown) olgusu nedeniyle do rultucu diyotlardan farklılık gösterir. Bir zener

diyotun kırılma voltajı, yapım a amasında katkıların miktarının ayarlanması ile kolayca kontrol edilebilir. ekil 2.22 (b) deki diyot karakteristi inden de görülece i gibi, diyot ters besleme durumunda yıkılmaya u radı nda uçlarındaki gerilim sabit kalır, ancak geçen akım hızla artar.

Bir zener diyot iki tür ters kırılma (reverse breakdown) olayı vardır. Bir tanesi daha önce bahsedilen ç1 (avalanche) yıkılması olup yeteri kadar yüksek ters gerilim uygulandı nda do rultucu diyotlarda da gözlenir. Di er tür, zener kırılması (zener breakdown) olup zener diyotlarda alçak ters gerilimlerde meydana gelir. Bir zener diyot kırılma voltajını dü ürmek için a ırı katkılandırılır (doping). Yüksek katkılandırma arınma tabakasının (depletion layer) çok ince olmasını sa lar. Bunun sonucu olarak küçük gerilimlerde bile arınma tabakası üzerinde iddetli elektrik alan olu ur. Kırılma voltajı V_Z yakınılarında elektrik alan, de erlik bandından elektronları iletkenlik bandına çekebilecek kadar güçlü oldu undan akım hızla artmaya ba lar.

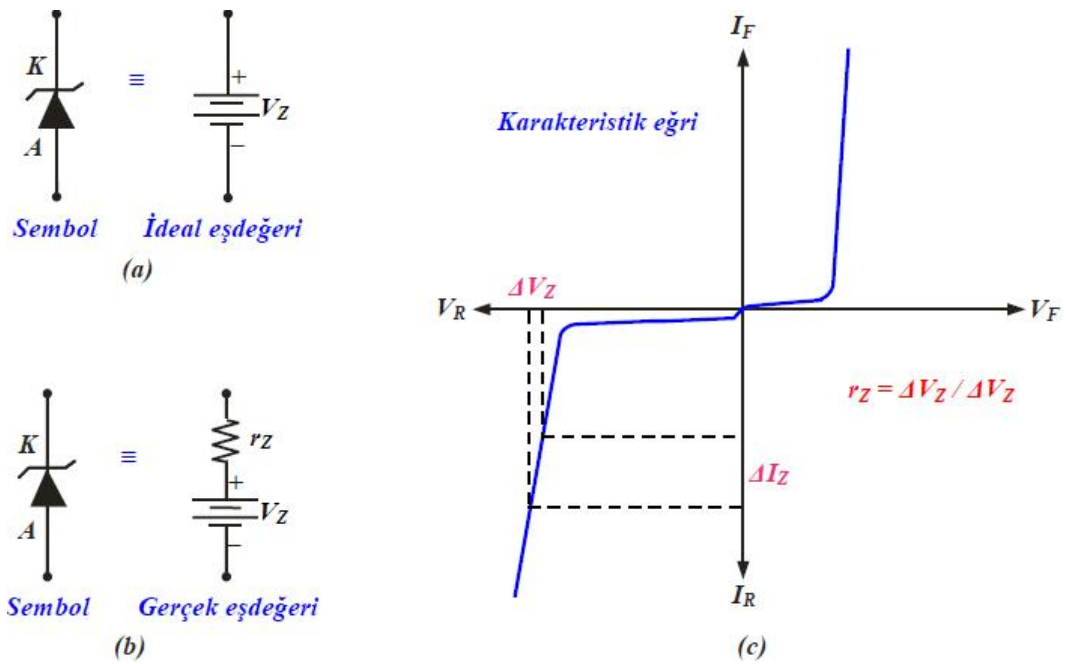
5 V dan daha küçük yıkılma voltajına sahip zener diyotlarda zener yıkılması egemendir. 5 V dan daha büyük yıkılma gerilimine sahip zener diyotlarda ise genellikle ç1 yıkılması meydana gelir (Floyd 2012). Ticari olarak 1,8 V ile 200 V luk zener gerilimine sahip diyotları piyasada bulmak mümkündür.



ekil 2.23: Zener diyotun ters besleme karakteristi i.

ekil 2.23 zener diyot karakteristi inin ters besleme bölgesini göstermektedir. Görülece i gibi ters gerilim V_R arttırıldı nda ters akım I_R , e rinin diz kısmına kadar oldukça küçük miktarda artar. Bu noktada yıkılma etkisi ortaya çıkar, r_z zener direnci azalırken I_Z zener akımı artmaya ba lar. Dizin alt tarafında genellikle V_Z zener gerilimi hemen hemen sabit kalır. Bu regülasyon kabiliyeti zener diyotun anahtar özelli idir. Böylece zener diyot uçlarındaki gerilim, belli bir ters akım limitleri içinde, sabit kalır.

Bir minimum I_{ZK} ters akımı diyotu regülasyon durumunda tutmak için gereklidir. Bu akımdan daha küçük akım regülasyon durumunun bozulmasına neden olur. Her diyot için karakteristik olan bir maksimum I_{ZM} maksimum akım iddeti vardır. Diyottan bu akım iddetinden daha büyük iddette akım geçmesi zener diyotun tahrip olmasına neden olur. Dolayısıyla bir zener diyot I_{ZK} ile I_{ZM} akımları arasında regülatör görevini yapar (Boylestad, 2011).



ekil 2.24: Zener diyot e de er devresi ve ters besleme karakteristi inin de erlendirilmesi.

ekil 2.24 bir zener diyot için ideal ve gerçek e de er devreleri göstermektedir. Görülece i gibi zener, elektro motor kuvveti zener gerilimine e it bir batarya gibi davranmaktadır. deal durumda bu bataryanın iç direnci sıfır, gerçek

durumda ise r_z dir. Burada r_z zener diyot direncine e ittir ve ekil 2.24' ün (c) kısmında

$$r_z = \Delta V_z / \Delta I_z \quad (2.10)$$

eklinde tanımlanmıştır. Normalde r_z belli bir I_{zT} zener test akımına göre tanımlanır. Ancak birçok halde r_z de eri, tüm ters akım aralığı nda hemen hemen sabit kalır.

Her bir $^{\circ}\text{C}$ ba ına zener voltajında meydana gelen yüzde de i meye sıcaklık katsayısı denir. Örne in 12 V' luk bir zener diyot için sıcaklık katsayısı $\% 0,1 \text{ }^{\circ}\text{C}^{-1}$ ise, sıcaklık $1 \text{ }^{\circ}\text{C}$ arttı nda V_z gerilimi 0,012 V artı gösterir. Bir zener diyot için zener voltajında sıcaklı a ba lı olarak meydana gelecek de i me,

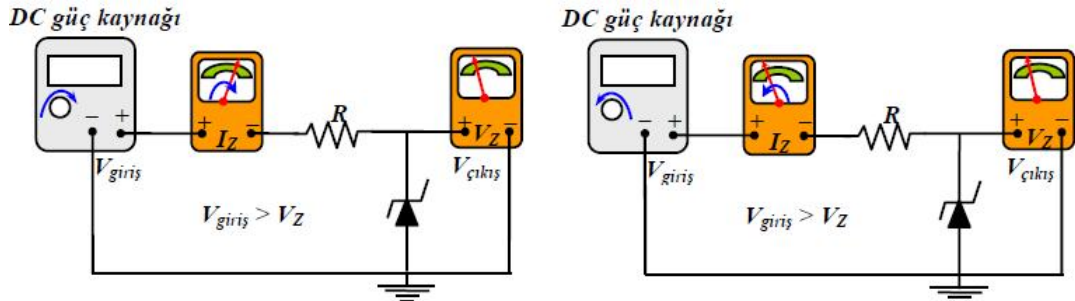
$$V_z = V_z \times T_K \times T \quad (2.11)$$

formülü ile hesaplanabilir (Floyd 2012).

Burada V_z oda sıcaklı nda ($25 \text{ }^{\circ}\text{C}$) nominal zener voltajı, T_K sıcaklık katsayısı, ΔT sıcaklıktaki de i medir. Pozitif T_K sıcaklık arttıkça zener geriliminin artaca ına; negatif T_K ise sıcaklık arttıkça zener geriliminin azalaca ına i aret eder.

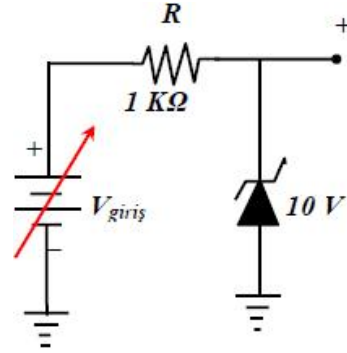
2.11.1 De i ken Giri Gerilimine Kar ılık Çıkı Geriliminin Regülasyonu

Zener diyotlar voltaj regülasyonu için oldukça geni biçimde kullanılırlar.



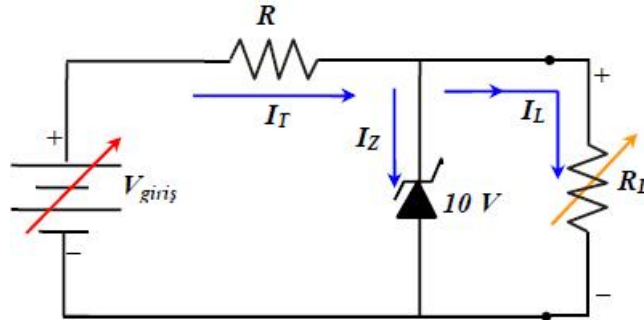
ekil 2.25: Zener diyot kullanılarak yapılan voltaj regülasyonu.

ekil 2.25 bir zener diyotun, de i ken DC giri gerilimini nasıl regüle etti ini açıklamaktadır. Buna giri veya hat regülasyonu adı verilmi tir. Giri geriliminin, kullanılan zenerin limitleri arasında kalmak ko ulu ile de i mesine kar ılık zenerin uçlarındaki çıkı gerilimi sabit kalmaktadır. Giri gerilimi de i ti inde do al olarak bununla orantılı biçimde I_Z de de i ir. Ancak bu akım de i mesi kullanılan diyot için belirli olan minimum ve maksimum de erleri arasında kaldı ı sürece zener çıkı gerilimini regüle edecektir. ekil 2.26 da ki seri R direnci akım ayarlama direncidir.



ekil 2.26: De i ken giri in zener diyot ile regüle edilmesi.

2.11.2 De i ken Yüke Kar ılık Çıkı Gerilimi Regülasyonu



ekil 2.27: De i ken yük kullanılan devrede zener regülasyonu.

ekil 2.27 çıkı uçlarında de i ken yük direnci bulunan bir devrede zener regülasyonunu göstermektedir. Zener diyot; zener akımı I_{ZM} den küçük, I_{ZK} dan büyük oldu u sürece, R_L yükü uçlarındaki gerilimi sabit tutar. Bu nedenle bu eyleme yük regülasyonu denir (Demirtürk 2014).

Çıkı terminali açık devre oldu unda ($R_L = \infty$) yük akımı sıfır olup, akımın tümü zener diyottan geçer. Yük direnci ba landı ında akımın bir kısmı zener diyottan bir kısmı yük direncinden geçecektir. R_L azaltıldı ında I_L artar, I_Z azalır; tersine e er R_L arttırılırsa I_L azalır, I_Z artar. Zener diyot I_Z akımı I_{ZK} minimum de erine azalıncaya kadar regüle eylemine devam eder. Bu durumda yük akımı maksimum de erine ula mı demektir (Floyd 2012).

Bir voltaj regülatörünün performansını belirleyen sayı yüzde regülasyon kavramıdır. Bu kavram hat veya yük regülasyonuna göre tanımlanır. Yüzde hat (giri) regülasyonu, verilen bir giri gerilimi de i ikli ine göre ne kadar çıkı gerilimi de i mesi oldu unu anlatır. Bu genellikle giri gerilimi 1 V de i ti inde çıkı gerilimindeki % de i me olarak söylenir. Yüzde yük regülasyonu, belirli miktar yük akımı de i ti inde çıkı geriliminde ne kadar de i me oldu unu anlatır. Bu akım aralı ı genel olarak yüksüz durumdaki minimum akım ile tam yüklü durumdaki maksimum akım aralı ı olarak seçilir. Yüzde yük regülasyonu,

$$\% \text{ yük regülasyonu} = \left(\frac{V_{\text{çıkı yüksüz}} - V_{\text{çıkı tam yüklü}}}{V_{\text{çıkı tam yüklü}}} \right) \times 100 \quad (2.12)$$

ba ıntısı ile hesaplanabilir (Floyd 2012).

2.12 Transistör

Transistör 1947 yılında, Bell Laboratuvarlarında John Bardeen, Walter Brattain ve William Shockley tarafından ke fedilmi tir. O günden bu güne daha küçük, daha hafif, daha etkin, daha karma ık ve daha ucuz devre ve sistemler yönünde geli meler meydana gelmi tir ve devam etmektedir. Transistör teknolojisinin geli mesine ba lı olarak yakın zamanda geli en devrim sayılabilecek bir di er geli me de entegre devreler olarak söylenebilir.

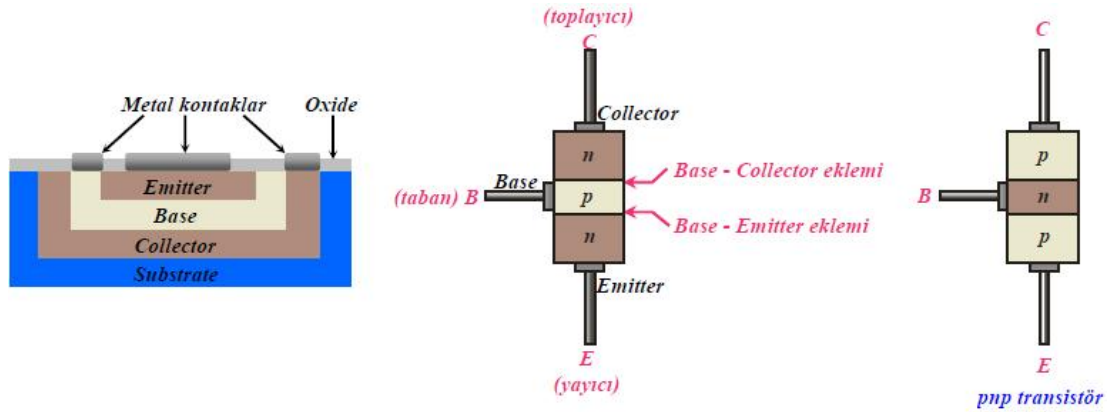
Kavramsal olarak ba lıca iki tip transistör bulunmaktadır. Bunlarda bir tanesi Çift Kutuplu Eklem Transistörleri (Bipolar Junction Transistors) (BJT); di eri ise Alan Etkili Transistör (Field Effect Transistors) (FET) ler dir. Bipolar transistörler bir elektrik sinyalinin yükseltilmesinden elektronik anahtarlama kadar çok geni

alanlarda kullanılmaktadır. Transistörlerin yükselteç özellikleri süper heterodyne alıcılar dâhil birçok sistemde yer almaktadır.

Ço u alıcıda anten yardımı ile alınan çok çok küçük voltaj sinyallerinin yükseltilmesi kaçınılmazdır. Bu, transistörlerin RF (radyo frekans) devrelerindeki fonksiyonudur. Ço u alıcılarda kullanılan mixer devrelerinde modüle edilmiş RF sinyallerinin daha fazla yükseltilmesi gerekir. Ses ve güç yükselticilerinde, hoparlörleri çalıştıracak yeterli seviyede sinyal elde edebilmek için yine transistörler kullanılır (Floyd 2012).

2.12.1 Transistör Yapısı

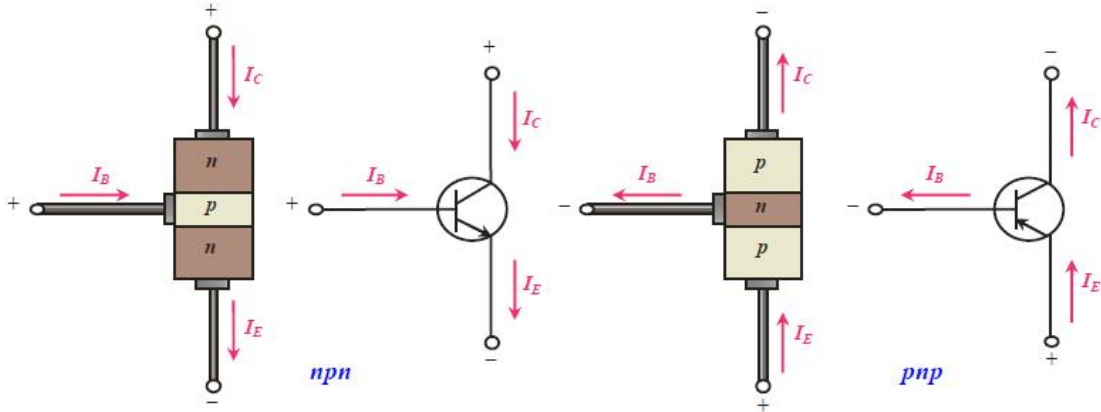
Bipolar kav ak transistörü, birbirinden iki pn kav a 1 ile ayrılmış, katkılandırılmış üç yarı-iletken bölgeden yapılmıştır. Bu üç bölge “yayıcı” (emitter), “taban” (base) ve “toplayıcı” (collector) olarak adlandırılmıştır. ekil 2.28 de iki tip bipolar kav ak transistörünün yapısı gösterilmiştir.



ekil 2.28: pnp ve nnp transistör yapıları.

Bunlardan bir tanesi nnp dizilmesi, di eri ise pnp dizilmesi ile olu turulmu tur. Base bölgesi ile emitter bölgesi arasındaki pn kav a ına base-emitter kav a 1 denir. Base bölgesi ile collector bölgesi arasındaki pn kav a 1 da base-collector kav a 1 olarak bilinir. Bu bölgelerin her birine bir tel ba lantısı yapılmıştır. Bu ba lantılar, emitter için E , base için B ve collector için C ile

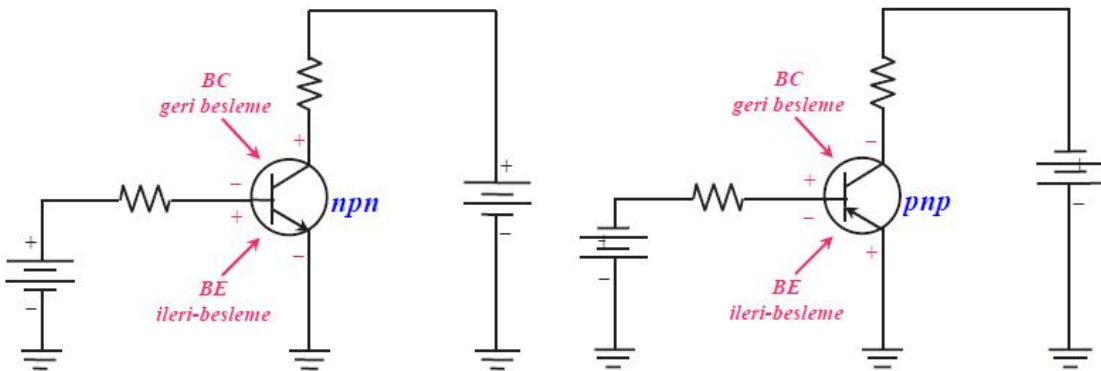
gösterilmiştir. Base, az katkılandırılmış malzemeden yapılmıştır ve az katkılandırılmış emitter ve collector bölgelerine göre çok daha incedir. Şekil 2.29'da *nnp* ve *pnnp* bipolar transistörlerin sembolleri gösterilmiştir.



Şekil 2.29: *nnp* ve *pnnp* transistörlerin yapısı ve sembolleri.

Bipolar terimi, transistörün çalışması esnasında hem elektronların hem de boşlukların (hole) akım taşıma mekanizmasında yer alması nedeniyle kullanılmaktadır.

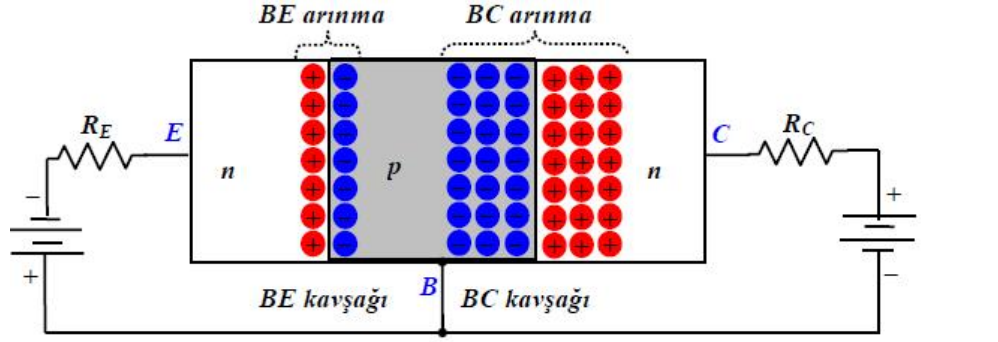
Bir transistörün yükseltici olarak çalışması için iki *pn* kavramlı voltaj kaynakları ile doğru biçimde beslenmelidir. Bir transistörün çalışma ilkesini açıklamak için bu çalışmada *nnp* transistör model olarak alınacaktır. Aynı şeyler *pnnp* transistör için de geçerlidir, ancak elektron ve boşlukların rolleri, besleme polariteleri ve akım doğrultuları tamamen ters olarak alınmalıdır. Şekil 2.30 belirli bir düzenleme için *nnp* ve *pnnp* transistörlerin besleme koşullarını göstermektedir. Dikkat edileceği gibi her iki halde de base-emitter *BE* kavramlı düz, base-collector *BC* ters beslenmiştir (Boylestad 2011).



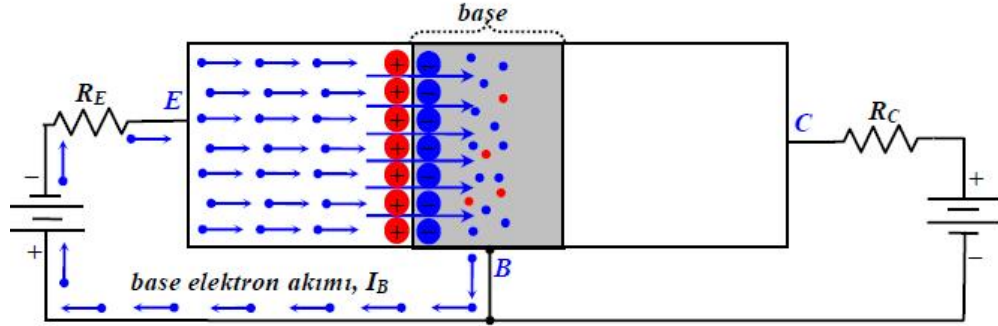
Şekil 2.30: Bipolar transistörlerin beslenmesi.

Emitterden base bölgesine düz besleme BE arınma tabakasını daraltır, baseden collectore ters besleme BC arınma tabakasını geni letir. n tipi emitter bölgesi sahip oldu u elektronları kolayca BE kav a ından p tipi bölgeye, düz beslenmi diyotta oldu u gibi, difüze eder. Base bölgesi hafifçe katkılandırıldı ından ve çok ince oldu undan kısıtlı sayıda elektron bo lu una (hole) sahiptir. Bu nedenle elektronların çok az bir yüzdesi BE kav a ını geçebilir ve küçük I_B akımını olu turur (ekil 2.31 b).

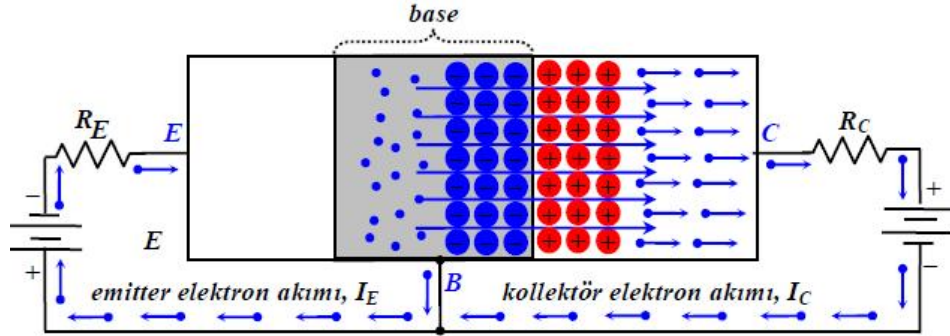
Emitterden base bölgesine akan elektronların ço u BC arınma tabakasına difüze olurlar. Bir kere bu tabakaya girdiklerinde pozitif ve negatif iyonların olu turdu u çekim alanlarından etkilenerek BC eklemine geçerler. Elektronların, BC eklemine öte tarafındaki pozitif iyonlar tarafından da çekildi i açıktır. Bu, eklin (c) kısmında gösterilmi tir. imdi artık elektronlar collector bölgesinde hareket etmektedirler. Hareketlerine devam ederek collector ucundan besleme kayna ının pozitif terminaline girerler ve yollarına devam ederler. Bu hareket sonucu I_C collector akımı olu ur. Kolayca görülece i gibi collector akımı collector geriliminden ba ımsızdır, buna kar ılık base akımına do rudan ba lıdır (Boylestad 2011).



(a) Düz-ters beslemede npn transistör içindeki yaklaşım.



(b) Emmitter-base kavşağında elektron akışı



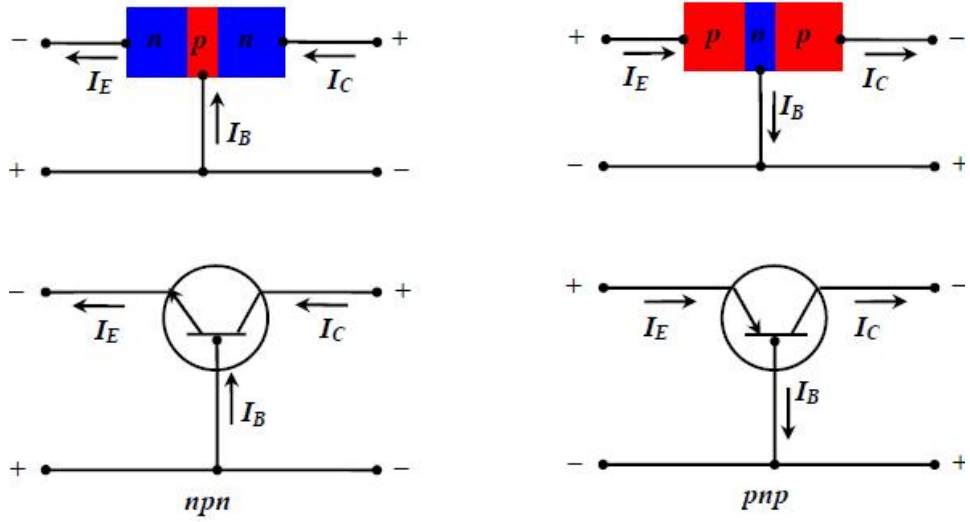
(c) Base-kollektör kavşağında elektron akışı

ekil 2.31: Bipolar npn transistör çalışma ilkesi. a) düz-ters beslemede npn transistör içindeki yaklaşım, b) emitter - base kavşağında elektron akışı, c) Base - kollektör kavşağında elektron akışı.

Bir npn transistör için akım yönleri ekil 2.32 de gösterilmiştir. Transistörün emitteri üzerindeki okun yönü akım yönüdür. Buna göre emitter akımı base akımı ile collector akımının toplamından oluşmaktadır (Demirtürk 2014).

$$I_E = I_C + I_B \quad (2.13)$$

I_B base akımı çok küçüktür.



ekil 2.32: Transistör akım yönleri.

2.12.2 Transistör Parametreleri

Bir *nnp* veya *pnp* transistör ekil 2.33 da ki gibi gerilim kaynaklarına ba lanırsa, base-emitter kav a ndaki düz besleme gerilimi V_{BB} , base-collector eklemindeki ters besleme gerilimi V_{CC} gerilimi olarak adlandırılır.

Collector akımı I_C nin base akımı I_B ye oranına akım kazancı denir ve S_{DC} ile gösterilir.

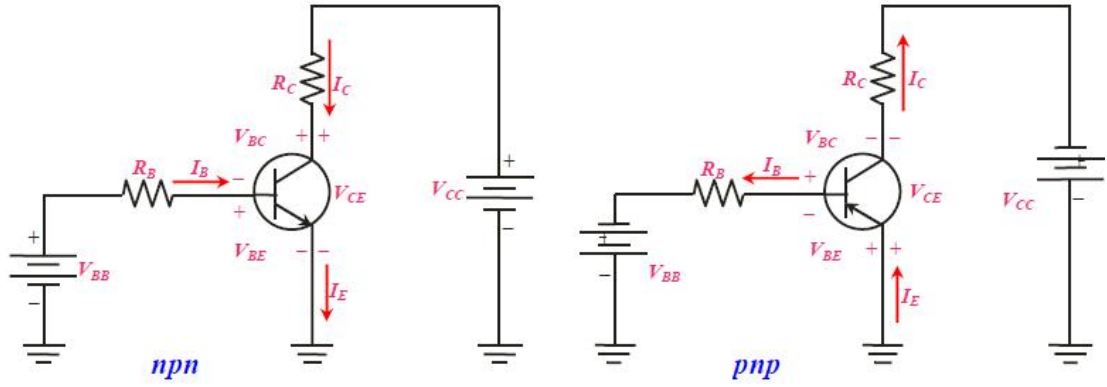
$$S_{DC} = \frac{I_C}{I_B} \quad (2.14)$$

S_{DC} nin tipik de erleri 20 ile 200 arasında olup daha büyük de erler de alabilir. Bu de er transistör veri tablolarında h_{FE} ile tanımlanır.

Collector akımı I_C nin emitter akımı I_E ye oranı ise r_{DC} ile gösterilir.

$$r_{DC} = \frac{I_C}{I_E} \quad (2.15)$$

Bu de er tipik olarak 0,95 ile 0,99 arasında de i ir.



ekil 2.33: Transistör besleme devreleri.

I_{DC} ile I_{DC} arasında a a daki yöntemle bir ba mntı türetilabilir. $I_E = I_C + I_B$ e itli inde her terim I_C ile bölünerek,

$$\frac{I_E}{I_C} = \frac{I_C}{I_C} + \frac{I_B}{I_C} = 1 + \frac{I_B}{I_C} \quad (2.15)$$

$$\frac{I_C}{I_B} = S_{DC} \text{ ve } \frac{I_C}{I_E} = r_{DC} \quad (2.16)$$

oldu undan denklem,

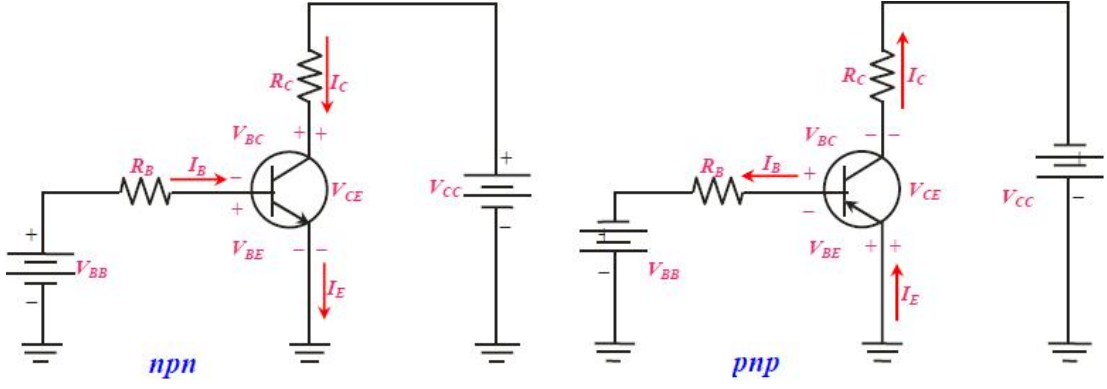
$$\frac{1}{r_{DC}} = 1 + \frac{1}{S_{DC}} \Rightarrow r_{DC} = \frac{S_{DC}}{S_{DC} + 1} \quad (2.17)$$

haline gelir. (2.17) denklemi, e er r_{DC} biliniyorsa S_{DC} nin hesaplanmasına olanak verir. (2.17) ba mntısı basit bir cebir i lemi ile,

$$S_{DC} = \frac{r_{DC}}{1 - r_{DC}} \quad (2.18)$$

haline getirilebilir.

Transistör devresinin analizi için ekil 2.34 deki devre kullanılabilir.



ekil 2.34: Transistör devre analizi.

R_B nin uçlarındaki potansiyel farkı,

$$V_{BB} - I_B R_B - V_{BE} = 0 \Rightarrow I_B = \frac{V_{BB} - V_{BE}}{R_B} \quad (2.19)$$

de eri elde edilir. (2.16) denkleminde emitter akımı için, $[I_E = I_C / \beta_{DC}]$, ve collector akımı için, $[I_C = \beta_{DC} \times I_B]$, yazılabilir. R_C üzerindeki gerilim düşümü, $[V_{RC} = I_C \times R_C]$ şeklindedir.

emittere (topra a) göre collector voltajı,

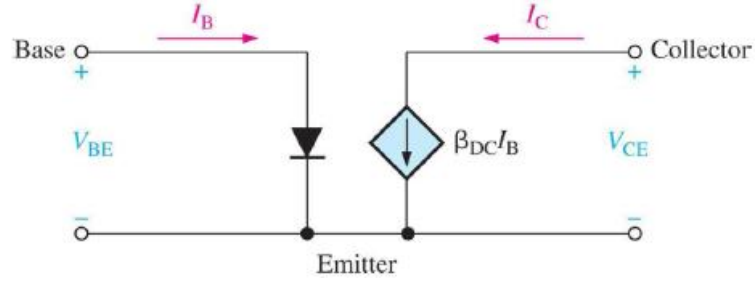
$$V_{CE} = V_{CC} - I_C \times R_C \quad (2.20)$$

Collector-base voltajı ise,

$$V_{CB} = V_{CE} - V_{BE} \quad (2.21)$$

ile hesaplanabilir (Floyd 2012).

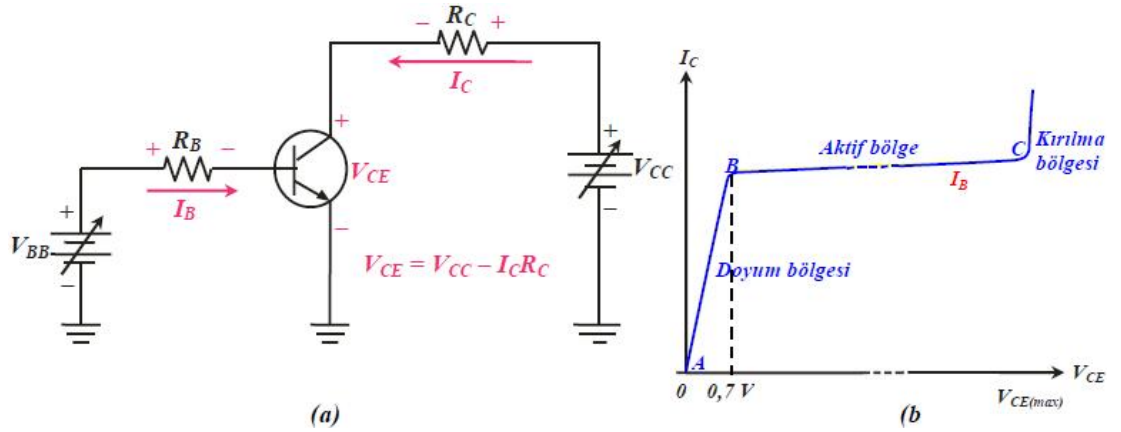
npn transistor için ideal DC modeli ekil 2.35 de ki gibi gösterilir.



ekil 2.35: Transistör için ideal *DC* modeli.

2.12.3 Collector E rileri

ekil 2.36(a) da ki gibi bir devre kullanılarak I_C akımının çe itli I_B akımı de erlerinde nasıl de i ti ini gösteren takım e riler elde edilebilir. Bunlara collector karakteristik e rileri denir. ekilden görüldü ü gibi V_{BB} ve V_{CC} nin her ikisi de ayarlanabilir voltaj kaynaklarıdır.

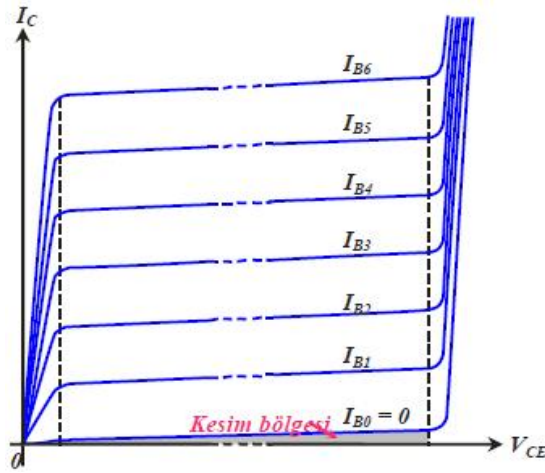


ekil 2.36: a) Collector karakteristiklerinin çizilmesi için devre, b) tek bir base akımı için elde edilen karakteristik *I-V* e risi.

V_{BB} gerilimi seçilen bir I_B akım de eri olacak ekilde ayarlanır ve V_{CC} sıfıra getirilirse, $I_C = 0$ ve $V_{CE} = 0$ olacaktır. Bu durumdan ba layarak V_{CC} giderek arttırılırsa, V_{CE} dolayısıyla I_C artmaya ba lar. Bu, ekil 2.36.b) de e rinin *A - B* arasına kar ılıklı gelir (Floyd 2012).

V_{CE} yakla ık olarak 0,7 V mertebesine ula tı ında base - collector eklemi ters beslenmi duruma gelir ve I_C , $I_C = \beta_{DC} \times I_B$ ile belirlenen son de erine ula ır. Bu

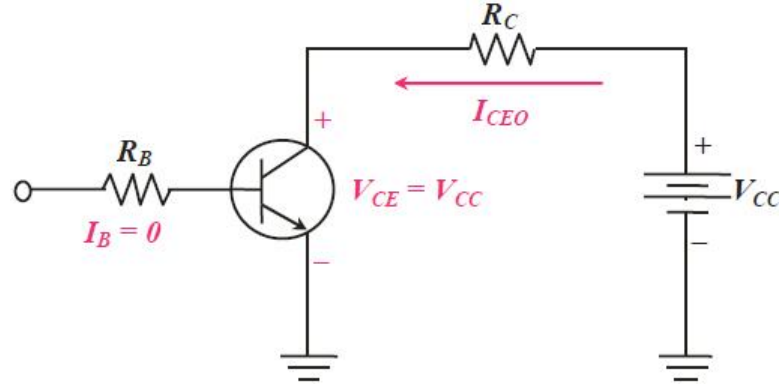
noktada I_C , V_{CE} artmasına rağmen sabit de erinde kalır. Bu olay, e kilde B noktasından sonraki kısım olarak ortaya çıkar. Gerçekte, I_C , V_{CE} nin artması ile hafifçe artar. Bunun nedeni V_{CE} nin artması sırasında base-collector arınma tabakasının geni lemesi, bunun sonucunda base bölgesinde rekombinasyona neden olacak biraz daha boşluk oluşmasıdır. Seçilen birkaç I_B de erleri kullanılarak deney tekrarlanırsa farklı $I_C = f(V_{CE})$ e rileri elde edilerek ele alınan transistör için collector karakteristik e ri ailesi elde edilir (ekil 2.37).



ekil 2.37: Farklı Base akımı de erleri için Collector e rileri ailesi.

2.12.4 Kesim ve Doyum

$I_B = 0$ oldu unda transistör kesilme (cut off) durumuna gelir. Bu, ekil 2.38 de base ba lantı ucunun boşta olması ile anlatılmı tır. Bu durumda do al olarak base akımı sıfır olmalıdır. Ancak bu ko ullarda bile, ısıl olarak uyarılmı ta ıyıcılar nedeniyle bir I_{CEO} sızıntı akımı mevcuttur. Kesilme durumunda hem base-emitter hem de base-collector eklemleri ters beslenmi haledir (Boylestad 2011).

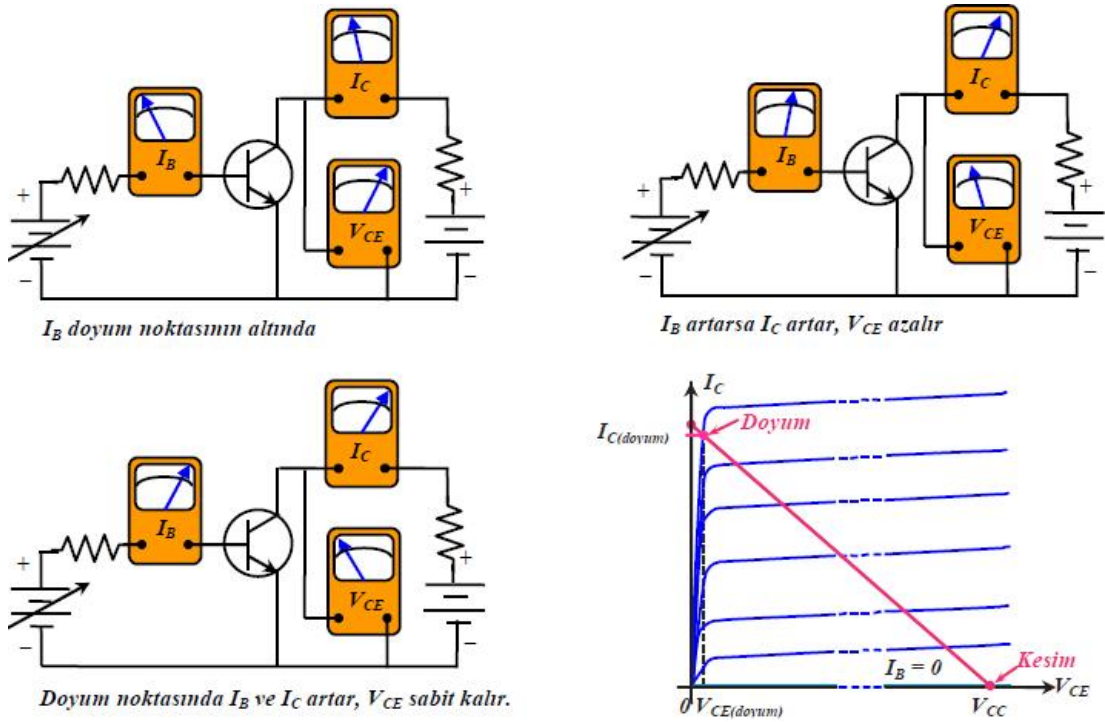


ekil 2.38: Kesilme durumunda collector sızıntı akımı.

ekil 2.39 da ki devrede base akımı artırıldı ında collector akımı da artar ve R_C üzerinde daha fazla gerilim düşmesi meydana geldi için, V_{CE} azalır. V_{CE} , $V_{CE(\text{doyum})}$ denen bir değere ulaştığında base-collector eklemi düz besleme durumuna gelir ve I_B arttırılsa bile I_C daha fazla arttırılamaz. Doyum (saturation) noktası olarak tanımlanan bu noktadan sonra $I_C = \beta_{DC} \times I_B$ bağıntısı geçerliliğini yitirir. Bir transistör için $V_{CE(\text{doyum})}$, collector ekrisi dizinin hemen alt tarafında ortaya çıkar ve silisyum transistörler için bir kaç onda volt mertebesindedir (Floyd 2012).

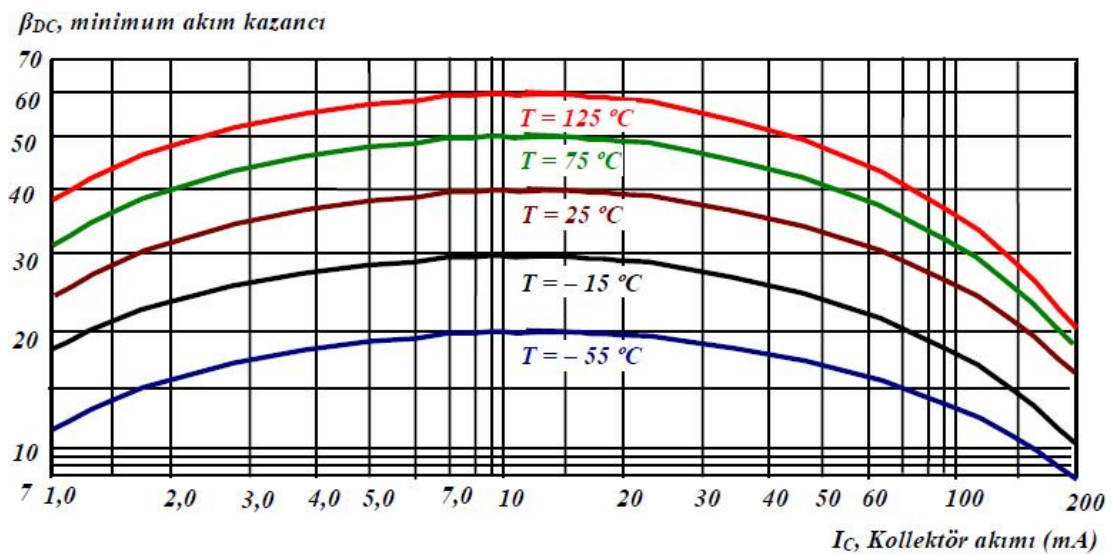
Transistör parametrelerinden β_{DC} daha yakından incelenmesi gereken önemli bir parametredir. β_{DC} hem collector akımı ile hem de sıcaklıkla değişir. Eklem sıcaklığını sabit tutarak collector akımının arttırılması β_{DC} nin maksimum değere kadar artmasına neden olur. β_{DC} bu maksimum değere ulaştıktan sonra I_C nin arttırılması β_{DC} nin azalmasına neden olur.

Eğer I_C sabit tutulup sıcaklık değiştirilirse, β_{DC} sıcaklıkla doğrudan değişir. Eğer sıcaklık artarsa β_{DC} de artar. ekil 2.40 β_{DC} nin tipik bir transistör için I_C ve sıcaklıkla değişimini göstermektedir.



ekil 2.39: Doyum olayının açıklanması.

Transistör de diğer elektronik düzenekler gibi çalışma performansında bazı kısıtlamalara sahiptir. Yapımcı firmalar tarafından veri kartlarında belirtilen bu kısıtlamalar maksimum performans veya maksimum rating olarak bilinir. Tipik olarak maksimum performans Collector-base gerilimi; collector-emitter gerilimi; emitter-base voltajı; collector akımı ve güç olarak verilir (Floyd 2012).



ekil 2.40: Çeşitli sıcaklıklarda β_{DC} nin collector akımına bağımlı olarak değişmesi.

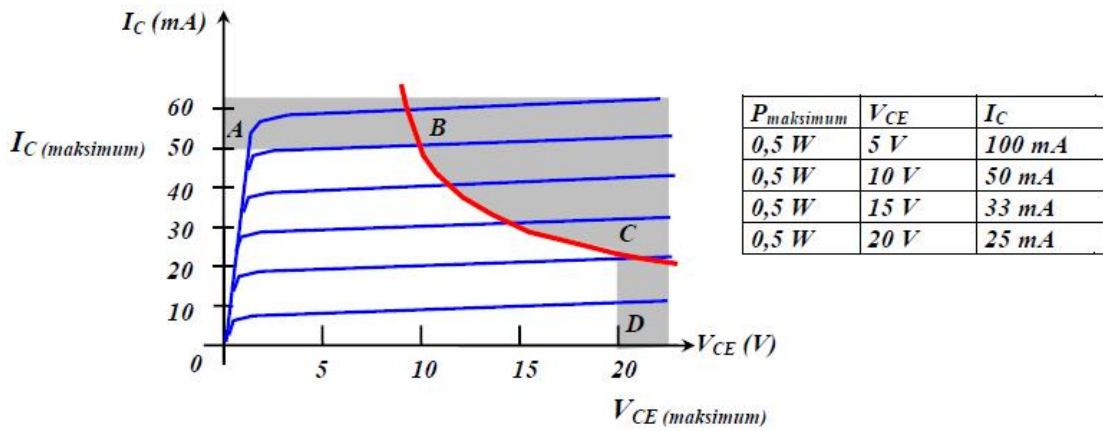
V_{CE} ve I_C nin çarpımı belirtilen maksimum güçten daha fazla olmamalıdır. Benzer şekilde V_{CE} ve I_C aynı anda maksimum olmamalıdır. Eğer V_{CE} maksimum ise I_C ,

$$I_C = \frac{P_{\text{maksimum}}}{V_{CE}} \quad (2.22)$$

bağıntısından hesaplanabilir. Eğer I_C maksimum ise bu sefer V_{CE} benzer şekilde,

$$V_{CE} = \frac{P_{\text{maksimum}}}{I_C} \quad (2.23)$$

Verilen bir transistör için maksimum güç e risi, collector e risi üzerinde ekil 2.41 de oldu u gibi çizilebilir. Bu transistör için de erler ekildeki tabloda verilmiştir. Görülece i gibi transistörün maksimum gücü 0,5 W, $V_{CE(\text{maksimum})} = 20 \text{ V}$, $I_{C(\text{maksimum})}$ ise 50 mA dir. Bu de erler göz önüne alındı ında transistör gölgelenmi kısımlarda çalıştırılmamalıdır.



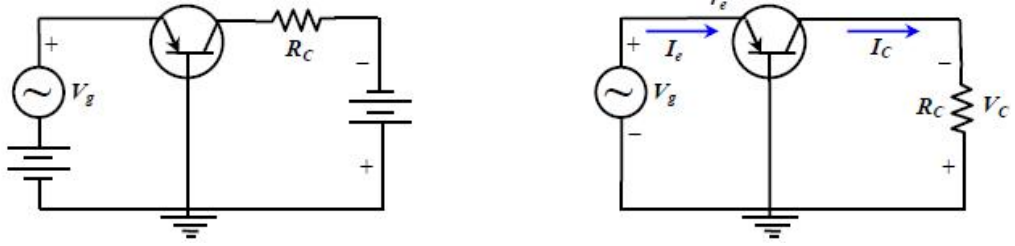
ekil 2.41: Maksimum güç e risi.

P_{maksimum} genellikle $25 \text{ }^\circ\text{C}$ için tanımlanmıştır. Daha yüksek sıcaklıklarda P_{maksimum} daha küçük de erlere do ru iner. Veri cetvelleri, $25 \text{ }^\circ\text{C}$ ın üzerindeki sıcaklıklarda P_{maksimum} hesaplamak için gerekli olan çarpım faktörünü de verir. Örne in, azalma faktörünün $2 \text{ mW } ^\circ\text{C}^{-1}$, sıcaklı ın her $1 \text{ }^\circ\text{C}$ artmasına kar ılık maksimum gücün 2 mW azalacağını anlatır.

2.12.5 Voltaj Yükselticisi Olarak Bipolar Transistör

Bir elektrik sinyalinin genli inin lineer olarak arttırılması olayı olan yükseltme bir transistörün en önemli özelli idir. Daha önce ö rendi imiz gibi transistör I_{DC} ile tanımlanan bir akım kazancına sahiptir. Transistör beslendi inde BE kav a 1 düz beslendi i için alçak direnç; BC eklemi ters beslendi i için yüksek direnç gösterir. Öte yandan I_B çok çok küçük oldu undan I_C, I_E ye a a 1 yukarı e ittir. Aslında I_C her zaman I_E ' den biraz daha küçüktür. Bu yakla ım kullanılarak, $I_E \cong I_C$ yazılabilir. Bu duruma ba lı kalınarak ekil 2.42 deki devre incelenecek olursa:

Burada, transistör devresine alternatif olan ve V_g de erinde genli e sahip bir gerilim uygulanmı tır. Bu kaynak hem BE besleme gerilimine hem de R_C direncine seri ba lıdır (Floyd 2012).



ekil 2.42: Alternatif gerilim sinyali ile beslenmi transistör ve e de er devresi.

Do ru gerilim kayna 1, alternatif kayna a göre kısa devre gibi görünece inden devrenin e de eri ekildeki gibi olacaktır. Dü z beslenmi base-emitter eklemi AC ye göre alçak direnç durumunda olacaktır. Bu AC direnç ekilde r_e ile gösterilmi tir. AC emitter akımı için,

$$I_e = \frac{V_g}{r_e} \quad (2.24)$$

yazılabilir. $I_C \cong I_E$ oldu undan, R_C direnci uçlarındaki ç ıkı gerilimi, $V_\xi = I_e \times R_C$ olacaktır. Ç ıkı geriliminin giri gerilimine oranına AC voltaj kazancı denir ve

$$A_v = \frac{V_\xi}{V_g} \quad (2.25)$$

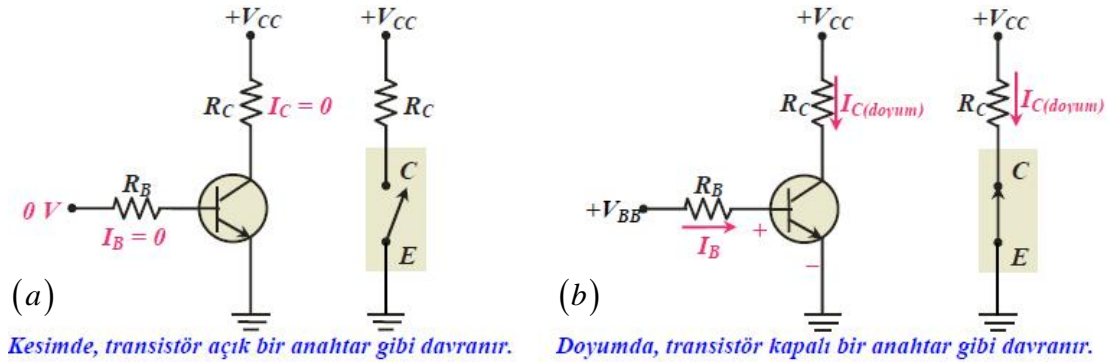
eklinde ifade edilir. V_{ξ} ve V_g de erleri yerlerine yazılarak,

$$A_v = \frac{V_{\xi}}{V_g} = \frac{I_e R_C}{I_e r_e} \Rightarrow A_v = \frac{R_C}{r_e} \quad (2.26)$$

elde edilir. Bu ifade, ekil 2.42 deki transistörün, R_C ve r_e de erlerine ba lı olarak bir yükseltme veya voltaj kazancı sa ladı nı göstermektedir. Bu ba ntlarda küçük harf olan indislerin alternatif de erleri gösterdi ine dikkat edilmelidir (Demirtürk 2014).

2.12.6 Anahtar Olarak Bipolar Transistör

Transistörlerin ikinci önemli uygulama alanları anahtarlama uygulamalarıdır. Bir transistör elektronik anahtar olarak kullanıldı nda sırayla kesilme ve doyum konumlarında çalı tırılır. ekil 2.43 bir transistörün anahtar düzene i olarak kullanılmasını göstermektedir.



ekil 2.43: Transistörde ideal anahtarlama i lemi. a) transistör kesim durumunda, b) transistör doyum durumunda.

ekil 2.43' ün a) kısmında transistör kesilme durumundadır, çünkü base-emitter eklemi ileri beslenmemi tir. Bu ko ullarda collector-emitter arası ideal açık devre halindedir. b) kısmında transistör doyum durumundadır, çünkü base-emitter eklemi düz besleme halindedir ve base akımı collector akımını saturasyona ula tıracak yeterli büyüklüktedir. Bu durumda collector ile emitter arasında ideal bir kısa devre var demektir. Aslında, bir kaç onda volt mertebesinde bir gerilim dü mesi olması kaçınılmazdır, ancak bu ihmal edilebilir büyüklüktedir.

Daha önce açıklandığı gibi, base-emitter eklemi düz besleme durumunda olmadığı zaman transistör kesilme durumundadır. Tüm akımlar yaklaşık olarak sıfırdır ve V_{CE} yaklaşık olarak V_{CC} ye eşittir.

$$V_{CE(kesim)} \cong V_{CC} \quad (2.27)$$

Emiter eklemi ileri beslendiğinde, maksimum collector akımını oluşturacak yeterli base akımı var demektir ve transistör doyum halindedir. Doyum halinde V_{CE} yaklaşık olarak sıfır olduğundan collector akımı,

$$I_{C(doyum)} = \frac{V_{CC}}{R_C} \quad (2.28)$$

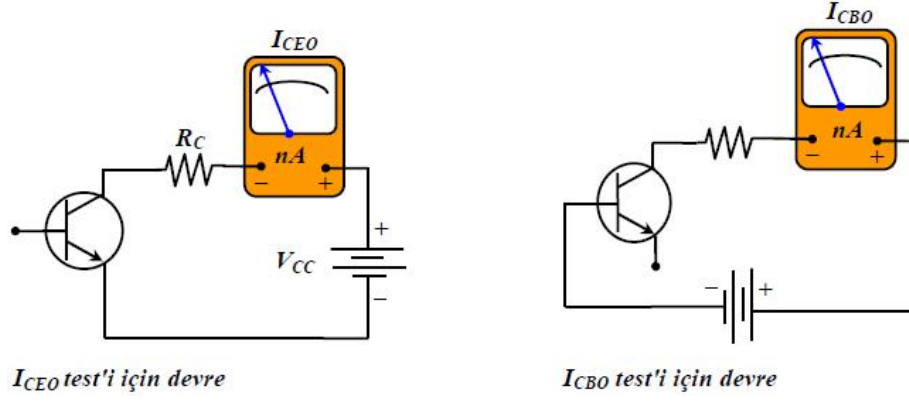
dir. Doyumu oluşturmak için gerekli base akımı ise,

$$I_{B(minimum)} = \frac{I_{C(doyum)}}{\beta_{DC}} \quad (2.29)$$

dir.

2.12.7 Sızıntı Akımının Ölçülmesi

Bütün transistörlerde ihmal edilebilecek mertebede olmak üzere çok küçük bir sızıntı akımı mevcuttur. Bir transistör ekil 2.44 deki gibi, base'i açık devre olacak şekilde bağlanırsa kesilme durumunda çalışıyor demektir. İdeal olarak $I_C = 0$ olmalıdır. Ancak daha önce de açıklandığı gibi collectörden emitere doğru çok küçük de olsa bir akım akar. Bu akım I_{CEO} akımı olarak tanımlanmıştır. Sızıntı akımı silisyum transistörler için nA mertebesinde dir. Hatalı transistörde bu akım oldukça büyük olduğundan bir transistör test aleti ile kolayca test edilebilir (Floyd 2012).



ekil 2.44: Sızıntı akımı ölçmeleri için devreler.

2.12.8 Kazanç Ölçmeleri

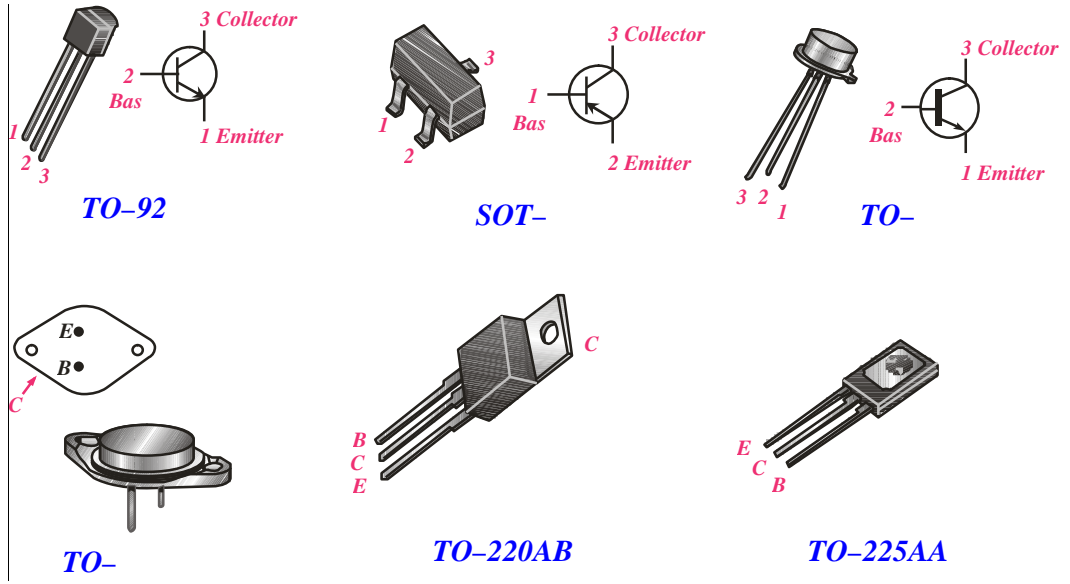
Transistör test aletleri sızıntı akımı yanında I_{DC} faktörünü de test eder. Bilinen bir I_B de eri uygulanarak I_C de eri ölçülerek I_C / I_B de eri hesaplanabilir veya test aletinin üzerinden do rudan okunur. Birçok test cihazı test konumunu bozmadan do rudan I_{DC} de erini gösteren düzeneklere sahiptir.

2.12.9 E ri Çiziciler

E ri çiziciler (curve tracer) osiloskop türü aygıtlar olup bir collector e rileri ailesi biçiminde transistör karakteristiklerini gösterirler. Bu aygıtlarda çe itli ölçü ve transistör karakteristiklerinin yanında diyot e rileri ve I_{DC} de erleri de elde edilebilir.

2.12.10 Transistör Paketlerinin ve Terminallerinin Tanınması

Çe itli uygulamalarda kullanılan çok de i ik transistörler için oldukça geni türde paket tipi geli tirilmi tir. Alçak ve orta güç transistörleri için genellikle daha küçük metal veya plastik kılıflar kullanılırken, güç transistörleri so utuculu kılıflara konmu tur. Yine yüksek frekans transistörleri için farklı paket yapıları kullanılmı tir. ekil 2.45 de sık kullanılan transistör paket yapılarından ve ayak (terminal) yapılarından bazıları gösterilmi tir (Floyd 2012).



ekil 2.45: Transistörlerin paket ve ayak (terminal) yapılarından bazıları.

3 ALAN ETKİLİ TRANSİSTÖRLER

Alan Etkili Transistörler (Field Effect Transistor, FET) unipolar (tek taşıyıcı) transistörlerdir, çünkü bipolar transistörlerin aksine FET' ler de yalnızca çoğunluk taşıyıcıları ile çalışır. FET' lerin,

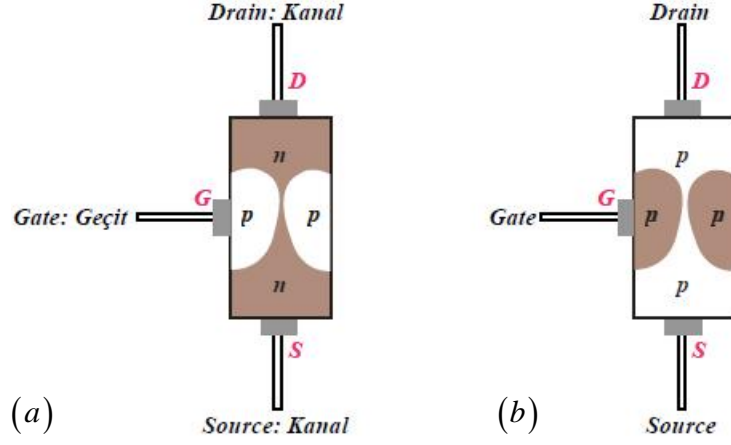
- 1) Alan Etkili Eklem Transistörler (Junction Field Effect Transistors, JFET) ve
- 2) Alan Etkili Metal Oksit Yarı-iletken Transistörler (Metal Oxide Semiconductor Field Effect Transistors, MOSFET)

olmak üzere iki ana grubu bulunmaktadır.

Bipolar transistörlerin akım kontrollü düzenekler olduğunu bilinmektedir, çünkü base akımı kolektör akım miktarını kontrol eder. JFET' ler ise voltaj kontrollü düzeneklerdir. Öyle ki, terminallerden birindeki gerilim düzenekten geçen akımı kontrol eder. Bipolar transistörler AM (Amplitude Modulation) ve FM (Frequency Modulation) alıcılarda kazanç elemanı olarak kullanılırken FET' ler RF (Radio Frequency) alıcılarda ve karıştırıcı (Mixer) devrelerinde kullanılmaktadır. AM alıcılarda RF amplifikatör bulunmazken, FM alıcılarda en az 1 tane RF amplifikatör kademesi mutlaka bulunur. Yüksek giriş empedansı, kare yasa karakteristik ve çift kapılı bir FET' leri iletişim sistemlerinin en önemli düzenekleri haline getirir (Floyd 2012).

3.1 Eklem Alan Etkili Transistör (JFET)

Yapısına bağlı olarak JFET' ler n -kanal veya p -kanal olmak üzere iki sınıfa ayrılır. Şekil 3.1.(a) da n -kanal JFET' in yapısı gösterilmiştir.

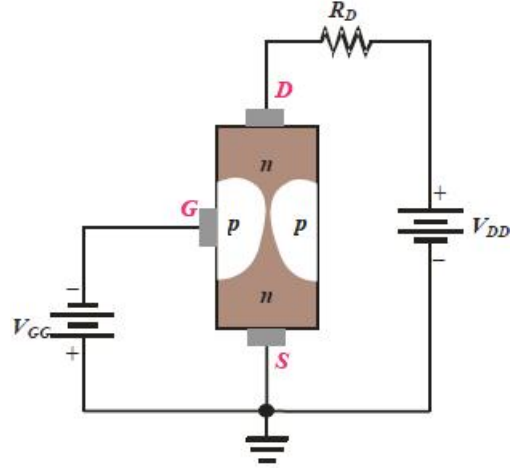


ekil 3.1: n ve p kanal JFET yapıları.

Tel ayaklar (ba lantı uçları) n kanalının birer uçlarına ba lanmı tır. Üstteki uç kanal (drain), alttaki uç kaynak (source) olarak adlandırılmı tır. p -tipi malzeme n tipi malzemeye bir kanal olu turacak ekilde difüze edilmi tir ve her iki p bölgesi geçit (gate) adı verilen terminale ba lanmı tır. ekilde basitle tirmek için p bölgelerinin içsel ba lantısı gösterilmemi tir. ekil 3.1.(b) de de p kanal JFET yapısı gösterilmi tir.

3.2 Çalışma İlkesi

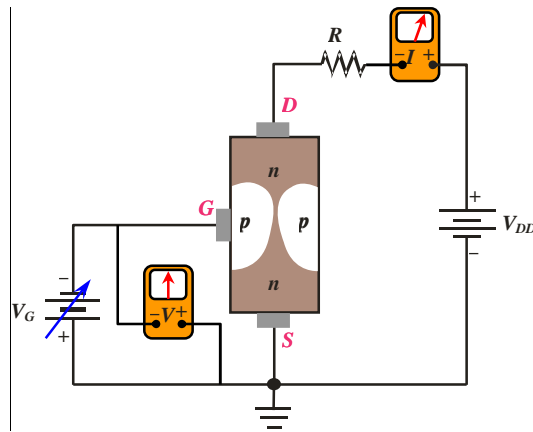
Bir JFET' in çalışma ilkesini açıklayabilmek için ekil 3.2 de ki besleme devresi kullanılabilir. Burada bir n kanal JFET kullanılmı tır. V_{DD} gerilimi drain - source gerilimini, dolayısıyla drainden sourcea do ru olan akımı sa lar. V_{GG} ise gate ve source arasındaki ters besleme gerilimini ayarlar (Floyd 2012).



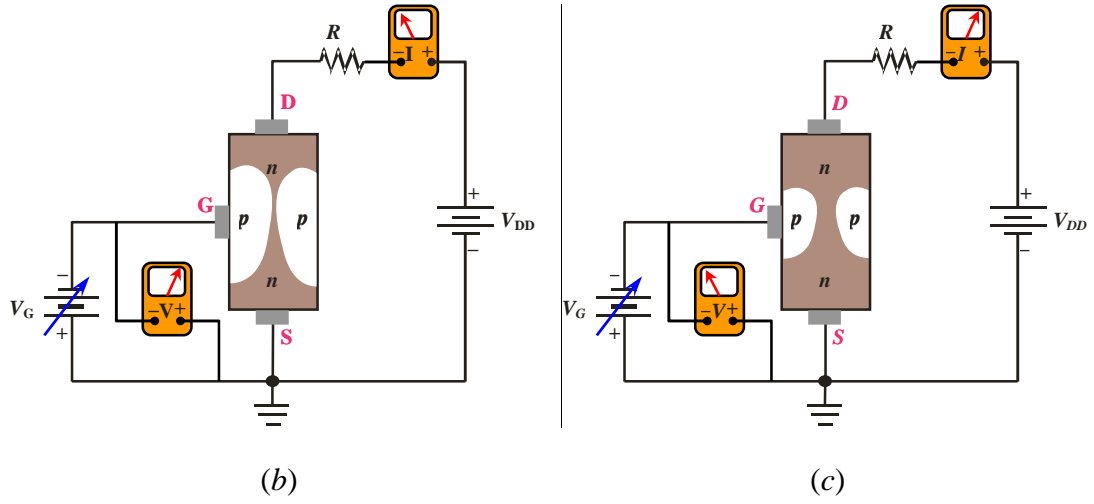
ekil 3.2: n Kanal JFET' in beslenmesi.

JFET, gate - source p - n eklemi daima ters besleme durumunda iken çalışır. Gate - source eklemine negatif gate gerilimi ile ters beslenmesi n kanalı içinde bir arınma (depletion) bölgesi oluşturur ve onun direncini artırır. Kanal genişliğini de i tirerek kontrol edilebilir. Gate gerilimi aynı zamanda I_D drain akımının da kontrolüne olanak verir. Bu kavram ekil 3.3 de gösterilmiştir.

Gölgelemli bölgeler ters besleme ile yaratılan arınma bölgesini göstermektedir. Görüleceği gibi arınma bölgesi draine doğru genişlemektedir. Çünkü gate ve drain arasındaki ters besleme gerilimi gate-drain source arasındakinden daha büyüktür (Floyd 2012).

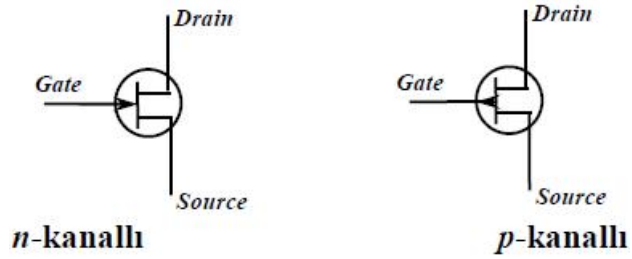


(a)



ekil 3.3: a) V_{GG} nin kanal genişliği ve drain akımı üzerine etkisi, b) büyük V_{GG} kanalı daraltır, I_D yi azaltır, c) küçük V_{GG} kanalı genişletir, I_D yi artırır.

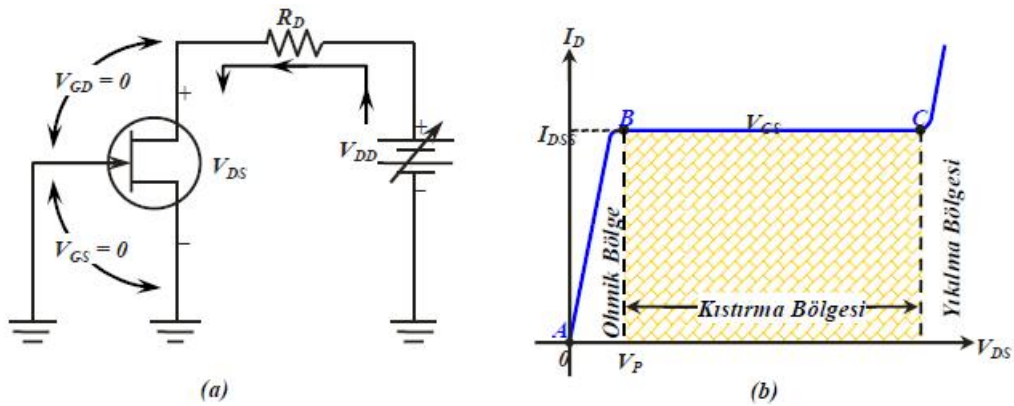
n ve p kanallı JFET' ler içinematik semboller ekil 3.4 de gösterilmiştir. n kanallı JFET için okun içeriye doğru, p kanallı için dışarıya doğru olduğuna dikkat edilmelidir.



ekil 3.4: JFET Sembolleri.

3.3 JFET Karakteristikleri ve Parametreleri Akıtıcı (drain) E rileri ve Kısırtma

Kapı-kaynak (gate-source) voltajının sıfır olması hali ($V_{GS} = 0$) durumu ekil 3.5 de gösterildi i gibi kapı ile kayna ı kısa devre ederek sa lanır. V_{DD} (dolayısıyla V_{DS}) sıfırdan ba layarak arttırıldı ında I_D orantılı olarak artmaya ba lar, ekil 3.5.(b). A ve B noktaları arasındaki bu bölgede kanal direnci genellikle sabittir, çünkü arınma bölgesi önemli bir olay olu acak yeterli geni li e sahip de ildir. Buraya, V_{DS} ve I_D arasındaki ili ki ohm yasasına uydu undan Omik Bölge denir (Boylestad 2011).



ekil 3.5: a) $V_{GS} = 0$ ve de i ken V_{DS} li JFET, b) $V_{GS} = 0$ V için akıtıcı (Drain) karakteristik e risi.

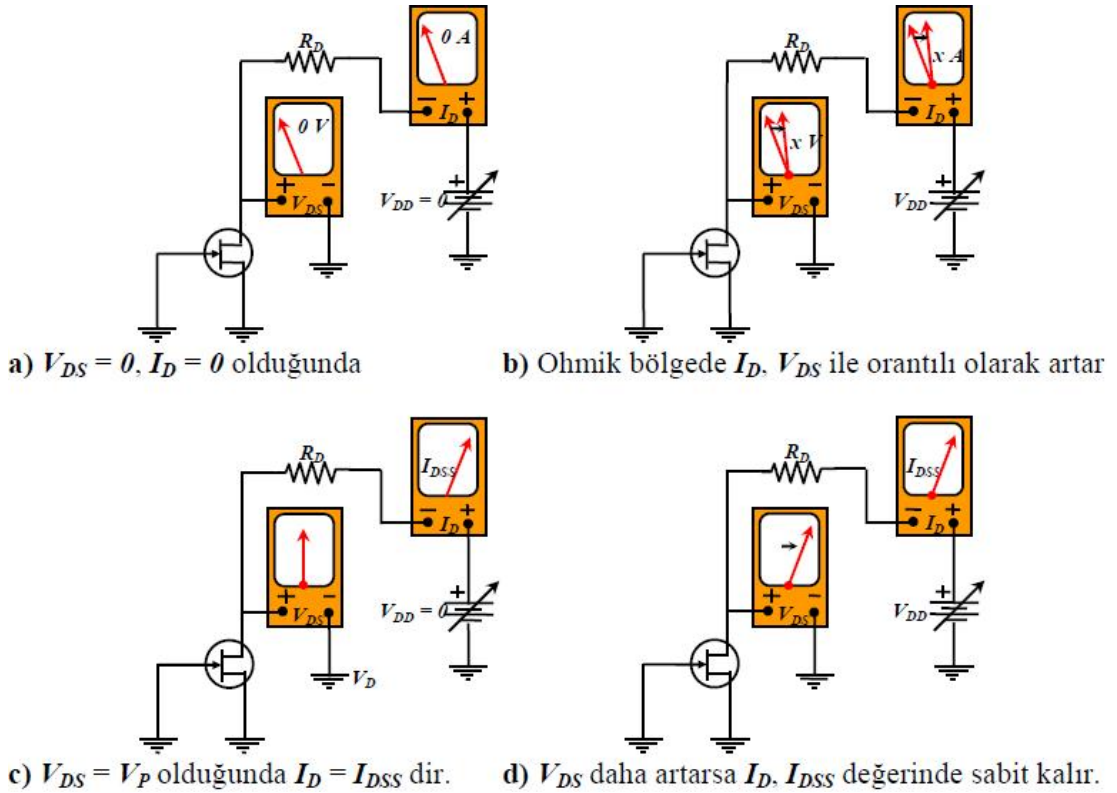
B noktasında e ri düzle ir ve I_D, I_{DSS} de erinde hemen hemen sabit kalır. Bu noktada gate-drain (kapı-akıtıcı) eklemindeki V_{GD} ters besleme gerilimi yeteri kadar dar bir arınma bölgesi olu turur ve buranın direnci önemli miktarda artar. Bu noktadaki V_{GD} de eri V_P kısırtma (pinch-off) voltajı olarak bilinir. Gate besleme voltajının sıfır oldu u bu kısırtma noktasında $V_P = V_{DS}$ dir çünkü V_{GS} ve V_{GD} birbirine e ittir. Bununla beraber, genelde,

$$V_P = V_{GS} - V_{DS(P)} \quad (3.1)$$

dir. Burada $V_{DS(P)}$, verilen bir V_{GS} de eri için kısırtma noktasındaki V_{DS} de eridir.

V_P verilen bir JFET için sabit de erde olup sabit bir parametreyi temsil eder. Kısırtmada V_{DS} de eri de i kendir ve de eri gate-source besleme voltajına ba lıdır.

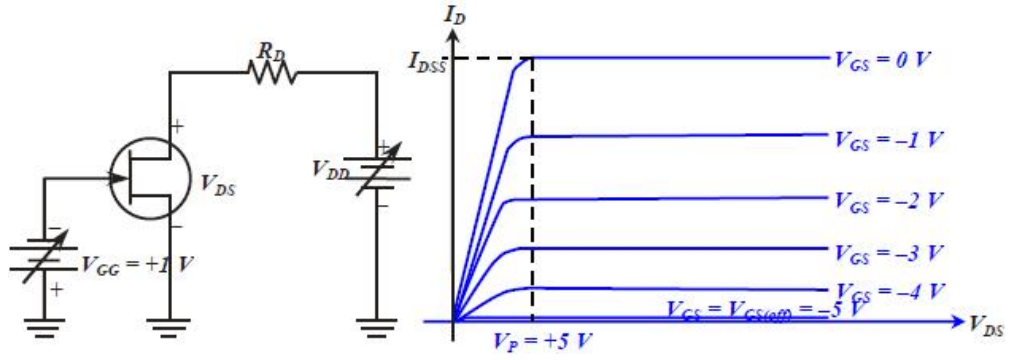
ekil 3.5 b) deki e riden $V_{GS} = 0$ için, B noktasının üzerinde, V_{DS} deki sürekli artı genellikle sabit I_{DS} akımını olur turur. Bu çok özel de er I_{DSS} olarak tanımlanır ve V_{GS} sıfır oldu unda I_{DS} nin alabilece i maksimum de er anlamındadır. C noktasında yıkılma (breakdown: kırılma) meydana gelir ve I_D hızla yükselir ve çok muhtemel olarak düzenekte geriye dönü ü mümkün olmayan tahribat meydana gelir. JFET' ler daima yıkılma noktasının altında ve kıştırma bölgesi içinde (B ve C arasında) çalış ırılmalıdır. $V_{GS} = 0$ için JFET davranı ı ekil 3.6 da gösterilmi tir.



ekil 3.6: $V_{GS} = 0$ için JFET karakteristik davranı ı ları.

Örnek olarak -1 volt gibi negatif gate besleme voltajında V_{DD} , 0 dan başlayarak arttırılırsa V_{DS} nin daha küçük de erlerinde kıştırma olayı meydana gelir. Bunun nedeni V_P kıştırma voltajının sabit olması, dolayısıyla belirli bir negatif gate voltajında drain voltajının gate-drain voltajına daha kolay ulaşmasıdır (Floyd 2012).

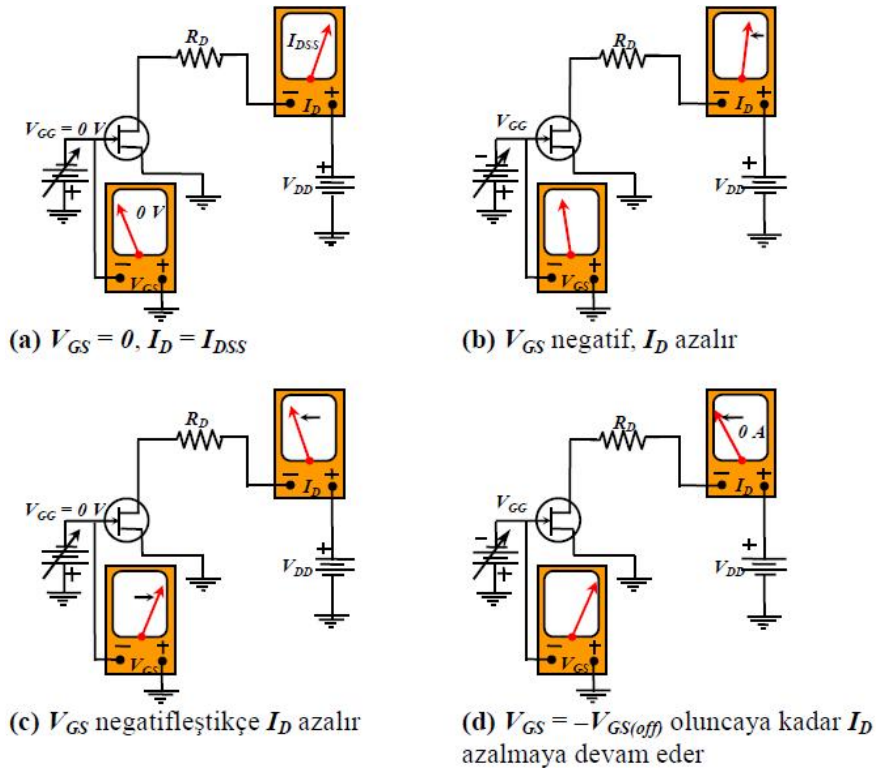
V_{GS} nin artan negatif de erleri ile deney tekrarlandı ında ekil 3.7. b) de görüldü ü gibi bir karakteristik ailesi ortaya çıkar.



(a) $V_{GS} = -1$ V ile beslenmiş JFET (b) Karakteristik eğri ailesi

ekil 3.7: V_{GS} negatifle tikçe kısıtma daha küçük V_{DS} de erlerinde meydana gelir.

Görüldü ü gibi V_{GS} nin negatif de erleri daha küçük V_{DS} de erlerinde kısıtmanın olu masına neden olmaktadır. Dolayısıyla drain akımı V_{GS} ile kontrol edilebilmektedir. I_{DSS} maksimum drain akımı $V_{GS} = 0$ V için gerçekleşir ve V_{GS} nin negatifle mesi ile giderek azalır (n kanal JFET için). p kanal JFET' de ise V_{GS} nin pozitif olması gerekir, bu durum ekil 3.8' de gösterilmiştir (Floyd 2012).

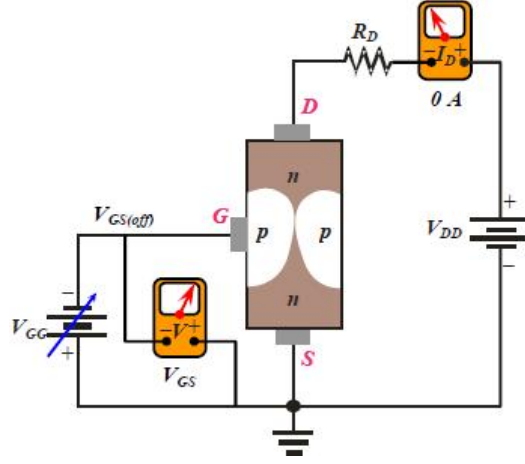


ekil 3.8: V_{GS} nin I_D yi kontrol etmesinin açıklanması.

n kanal JFET için daha fazla negatif V_{GS} , I_D nin giderek küçülmesine neden olur. V_{GS} yeteri kadar negatif yapıldı ında I_D sifira kadar azalır. Bu arınma bölgesinin geni lemesi ile sonuçlanır ve bir noktada iki kanal birbirine temas eder. Bu durumun olu tu u V_{GS} de eri $V_{GS(kesilme)}$ olarak tanımlanmı tır.

(3.1) denklemini herhangi bir n kanal JFET için kesilmenin $V_{GS} = V_p$ oldu unda meydana geldi ini söylemektedir. Ele alınan JFET için kıştırma voltajı V_p sabit oldu undan $V_{GS} = V_p$ oldu unda drain-source voltajı $V_{DS(P)}$ mutlaka sıfır olmalıdır. Mademki drain ve source arasında bir voltaj yoktur, o halde I_D akımı da sıfır olacaktır. Hatta V_{DS} 0 voltun üzerine çıksa bile I_D genellikle 0 A civarında sabit kalır. Kesilme olayı ekil 3.9 da gösterilmi tir. Kıştırma ile kesilme birbirine karı tırılmamalıdır. Kıştırma voltajı V_p , verilen bir V_{GS} voltajı için drain akımının sabit de ere ula tı ı V_{GD} gate-drain voltajıdır. $V_{GS(kesilme)}$ voltajı ise drain akımının 0 oldu u V_{GS} de eridir. I_D yalnızca V_{GS} de eri V_p ye e it veya ondan daha büyük oldu u zaman 0 olur. V_{GS} den daha az negatif de erlerde I_D sıfır de ildir.

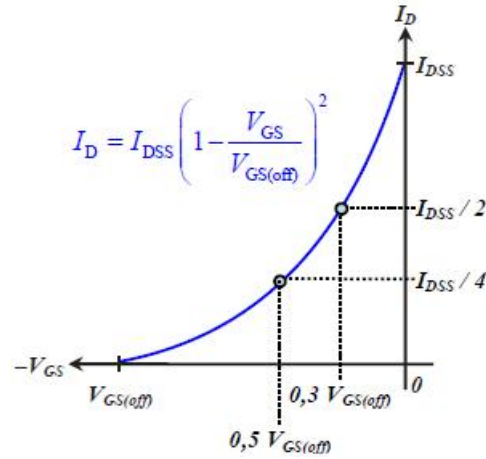
$V_{GS} = V_p$ oldu unda $I_D = 0$ dır. Çünkü 0 drain akımı kapalı (off) ko ulu ile ilgilidir ve V_p nin büyüklü ü $V_{GS(off)}$ 'un büyüklü üne e ittir. Bu nedenle ço u FET veri kartları yalnızca $V_{GS(off)}$ de erlerini verir. Çünkü yukarıdaki açıklama nedeniyle V_p de aynı de ere sahiptir (Demirtürk 2014).



ekil 3.9: Kesilme durumunda JFET davranı 1.

3.4 Transfer Karakteristikleri

Bir n kanal JFET için $V_{GS(off)}$ negatif, p kanal JFET için pozitifdir. Çünkü V_{GS} , I_D 'yi kontrol eder. Bu nedenle bu iki büyüklük arasındaki ili ki çok önemlidir. ekil 3.10 V_{GS} ile I_D arasındaki ili kiyi grafiksel olarak gösteren tipik bir transfer karakteristik e risidir (Floyd 2012).



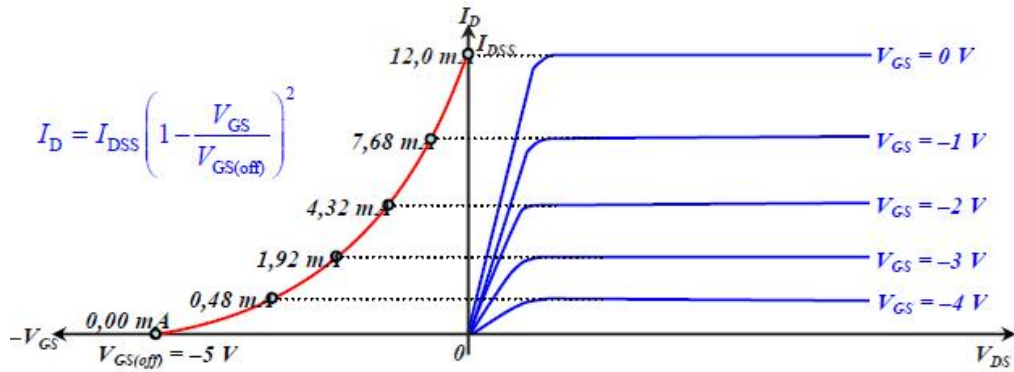
ekil 3.10: JFET transfer karakteristik e risi.

E rinin V_{GS} eksenini kesti i nokta $V_{GS(off)}$ de erine; I_D eksenini kesti i nokta ise I_{DSS} de erine e ittir. Bu e ri do al olarak bir JFET' in alı ma limitlerini göstermektedir. Öyle ki,

$$V_{GS} = V_{GS(off)} \text{ oldu unda } I_D = 0 \text{ dır,}$$

$$V_{GS} = 0 \text{ oldu unda } I_D = I_{DSS} \text{ dir.}$$

Transfer karakteristik e risi drain karakteristik e rileri ailesinden çıkartılabilir. ekil 3.11 de çe itli V_{GS} de erleri için belirli bir JFET' e ait transfer karakteristik e rileri gösterilmi tir. Burada, örnek olarak $V_{GS} = -2 \text{ V}$ oldu unda $I_D = 4,32 \text{ mA}$ dir. Bu JFET için $V_{GS(off)} = -5 \text{ V}$ ve $I_{DSS} = 12 \text{ mA}$ dir.



ekil 3.11: Sağdaki JFET drain karakteristiklerinden soldaki JFET transfer karakteristiklerinin çıkartılması.

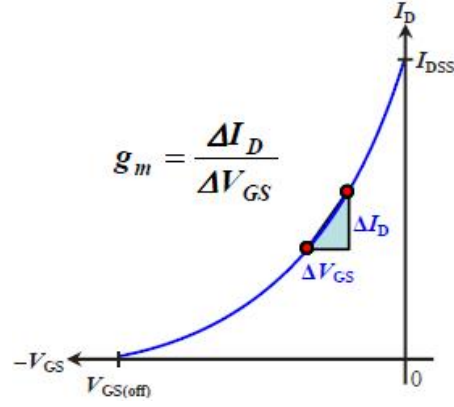
3.5 JFET DÜZ TRANSKONDÜKTANSI

Düz iletkenlik drain-source voltajı sabit iken birim gate-source voltajı de i mesi ba ına dü en drain akımı de i mesi olarak tanımlanır.

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \quad (3.2)$$

Bu parametre için kullanılan di er tanımlamalar g_{fs} veya y_{fs} ekinde olabilmektedir.

Bir JFET için transfer karakteristik e risi non-linear oldu undan g_m de eri seçilen V_{GS} de erine ba lı olarak e rinin üzerindeki konumu ile de i ir. g_m e rinin üst taraflarında e rinin alt tarafındaki de erlerine göre daha büyüktür (Boylestad 2011).



ekil 3.12: g_m , besleme noktasına (V_{GS}) ba lı olarak de i ir.

ekil 3.12 de g_m de erinin besleme noktasına ba lı olarak nasıl de i ti i açıklanmı tır. Veri kartları normalde g_m de erini $V_{GS} = 0 V$ de eri için verir (g_{m0}).

A a ıdaki formül kullanılarak, g_{m0} verildi inde transfer karakteristi i üzerindeki herhangi bir noktadaki g_m de eri hesaplanabilir.

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_{GS(off)}} \right] \quad (3.3)$$

$$g_{m0} = \frac{2I_{DSS}}{|V_{GS(off)}|} \quad (3.4)$$

3.6 Giri Direnci ve Sı ası

Bir JFET gate-source eklemi ters beslenerek çalı ır. Bu nedenle gate' deki giri direnci çok yüksektir. Bu yüksek giri direnci JFET' ler için bipolar transistörlere göre önemli bir avantajdır. Bir bipolar transistörün düz beslenmi base-emitter eklemi ile çalı tı ı hatırlanırsa bu avantajın önemi daha iyi anla ılır. JFET veri kartlarında giri direnci belirli bir gate-source voltajındaki gate ters akımı I_{GSS} için verilir. Bu verilerle giri direnci,

$$R_{giri} = \left| \frac{V_{GS}}{I_{GSS}} \right| \quad (3.5)$$

denklemleri ile hesaplanabilir.

Bir JFET' in giriş empedansı C_{ISS} bipolar transistöre göre bir hayli büyüktür, çünkü JFET ters beslenmiş pn eklemi ile çalışmaktadır. Bilindiği üzere ters beslenmiş pn eklemi bir kondansatör gibi davranır ve giriş empedansı ters besleme voltajının büyüklüğüne bağlıdır (Floyd 2012).

3.7 Drain - Source Direnci

Drain karakteristik eğrisinden gördük ki kısırmanın üzerinde drain akımı, oldukça geniş bir drain-source voltajı aralığında hemen hemen sabit kalmaktadır. Dolayısıyla V_{DS} deki oldukça büyük değişime karşılık I_D de çok küçük değişim meydana gelir. Bu değişimlerin oranı düzende drain-source direncini verir.

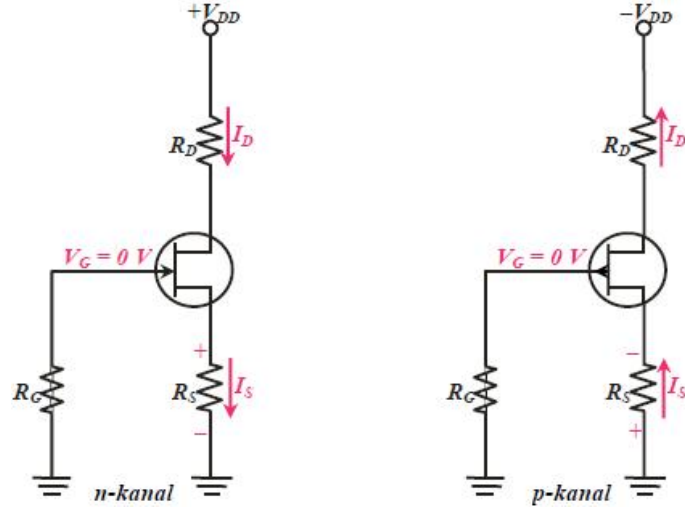
$$R_{DS} = \frac{\Delta V_{DS}}{\Delta I_D} \quad (3.6)$$

Veri kartları bu parametreyi çıkış kondüktansı g_{OS} veya çıkış admitansı y_{OS} olarak verir. R_{DS} nin tipik değerleri bir kaç kilo-ohm mertebesindedir.

3.8 JFET' lerin Beslenmesi

3.8.1 Bir JFET' in Kendiliğinden Beslenmesi

Bir JFET mutlaka gate-source eklemi ters beslenerek çalıştırılmalıdır. Bu koşul, n kanal JFET için negatif V_{GS} ; p kanal JFET için pozitif V_{GS} gerektirir. Buna, şekil 3.13 de gösterilen kendiliğinden besleme (self-bias) ile ulaşırlar.



ekil 3.13: JFET'lerin kendili inden beslenmesi (tüm FET'lerde $I_S = I_D$ dir).

Burada gate'in topra a ba lı R_G direnci ile yakla ık 0 V ile beslendi ine dikkat edilmelidir. Ters sızıntı akımı I_{GSS} , R_G nin uçları arasında çok küçük bir voltaj yaratır. Fakat bu, birçok halde ihmal edilebilir mertebededir ve R_G üzerinde bir voltaj dü mesi meydana gelmedi i varsayılabilir (Floyd 2012).

ekil 3.13 deki n kanal JFET için I_D , R_S üzerinde bir voltaj dü mesi olu turur. Bu voltaj source'u topra a göre pozitif yapar. $V_G = 0$ ve $V_S = I_D \times R_S$ oldu una göre gate-source voltajı;

$$V_{GS} = V_G - V_S = 0 - I_D \times R_S \Rightarrow V_{GS} = - I_D \times R_S \quad (3.7)$$

olacaktır.

p kanal JFET için durum ekil 3.13.b de gösterilmi tir. R_S direncinden geçen akım bir negatif voltaj olu turur ve böylece,

$$V_{GS} = + I_D \times R_S \quad (3.8)$$

olur.

Bu analizde n kanal JFET kullanılmı tır. p kanal JFET için aynı dü ünçe biçimi geçerli olmakla beraber yalnızca voltajların polaritesi ters olacaktır.

Drain'in toprağa göre potansiyelini bulmak için aşağıdaki yöntem kullanılabilir.

$$V_D = V_{DD} - I_D \times R_D \quad (3.9)$$

Drain-source voltajı $V_S = I_D \times R_S$ dir, bu durumda,

$$V_{DS} = V_D - V_S \Rightarrow V_{DS} = V_{DD} - I_D \times (R_D + R_S) \quad (3.10)$$

elde edilir.

3.8.2 Besleme Noktasının Ayarlanması

Bir JFET' in besleme noktasını ayarlamanın temel yaklaşımı arzu edilen V_{GS} de eri için I_D akımın tespit etmek, daha sonra (3.7) ve (3.10) denklemlerini kullanarak R_S de erini hesaplamaktır. Düzey çizgiler bilindiği gibi büyüklüklerin mutlak değerlerinin kullanılacağını anlatmaktadır.

$$R_S = \left| \frac{V_{GS}}{I_D} \right| \quad (3.11)$$

Arzu edilen V_{GS} de eri için I_D iki farklı yolla elde edilebilir. Belli bir JFET' in transfer karakteristik eğrilerinden bulunabileceği gibi JFET veri kartındaki I_{DSS} ve $V_{GS(off)}$ değerleri kullanılarak (3.7) denkleminde hesaplanabilir (Floyd 2012).

3.8.3 Orta Nokta Beslemesi

Genellikle bir JFET' in $I_D = I_{DSS} / 2$ olduğu transfer karakteristik eğrisinin orta noktasına yakın çalışması arzu edilir. Sinyal ekleme gerilimlerle çalışıldığında orta nokta beslemesi, drain akımının 0 ile I_{DSS} arasında maksimum miktarda salınmasına izin verir.

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2 \quad (3.12)$$

(3.12) denklemini kullanarak $V_{GS} = V_{GS(off)} / 4$ oldu unda I_D nin I_{DSS} nin yarısına e it oldu unu elde edilebilir.

$$I_D = I_{DSS} \times (1 - 0,25)^2 = 0,5625 \times I_{DSS}$$

Dolayısıyla $V_{GS} = V_{GS(off)} / 4$ seçerek I_D ye göre orta noktaya yakın çalı ma ko ulu seçebiliriz. Yukarıdaki hesaplamaya göre I_D nin I_{DSS} nin yarısından biraz daha büyük olması gerekmele beraber $0,5 \times I_{DSS}$ de iyi bir yakla ım olarak kabul edilebilir.

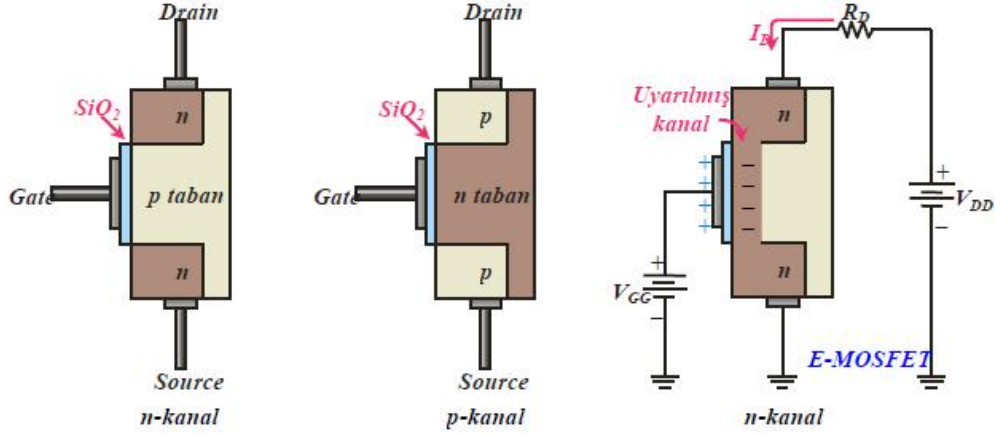
Drain voltajını orta noktada ($V_D = V_{DD} / 2$) seçebilmek için R_D istenilen voltaj dü mesini sa layacak büyüklükte seçilmelidir. R_G , ça layan (cascade) amplifikatör uygulamalarındaki sürücü kademelerindeki yüklenmeyi önlemek için büyük seçilmelidir (Floyd 2012).

3.9 Metal Oksit Yarı-iletken FET' ler (MOSFET)

MOSFET ikinci grup alan etkili transistörlerdir. JFET' ler den farklı olarak pn eklem yapısına sahip olmayıp bunun yerine MOSFET' in gate' i (kapısı) kanaldan bir SiO_2 tabaka ile yalıtılmı tır. Arınma artı lı (depletion enhancement) DE ve artı lı (enhancement) E olmak üzere iki tip MOSFET bulunmaktadır (Floyd 2012).

3.9.1 Arınma Artı lı Mosfet (Depletion Enhancement Mosfet)

ekil 3.14 DE MOSFET' in yapısını göstermektedir. Drain ve source taban materyali içine difüze edilmi ve dar bir kanalla birle tirilmi , bunun biti i ine yalıtılmı bir gate yerle tirilmi tir. ekilde hem n kanal hem de p kanal yapısı gösterilmi tir. Burada temel i leme ilkelerini açıklamak için n kanal DE MOSFET kullanılacaktır. p kanal i leme ilkeleri de aynı olmakla beraber voltaj polariteleri n kanaldakinin tam tersi olacaktır.



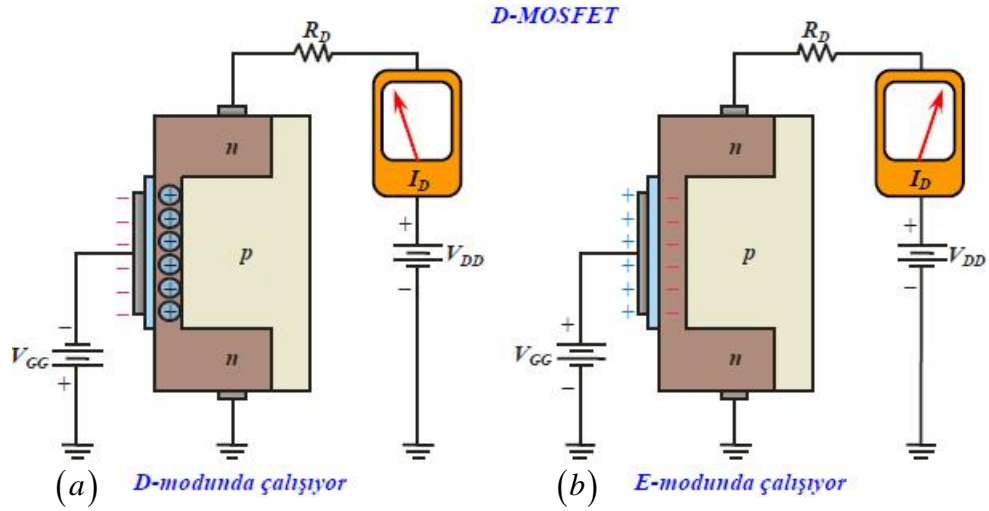
ekil 3.14: DE MOSFET yapıları.

DE MOSFET iki moddan birinde çalışabilir.

- Arınma modu (depletion mode: *D* modu)
- Artı lı mod (enhancement mode: *E* modu)

Kapı (gate) kanaldan yalıtılmış oldu undan pozitif veya negatif kapı voltajı uygulanabilir. Bir MOSFET kapı-kaynak (gate-source) gerilimi negatif oldu unda arınma modunda; kapı-kaynak gerilimi pozitif oldu unda artı lı modda çalışır.

MOSFET yapısından görülece i gibi, kapı (gate) bir levha, kanal di er levha ve SiO_2 dielektrik olarak dü ünülecek olursa paralel levhalı bir kondansatör var demektir. Dolayısıyla gate negatif voltajla beslendi inde gate' deki negatif yükler kanaldaki iletkenlik elektronlarını iterler. Böylece pozitif yüklü iyonlar olur ve bunlar yerlerinde kalırlar. Bu durumda n kanalı deplase olmu olur ve kanal iletkenli i azalır. Kapıdaki negatif voltajın artırılması n kanal elektronlarının deplase olgusunu artırır. Yeteri kadar büyük bir negatif $V_{GS(\text{off})}$ kapı-kaynak geriliminde kanal tamamen deplase olur ve drain akımı sıfırlanır (Floyd 2012).

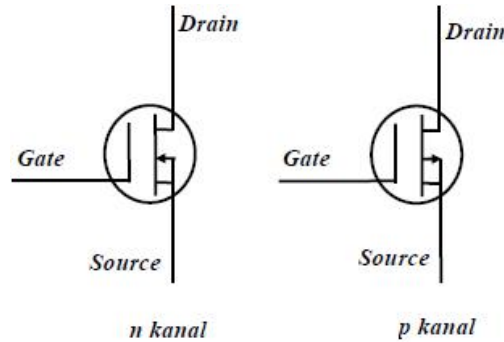


ekil 3.15: n kanal DE MOSFET' in çalışma ilkesi. a) arınma modu, b) artırılı mod.

n kanal JFET'de olduğu gibi n kanal DE MOSFET kapı-kaynak gerilimi $V_{GS(off)}$ ile 0 arasında olduğu sürece drain akımını iletir. İletim olarak DE MOSFET' in iletim durumunda olabilmesi için V_{GS} nin sıfırdan büyük olması gerekir.

Pozitif kapı voltajı daha fazla elektronun kanal içine çekilmesine neden olur ve böylece kanal iletkenliği artar. Bu durum artırılı (enhancement) mod olarak tanımlanmıştır (ekil 3.15.b).

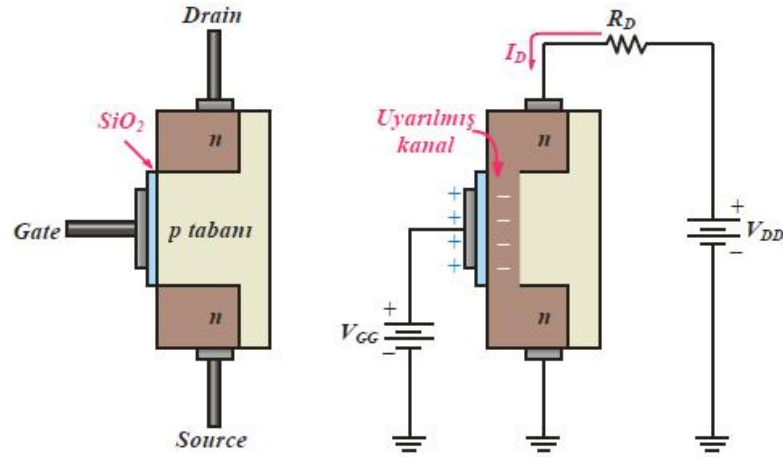
n ve p kanal MOSFET' lerin sembolleri ekil 3.16 da gösterilmiştir. Burada taban ok ile belirtilmiş olup normalde (fakat daima değil) içten kaynağa (source) baktırılır. Çeriye doğru olan ok n kanal, dışarıya doğru ok p kanal MOSFET' i sembolize eder (Floyd 2012).



ekil 3.16: DE MOSFET' lerinematik gösterilişi.

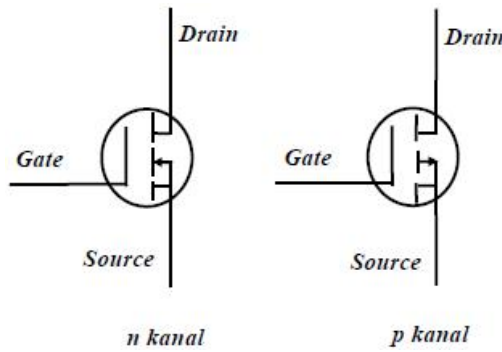
3.9.2 Artı lı MOSFET (Enhancement MOSFET: e-MOSFET)

Bu tür MOSFET yalnızca artı lı modda çalışır ve arınma moduna sahiptir. Yapısal olarak DE MOSFET' lerden farklı yapıda olup fiziksel bir kanal içermezler (Floyd 2012).



ekil 3.17: E-MOSFET yapısı ve çalışma prensibi.

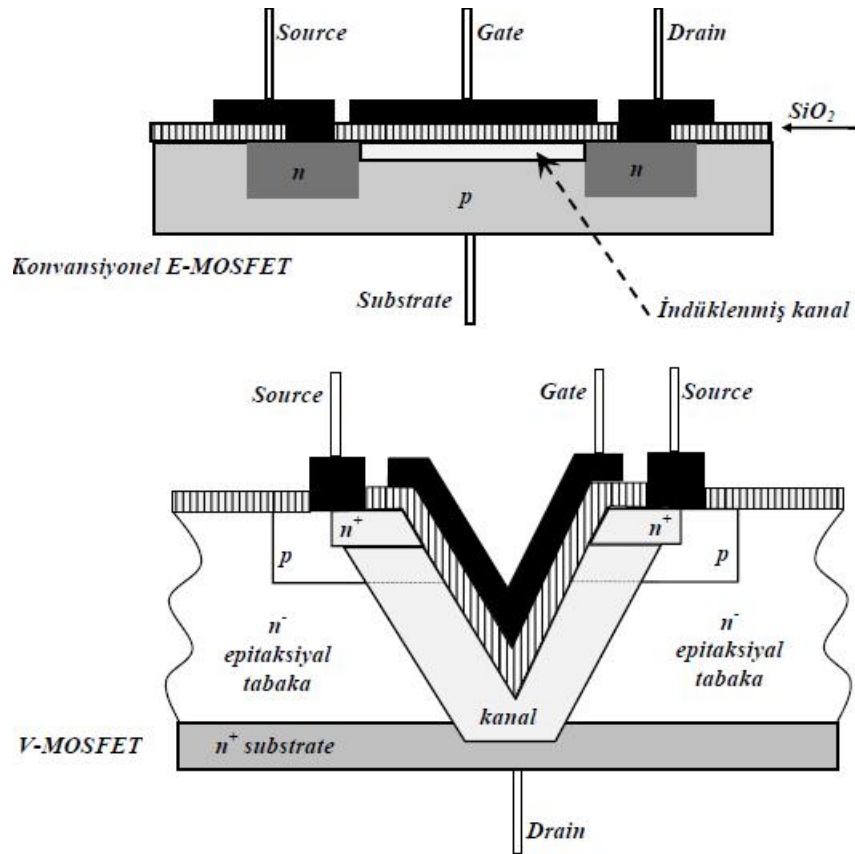
ekil 3.17 de görüldü ü gibi taban (substrate) SiO₂ tabakasına kadar geni lemi tir. Bir *n* kanal düzenekte e ik de erinin üzerinde pozitif kapı voltajı uygulanması taban bölgesi içinde ince bir negatif yük tabakası olu arak bir *n* kanal indüklenir, ekil 3.17 Kanalın iletkenli i kapı-kaynak gerilimi artırılıp daha fazla elektronun kanala çekilmesiyle artırılabilir. E ik de erinin altındaki herhangi bir kapı voltajında kanal olgusu yoktur. ekil 3.18 de *n* ve *p* kanal E-MOSFET' lerin sembolleri gösterilmi tir (Boylestad 2011).



ekil 3.18: *n* ve *p* kanal E-MOSFET sembolleri.

3.9.3 V-MOSFET

V-MOSFET fiziksel yapı olarak artı lı mod düzene i olup konvansiyonel E-MOSFET' lere göre daha yüksek çalı ma akımına ve daha büyük drain-source voltajına sahiptirler. V-MOSFET' ler özellikle yüksek güç gerektiren yükseltici (amplifier) ve anahtarlama uygulamalarında bipolar güç transistörleri ile birlikte yaygın biçimde kullanılırlar. ekil 3.19 da E ve V-MOSFET yapıları kar ıla tırılmı tır. Yapısal olarak tamamen farklı olmalarına ra men benzer ekilde çalı ırlar. Her ikisi de artı lı düzenek olup n kanal için kapı, kayna a göre pozitif oluncaya kadar drain ve source arasında bir kanal olu maz (Floyd 2012).



ekil 3.19: Konvansiyonel E-MOSFET ve V-MOSFET yapıları

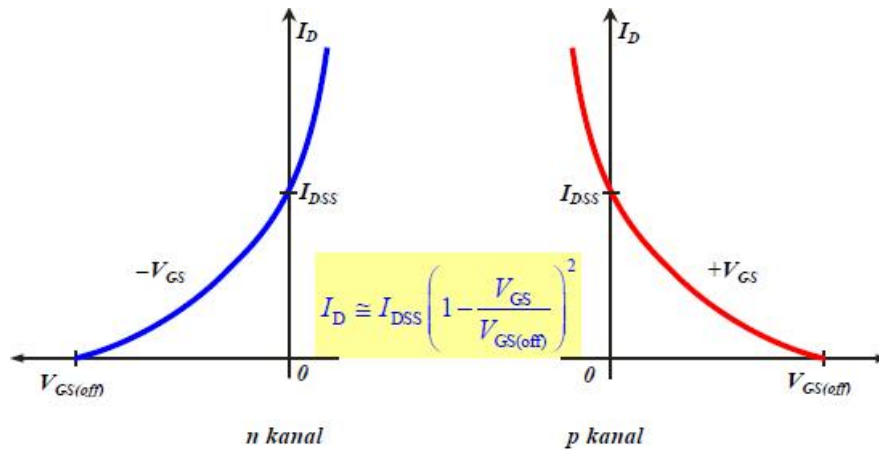
E-MOSFET' de kapı pozitif yapıldı ında kapıya yakın bölgede ve yüzeye paralel bir n kanalı olu ur. E-MOSFET kanalının uzunlu u yapım sırasında difüzyon i leminde kullanılan fotografik maskenin getirdi i sınırlamaya ba lıdır ve kanal çok dardır. V-MOSFET iki adet source ba lantısına sahiptir ve kanal, drain (n^+) ile source arasında a a ıya do ru V harfi ekinde indüklenir ve oldukça geni tir.

Kanal uzunlu u katkı yo unlukları ile kontrol edilen tabaka kalınlıkları ve difüzyon zamanına ba lı olup maske boyutlarına daha az ba ımlıdır. V geometrisi konvansiyonel E-MOSFET' lere göre daha kısa fakat daha geni kanal olu masını mümkün kılar. Bu da, daha yüksek akımla çalı maya, ba ka sözlerle, daha büyük güçlerle çalı maya izin verir. Frekans duyarlı ı da oldukça artar (Floyd 2012).

3.9.4 MOSFET Karakteristikleri ve Parametreleri

3.9.4.1 Arınma Artı lı MOSFET Transfer Karakteristikleri

DE-MOSFET hem pozitif hem de negatif kapı voltajı ile çalı abilmektedir. Bu, ekil 3.20 deki *n* kanal ve *p* kanal MOSFET transfer karakteristikleri üzerinde gösterilmi tir.



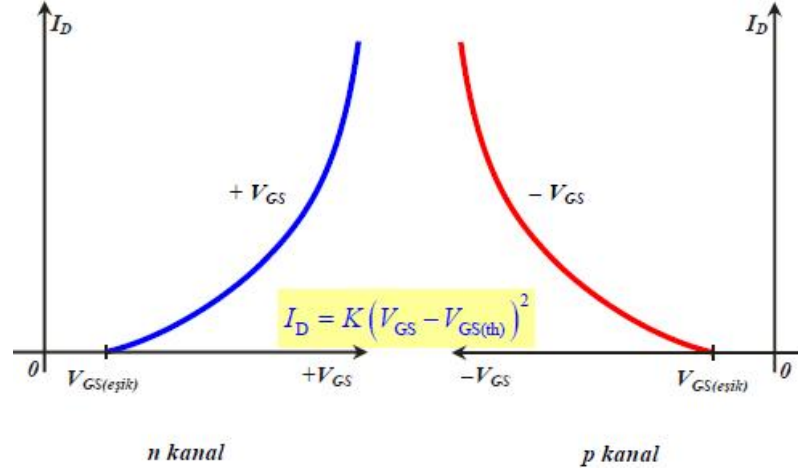
ekil 3.20: DE-MOSFET transfer karakteristik e rileri.

E ri üzerinde V_{GS} nin sıfır oldu u nokta I_{DSS} ile, I_D nin sıfır oldu u nokta ise $V_{GS(off)}$ ile ilgilidir ve JFET'de oldu u gibi $V_{GS(off)} = V_P$ dir.

JFET e risi için geçerli olan kare ba ıntısı DE-MOSFET e risi için de geçerlidir.

3.9.4.2 Artı lı MOSFET Transfer Karakteristi i

Bu tür MOSFET yalnızca kanal artı ı kullanır. Dolayısıyla bir n kanal düzene i pozitif; p kanal düzene i ise negatif kapı-kaynak voltajı gerektirir. ekil 3.21 her iki tür E-MOSFET için transfer karakteristiklerini gösterir.



ekil 3.21: E-MOSFET transfer karakteristik e rileri.

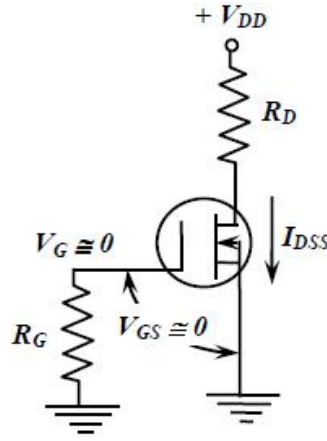
Bir MOSFET' in kapısı kanaldan yalıtılmı oldu u için giri direnci çok çok büyüktür (ideal olarak sonsuz). Tipik bir MOSFET için kapı sızıntı akımı pA mertebesindedir. Oysa bir JFET için kapı ters akımı bir kaç nA kadardır. Yalıtılmı kapı yapısı nedeniyle bir giri sı ası mutlaka mevcuttur. Giri direnci çok yüksek oldu undan giri kondansatöründe çok büyük statik yük birikebilir ve bu yük düzene in içsel olarak bozulmasına neden olabilir. Bunu önlemek için a a ıdaki konulara dikkat edilmesi gerekir (Floyd 2012).

- 1- MOS düzenekleri iletken köpükler içinde saklanmalı ve ta ınmalıdır.
- 2- Tüm aletler ve montajda kullanılan metal parçalar mutlaka topra a ba lanmalıdır.
- 3- Montaj ve ta ıyıcı bilekleri uzun bir tel ve yüksek seri direnç ile mutlaka topra a ba lanmalıdır.
- 4- Bir MOS düzene i, devrede gerilim varken kesinlikle bulundu u yerden çıkartılmamalıdır.

5- DC kaynak kapalı iken MOS düzene ine herhangi bir sinyal uygulanmaz. (Floyd 2012).

3.9.5 MOSFET' in Beslenmesi

Arınma artı lı MOSFET' ler pozitif veya negatif V_{GS} de erlerinde çalı abiliyordu. Basit bir besleme metodu V_{GS} yi sıfırda tutmaktır. Bu durumda kapıdaki bir AC sinyal kapı-kaynak voltajının bu besleme noktasının altında ve üstünde de i mesine neden olur. Sıfır Beslemeli bir MOSFET ekil 3.22 de gösterilmi tir (Floyd 2012).



ekil 3.22: Sıfır beslemeli DE-MOSFET.

$V_{GS} = 0$ ve $I_D = I_{DSS}$ oldu undan drain-kaynak voltajını

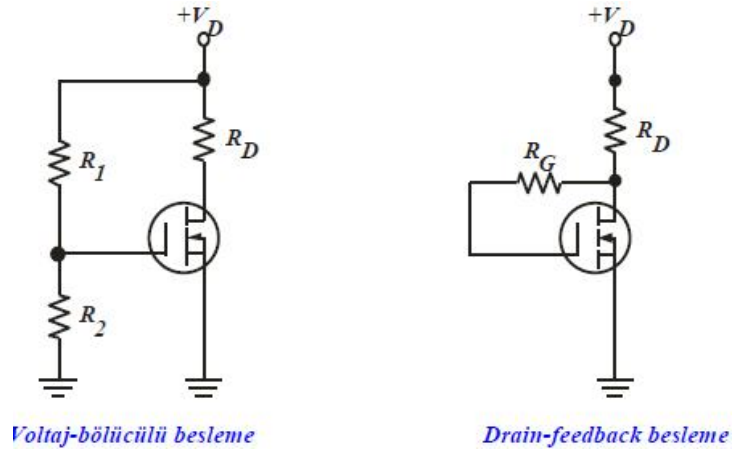
$$V_{DS} = V_{DD} - I_{DSS} \times R_D \quad (3.13)$$

eklinde ifade etmek mümkün olur.

3.9.5.1 E-MOSFET' in Beslenmesi

E-MOSFET yalnızca V_{GS} e ik de erinden daha büyük oldu u zaman çalı maktadır. ekil 3.23 de bir E-MOSFET' in beslenmesi için 2 farklı yol

göstermektedir. Her iki besleme türünde de amaç, kapı voltajını kayna ın (source' un) bir $V_{GS(etik)}$ de erinden daha pozitif yapmaktır (Boylestad 2011).



ekil 3.23: E-MOSFET için besleme devreleri.

ekildeki voltaj bölücülü besleme için analiz denklemleri;

$$V_{GS} = \left(\frac{R_2}{R_1 + R_2} \right) \times V_{DD} \quad (3.14)$$

$$V_{DS} = V_{DD} - I_D \times R_D \quad (3.15)$$

eklindedir (Boylestad 2011).

4 PROGRAMLAR ve C HAZ

4.1 Multisim

Elektrik, elektronik ve bilgisayar mühendisleri ile her türlü elektronik devre tasarımı için kullanılan Multisim çok gelişmiş bir simülasyon aracıdır. Bu program ile her türlü elektriksel devre ve sinyal devresi çizilebilir, çalışma standartları ve gücü hesaplanabilir. Elektriksel devre elemanları, elektronik ve lojik devre elemanlarının tamamını program içinde bulabilir ve çok hızlı bir şekilde kullanılabilir.

Multisim içerisinde elektrik devreleri için multimetre, voltmetre ve ampermetre gibi ölçüm aletleri ile osiloskop gibi cihazlar da bulunmaktadır. Elektronikte ise çok daha gelişmiş yüzlerce cihaz bulunmaktadır. Elektronik devre elemanları ise piyasada mevcut olan ve yaygın olarak kullanılan elemanlardan en az kullanılan elemanlara kadar mevcuttur.

Lojik devrelerde kullanılan entegrelere çok çabuk ulaşılabılır. Ayrıca programlanabilir entegreler için PIC, assembly ve micro C desteği bulunmaktadır. Multisim programının diğer özellikleri ise hızlı simüle edilebilir olması, lojik elektrik ve elektronik devrelerin birlikte kullanılabilmesi, devre elemanlarını standart özellikleriyle ve ekliyle kullanılmasıdır. Ayrıca gerektiğinde devre elemanının standartları değiştirilebilir ve kullanıcıya özgü bir şekilde getirilebilir.

Multisim programında devre elemanları üçlü bir hiyerarşiye sahiptirler.

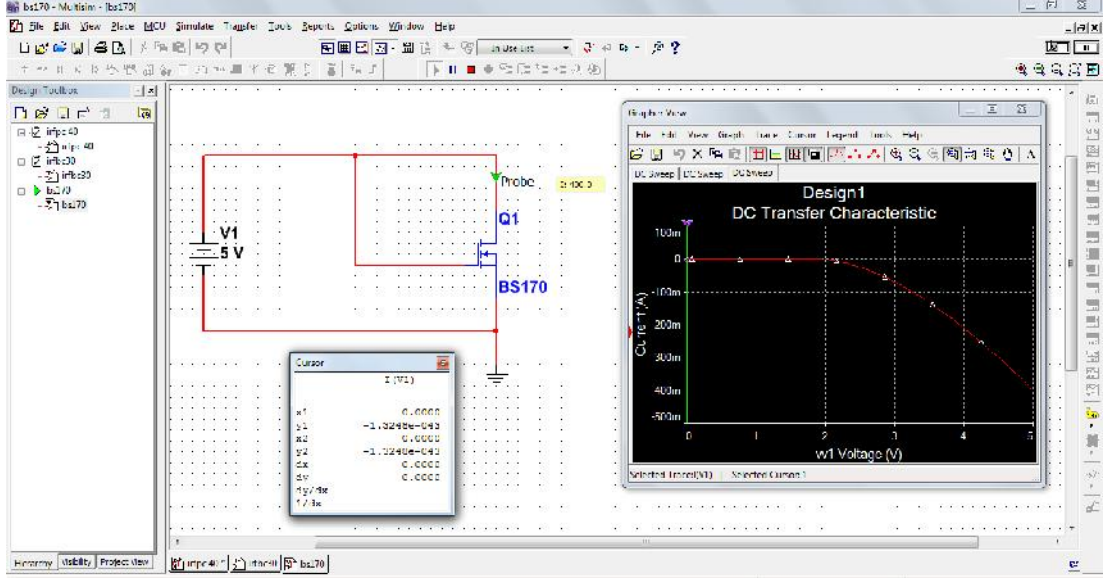
Grup Aile Devre Elemanı

Analog Elektronik dersinde ihtiyaç duyulacak devre elemanları ve bu elemanların ait oldukları aile ve gruplar Tablo 4.1’de görülmektedir.

Tablo 0.1: Devre elemanlarının gruplandırılması.

Grup	Aile	Devre Elemanı
Kaynaklar	Güç Kaynakları	DC Güç Kaynağı, Toprak, AC Güç Kaynağı
	Bağımlı Gerilim Kaynakları	Akıma Bağımlı Gerilim Kaynağı Voltaja Bağımlı Gerilim Kaynağı
	Bağımlı Akım Kaynakları	Akıma Bağımlı Akım Kaynağı Voltaja Bağımlı Akım Kaynağı
Temel	Direnç	Farklı Ohm Değerlerinde Dirençler
	Bobin	Farklı Henry Değerlerinde Bobinler
	Kondansatör	Farklı Farad Değerlerinde Kondansatörler
	Transformatör	deal Transformer
Diyot	Diyot	Diyot Çeşitleri
	Zener	Zener Diyot Çeşitleri
Transistör	BJT-NPN	Transistör Çeşitleri
	BJT-PNP	
Analog	OPAMP	OPAMP Çeşitleri

ekil 4.1'de BS170 kodlu MOSFET üzerine yapılan çalışmanın ekran görüntüsü bulunmaktadır (Akdoğan 2014).



ekil 4.1: BS170 Kodlu MOSFET için yapılan Multisim çalı ması.

4.2 LabVIEW

LabVIEW, milyonlarca mühendisin ve bilim adamının kullandı ı grafiksel programlama dili arabirimidir. Grafiksel programlama dili; küçük, grafiksel ikonlar ve kablolar ile akı diyagramları hazırlamaya ve yapaca ınız programları nesne tabanlı kullanarak birçok küçük programları birle tirmeye yaramaktadır. Metin tabanlı dillerden ziyade kullanımı daha kolay ve algoritma geli tirmek için daha görsel bir platform sunmaktadır.

1986 yılından bugüne kadar her türlü platformda kullanılabilir hale gelen LabVIEW kendi içerisinde çok geni bir kapsama alanı içermekle birlikte bilimden endüstriye pek çok alana hükmetmektedir. Mühendislik, istatistik, kimya, fizik gibi alanlarda verinin kullanılabilce i her alanda çok büyük kolaylıklar sa lamaktadır. Test, ölçme ve kontrol sistemlerinin vazgeçilmezi olmayı hedefleyen LabVIEW, National Instrument bünyesinde geli tirilen veri toplama kartları, modüler enstrümantasyon sistemleri, kompakt kartlar ile dünya piyasasında önemli yer edinmi tir. 2011 yılında Multisim Programını da bünyesine katan National Instruments sanal enstrümantasyon uygulamalarını devre simülasyon programlarında da kullanılabilir hale getirmektedir.

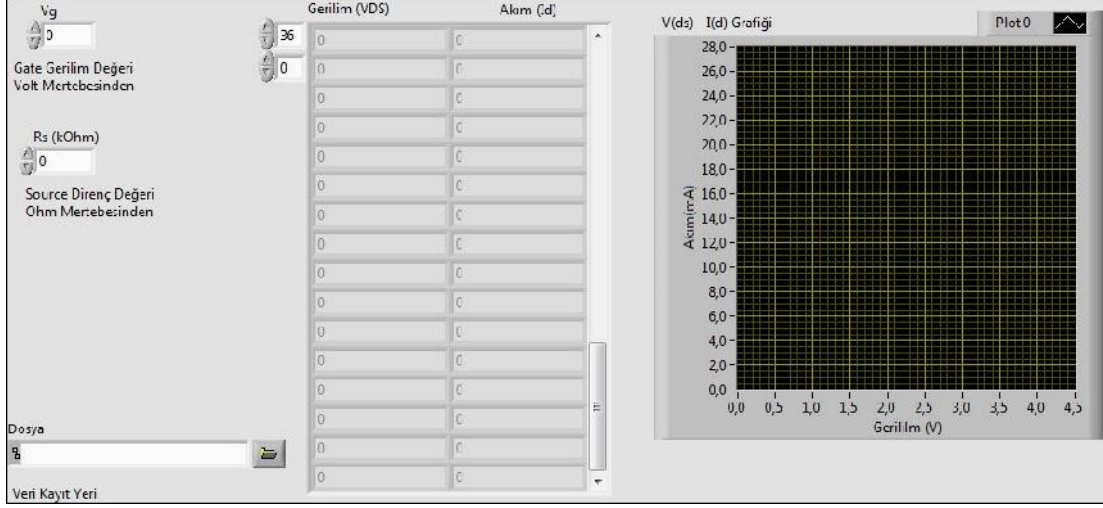
Uygulama alanlarını sıralamak zor olsa da yapılan uygulamaların örneklerini inceleyerek bu programın i inizi ne kadar kolayla tıraca ını görebilirsiniz. Hızlı

programlama, programın adım adım çıkı larını görebilme, paralel program sürdürebilme, i letim sistemi konusunda hiçbir sıkıntı ya amama Mac OS, Windows7, Linux ortamlarının hepsine kurulabilme gibi özellikleriyle öne çıkan LabVIEW pratik çözümler sunmaktadır. Medikal uygulamalar, otomasyon, gıda uygulamaları, otomotiv, i aret i leme, jeolojik veri analizleri, istatistik, matematik, enerji analizi, robotik gibi çok geni bir alana hitap etti inden dolayı günden güne kullanım oranı artmaktadır. Matlab, Mathscript gibi dillerin kodlarını kendi içerisinde çalı tırabilme özelli ine de sahip olmasıyla hem akademik hem de endüstriyel çalı malarda mukayese imkânı sunmaktadır.

LabVIEW, standart laboratuvar cihazlarından daha fazla esneklik sa lar çünkü yazılım temellidir. Cihazın nasıl çalı aca ını, cihazın üreticisi yerine LabVIEW kullanıcısı belirler. LabVIEW'i kullanarak gerekli olan cihazlar, geleneksel cihazların maliyetinin küçük bir bölümüne tamamen yeniden olu turulabilir. htiyaçlar de i ti i zaman ise sisteme anında müdahale edilerek de i iklere rahatlıkla gidilebilir (Trav,s 2012).

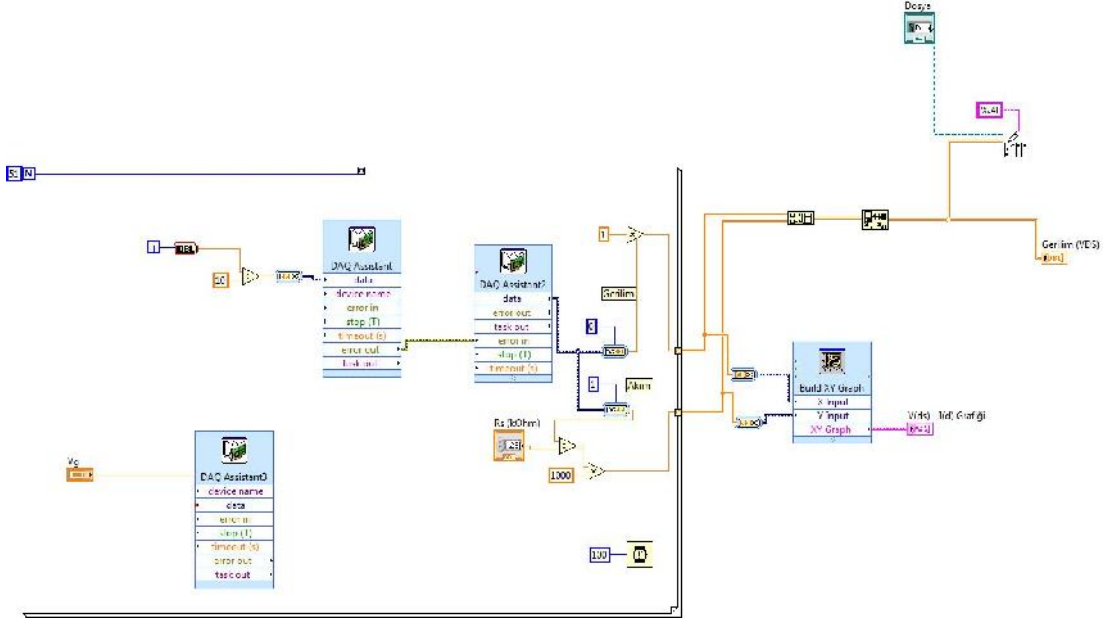
4.2.1 LabVIEW in Yapısı

LabVIEW programı iki kısımdan olu maktadır: Ön panel ve blok diyagram. Ön panel kullanıcı ara yüzüdür. ekil 4.2 de görüldü ü gibi LabVIEW ile olu turulacak uygulamayı kullanacak olan operatörün sisteme de erler girmesine ve çıkı ları görmesine yardımcı olur. ekil 4.3 de görüldü ü gibi blok diyagram ise esas i lemlerin yapıldı ı yerdir. Ön panelde kullanıcı bir taraftan kontrolü sa larken, di er taraftan blok diyagramda sanal cihazlar çalı maktadır. Ayrıca NI firmasının geli tirdi i donanım ile gerçek sistemlere hükmedebilmektedir.



ekil 4.2: Mosfet incelemeleri için hazırlanan LabVIEW programının ön panel görünümü.

LabVIEW, uygulama oluşturmak için komut satırları yerine ikonların kullanıldığı grafiksel bir programlama dilidir. Komut satırlarına dayalı programlama dillerindeki bilgi tespit yöntemlerine karşın, LabVIEW veri tespit yöntemi olarak veri akışı yöntemini kullanır. Kolay kullanılan güçlü bir grafik program geliştirme ortamıdır. Kaynak kodu problemleri çözmek için ematik ve akış diyagramına benzeyen sezgisel bir blok diyagramı yaklaşımını kullanılır. En fazla yürütme performansı elde etmek için LabVIEW 32 bit derleyici içermektedir. Böylece LabVIEW sanal enstrümanları C veya C++ ile oluşturulan programlar kadar hızlı çalışır. LabVIEW ile kendi başına çalışan programlar da oluşturulabilir. LabVIEW programının yazıldığı dil G olarak anılmaktadır (Travis 2012).



ekil 4.3: Mosfet incelemeleri için hazırlanan LabVIEW programının blok diyagram görüntüsü (tam sayfa ekran görüntüsü Ek P’ de bulunmaktadır).

LabVIEW’ da araçların ve nesnelerin ayarlanması yardımı ile bir kullanıcı ara yüzü oluşturulur. Kullanıcı ara yüzü ön panel olarak isimlendirilmektedir. Daha sonra ön panel nesnelerini kontrol etmek için fonksiyonların grafiksel karılıklarını kullanarak kod eklenmelidir. Blok diyagram bu kodları kapsamaktadır. Uygun şekilde düzenlendiğinde blok diyagram bir akı diyagramına benzemektedir. Genellikle özel uygulamalar yapabilmek için kullanılabilir yazılım araç kutularının kullanımına imkân tanımaktadır. Tüm araç kutuları LabVIEW’ a kolayca birleştirilir.

Dünya çapında yapılan bağımsız araştırmalarda görülmüştür ki, PC tabanlı ölçüm sistemleri için en popüler üç programlama ortamı LabVIEW, C ve C++’dır. LabVIEW var olan standart C programlama dillerinin esnekliği ve kapsamlı seviyeli işlevselliklerini sağlarken bir yandan da kullanıcılara C’ye göre 5 ile 10 kat daha fazla verimlilik sunar.

LabVIEW aynı zamanda analiz, kontrol ve saklama uygulamaları için kapsamlı bir veri koleksiyonuna sahiptir. LabVIEW geleneksel program geliştirme araçları içermektedir. Daha kolay geliştirme göstermek için, uygulamanızda kırılma noktası oluşturabilir, animasyonlar oluşturabilir veya tek adımlık programlar oluşturulabilir.

LabVIEW harici kod ya da DLL' ler, veri tabanları, ActiveX ve daha fazlası ile iletişim sağlayabilmeniz için çok sayıda mekanizma içermektedir. Ayrıca eklenebilecek çok sayıda araç, uygulamanın ihtiyaç duyacağı çeşitliliği sağlayacak yetenektedir (Travis 2012).

4.2.2 Veri Toplama ve Ölçme

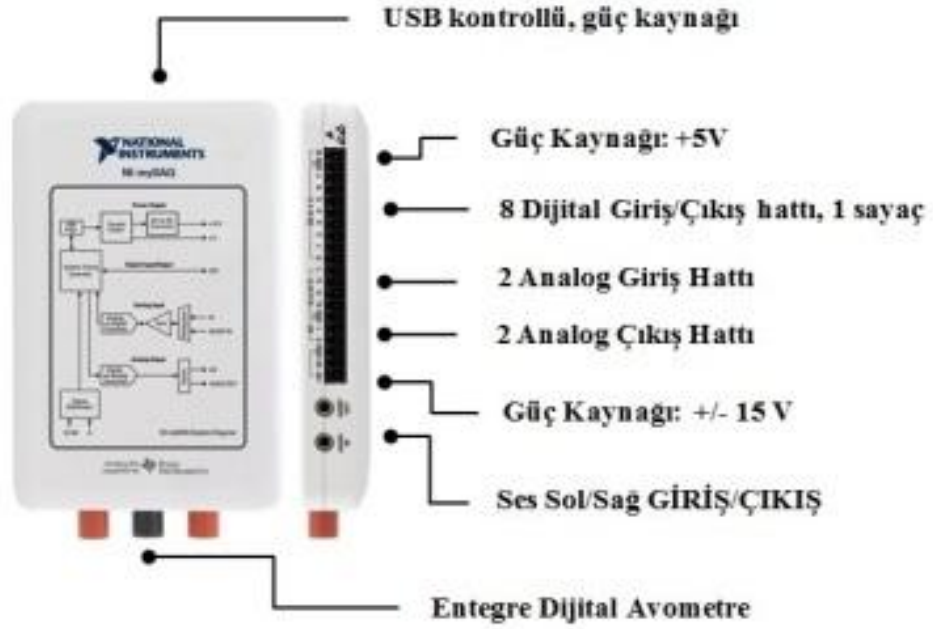
Kişisel bilgisayarlar, sayısal sinyal ölçme, görüntü ölçme, veri toplama ve endüstriyel kontrol ile haberleşme uygulamaları için en çok tercih edilen platform olmuştur. Birçok uygulamada, özellikle veri toplama ve süreç kontrolü için, PC'nin gücü ve esnekliği göz ardı edilemez. PC'nin bu uygulamalarda tercih edilmesinin sebebi, özel bir veri toplama ölçmenin belirli artlarının mevcut yazılım ve donanımla uyum sağlamasıdır.

Veri toplama, gerçek dünyadaki fiziksel büyüklüklerin, bir bilgisayar tarafından ölçülmesi, analiz edilmesi ve saklanması için ölçülen ve sayısal bir biçime dönüştürülen elektrik sinyallerine dönüştürüldüğü süreçtir. Kontrol ise, sistem donanımından gelen sayısal kontrol sinyallerinin, hareketlendirici cihazlar ya da röleler gibi kontrol cihazları tarafından kullanılmak üzere, bir sinyal biçimine dönüştürüldüğü süreçtir. Uygulamaların büyük bir çoğunluğunda, veri toplama sistemi (DAQ), sadece veri elde etmek için değil ayrıca üzerinde çalışmak için tasarlanır (Travis 2012).

4.3 NI myDAQ

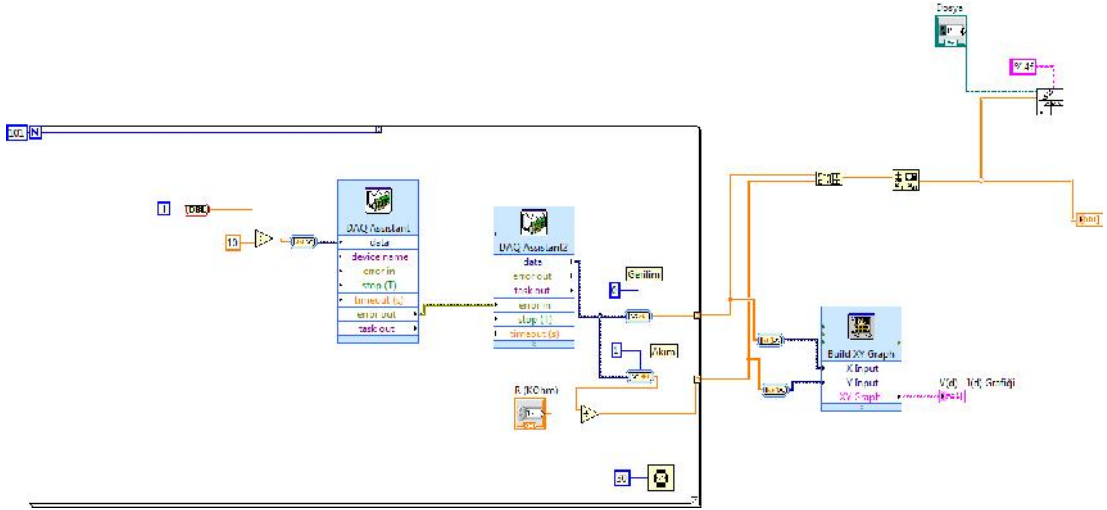
NI myDAQ düşük maliyetli taşınabilir veri toplama (DAQ) aygıtıdır. NI LabVIEW tabanlı yazılım araçları ile sorunsuz bir şekilde çalışarak kullanıcıların gerçek zamanlı veri ölçmelerine olanak sağlayan küçük ve etkili bir cihazdır. NI myDAQ elektronik cihazların çalışma prensiplerini keşfetmek ve sensörler yardımıyla ölçümler gerçekleştirebilmek için uygun bir araç ölçme cihazıdır. Kişisel bilgisayar (PC) ile birlikte kullanılacak olan NI LabVIEW programı sayesinde kullanıcılar, sensörler yardımıyla istedikleri deneyleri gerçekleştirebilir, deney sonuçlarını analiz edebilir ve süreç sinyallerini her türlü ortamda basitçe kontrol

altında tutabilirler. ekil 4.4 'de deneylerde kullanılan NI myDAQ' ın çevre birim özellikleri gösterilmektedir (National Instruments Corporation 2011).



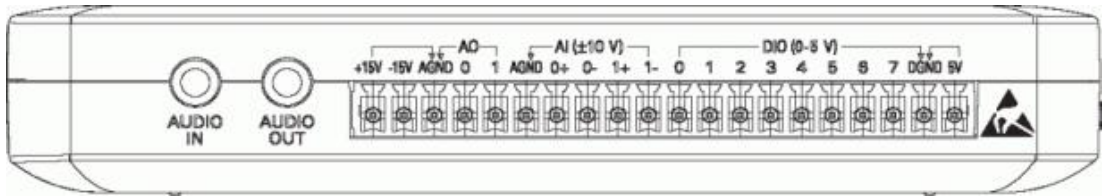
ekil 4.4: NI myDAQ özellikleri.

NI LabVIEW programı ile NI myDAQ cihazı birbirine bağlantılı olarak çalıştırılmaktadır. LabVIEW programının block diyagramında bulunan DAQ assistance sup VI sayesinde program ile veri ileme kartı arasında bağlantı sağlanmakta ve istenilen veriler iletmek üzere bilgisayara aktarılmaktadır. Diyot üzerine veri ilemede kullanılan LabVIEW programının block panelinde yer alan DAQ assistance örneği ekil 4.5' de gösterilmektedir.



ekil 4.5: DAQ assistance kullanım örne i.

NI myDAQ' ın sabit oldu u teknik özellikler ve ba lantı emaları Tablo 4.2 ve ekil 4.6 üzerinde a a ıda gösterilmektedir. Yapılmak istenilen deney, analiz ya da veri inceleme i lemleri için gerekli olan ba lantılar uygun eklede gerçekle tirildikten sonra, NI LabVIEW ortamında hazırlanan program ve NI myDAQ üzerinden alınan veriler bilgisayar ortamında rahatlıkla incelenebilir.



ekil 4.6: NI myDAQ ba lantı eması.

Tablo 4.2: NI myDAQ teknik özellikleri.

Sinyal Adı	Referans	Yön	Açıklama
Ses Giri	–	Giri	Stereo ba lantı sol ve sa ses giri i
Ses Çıkı	–	Çıkı	Stereo ba lantı sol ve sa ses çıkı ı
+15V / -15V	AGND	Çıkı	+15 V / –15 V güç kaynakları
AGND	–	–	AI, AO, +15 V ve -15 V terminalleri için analog toprak hattı
AO 0 / AO 1	AGND	Çıkı	Analog çıkı kanalları 0 ve 1
AI 0+ / AI 0–; AI 1+ / AI 1–	AGND	Giri	Analog giri kanalları 0 ve 1
DIO <0...7>	DGND	Giri ya da Çıkı	Dijital I / O Sinyalleri – Genel amaçlı dijital hatları veya sayaç sinyalleri
DGND	–	–	DIO hatları ve 5 V güç kayna ı için dijital toprak hattı
5V	DGND	Çıkı	5 V güç kayna ı

NI myDAQ ile birlikte ELVISmx görsel programları da kullanılabilir. Bu programlar NI myDAQ ile birlikte sunulmakta olup LabVIEW tabanlı programlardır. ELVISmx programları içeri i genel olarak:

- Dijital Avometre
- Osiloskop
- Sinyal Üretci

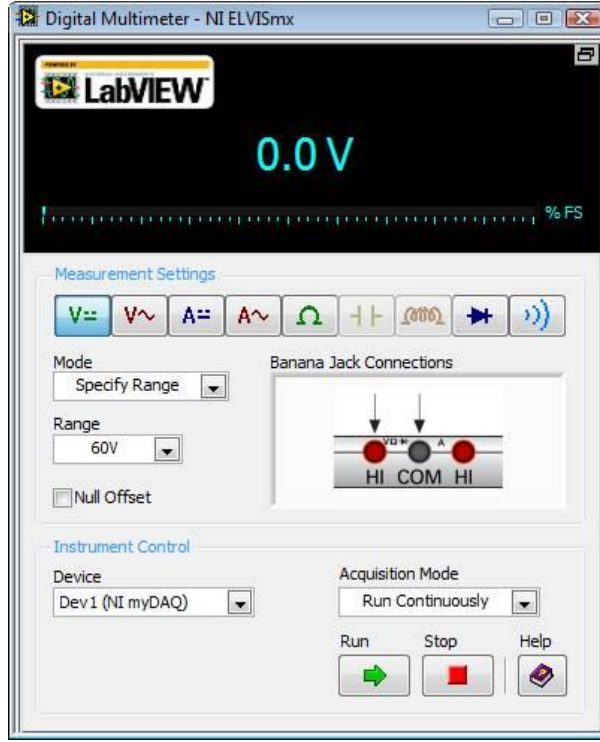
- Voltaj Ölçer
- Dinamik Sinyal Analizörü
- Ste e Ba lı Dalga Üreteci
- Dijital Devre Analizörü

Programları olarak tanımlanabilir. ELVISmx, tüm bu programları içerisinde barındıran genel bir program olup, tüm bu programlar LabVIEW ortamında hazırlanmıştır. Bu yüzden NI myDAQ ile kusursuz bir uyum içerisinde çalışmaktadır ve bu anlamda gelmektedir ki, bir NI myDAQ satın alındığında aynı zamanda tüm bu cihazlar da satın alınmıştır.



ekil 4.7: NI ELVISmx programının başlangıç ara yüzü.

Yukarıdaki ekil 4.7' de ELVISmx programının başlangıç ara yüzü görülmektedir. Aşağıdaki ekil 4.8' de ise ELVISmx programlarına bir örnek teşkil eden Dijital Avometre programından bir kesit görülmektedir (National Instruments Corporation 2011).

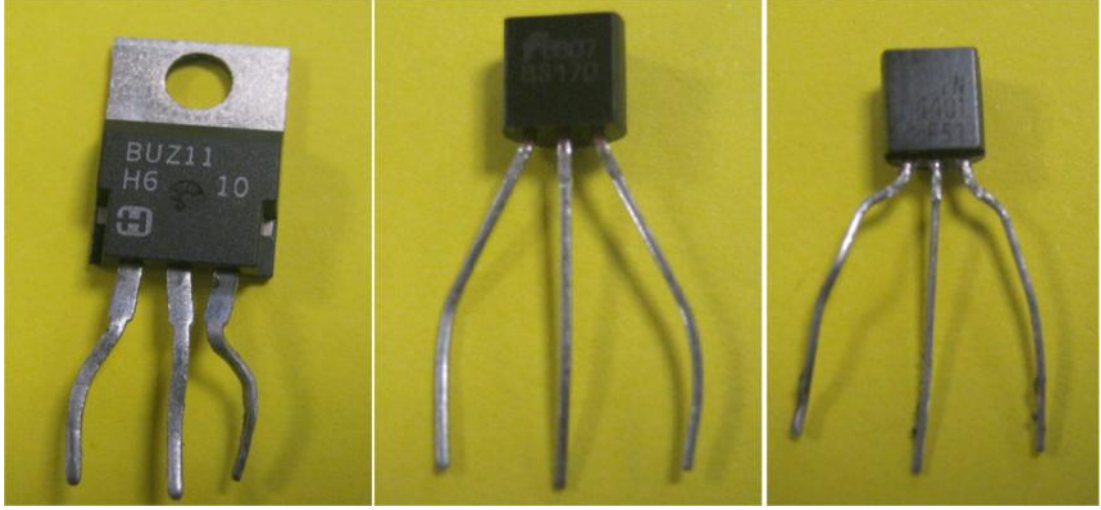


ekil 4.8: ELVISmx içeriindeki dijital avometre programı.

5 DENEYSEL YÖNTEM ve VERİLER

Ticari yarı-iletkenler içerisinde, hem piyasada bulunabilen hem de Multisim Programında var olanlar seçilerek bir katalog oluşturulması ile deney sel çalışmalara başlandı. Diyot olarak 1N4007 kodlu silisyum diyot ile üretici firma kodu bilinmeyen bir germanyum diyot kullanıldı. Zener diyot olarak ise 1N4740A kodlu 10 voltluk silisyum zener diyot kullanıldı. Deneylerin transistör ayağında ise gene hem Multisim programında bulunan hem de piyasad an temin edilebilecek olan 2N4401 kodlu transistör kullanıldı. Deneylerde MOSFET olarak BS170 ve BUZ11 kodlu MOSFET ler kullanılmı tır. Piyasada bol miktarda bulunan IRL ve IRFZ ba langıç kodlu MOSFET ler genellikle power MOSFET oldukları için yüksek akım altında çalışmaktadırlar. Ancak kullandı mız NI myDAQ ve bilgisayar sistemimiz yaklaşık 40 A civarında ki bir akımda çalış an bu cihazlar için yetersiz gelmekte ve ayrıca yapılacak olan akım – gerilim karakteristiği ölçümlerinden bu kadar yüksek ve tehlike yaratabilecek akım de erlerine ihtiyaç bulunmamaktadır. Tüm bu yarı-iletken devre elemanlarının çalış ma prensiplerinin ve akım gerilim karakteristiklerinin üreticiler tarafından yayınlanan özellikleri katalog sayfalarında (datasheet) bulunmaktadır. Tüm deney sonuçlarımızın temel amacı bu datasheetlerde var olan özellikler uyumlu sonuçlar alınıp alınamadığı üzerinedir. Her bir devre elemanı için geçerli olan datasheet Ekler bölümünde yer almaktadır.

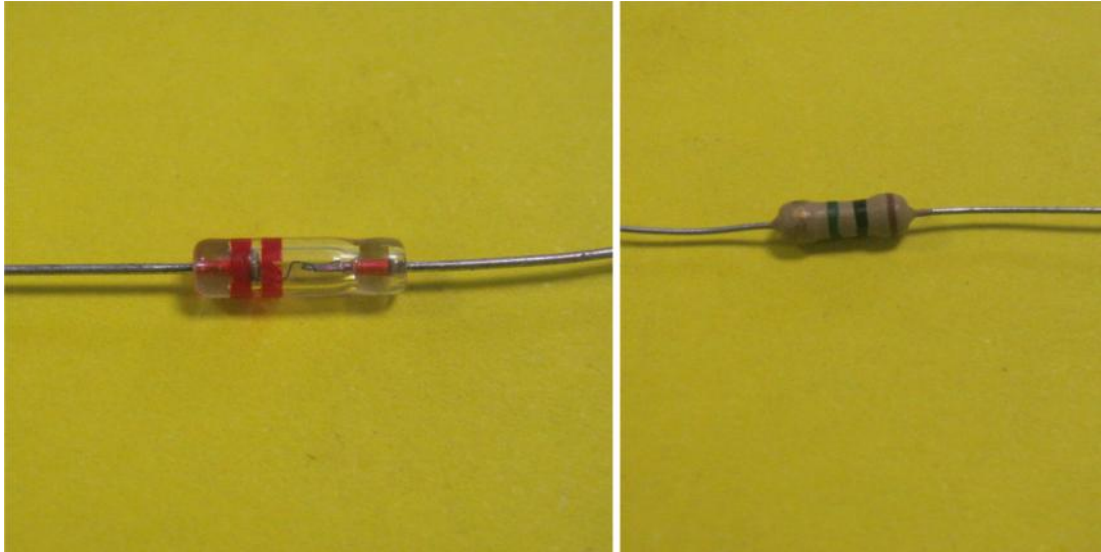
Deneyler sırasında ayrıca çe itli ebatlarda dirençler de devrelerimizde kullanılmı tır. Bu dirençlerin ohm mertebesinden büyüklükleri belirtilmi tır. A a ıdaki foto raflarda deneylerde kullanılan orijinal devre elemanları görülmektedir.



ekil 5.1: Soldan sa a sırasıyla BUZ 11, BS 170 kodlu MOSFETler ve 2N4401 transistör.



ekil 5.2: Soldan sa a sırasıyla 1N4007 kodlu diyot ile 1N4740A kodlu zener diyot.

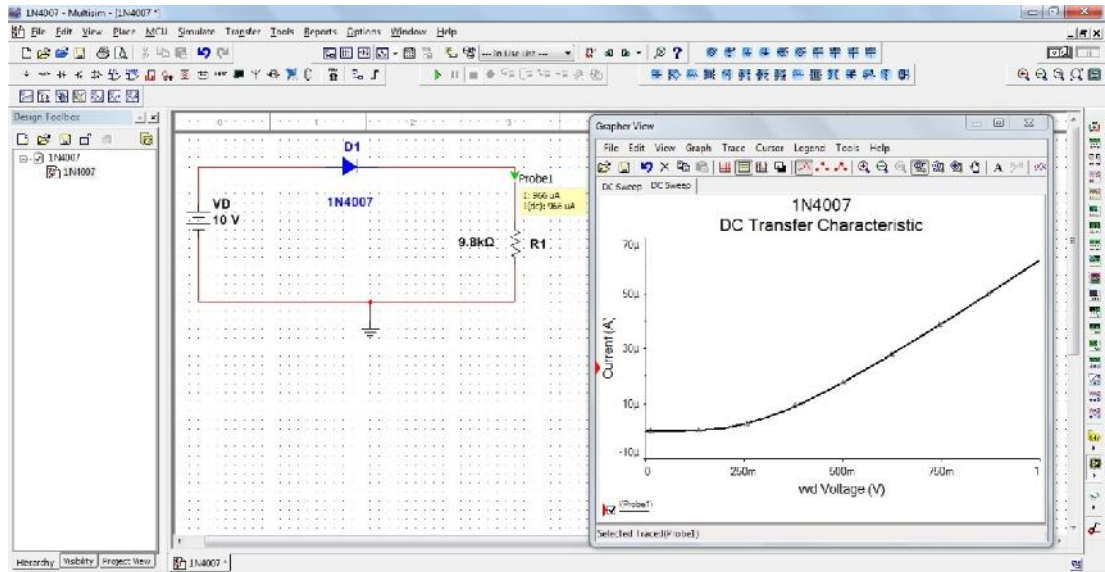


ekil 5.3: Soldan sa a sırasıyla; kod numarası bilinmeyen germanyum diyot ve deneylerde kullanılan dirençlere bir örnek olarak 1.01 M luk direnç.

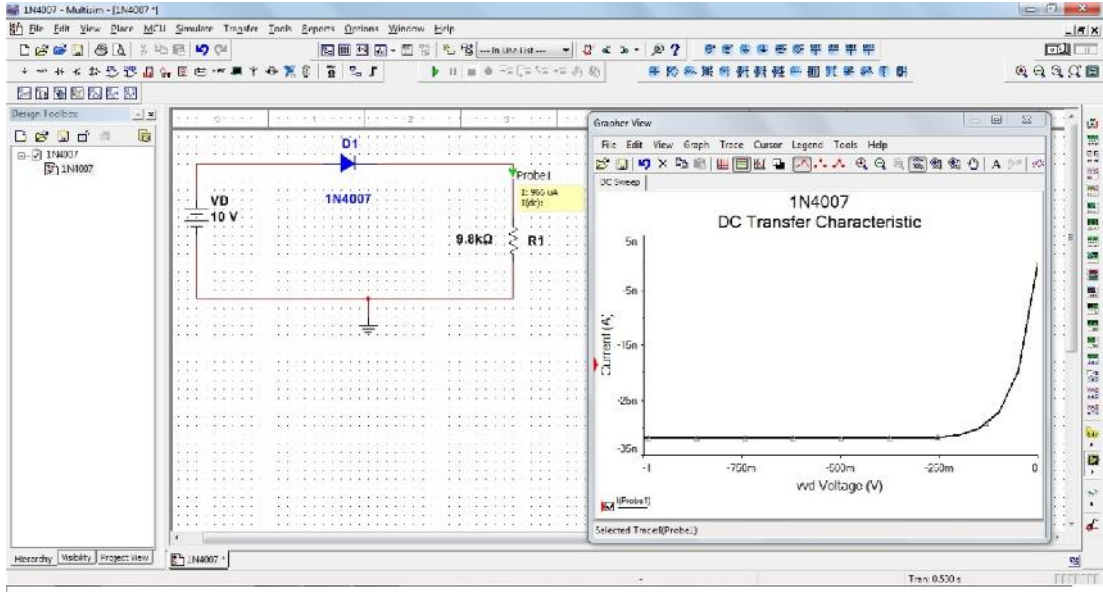
Deneylere başlamadan önce her bir yarı-iletken devre elemanının Multisim Programında akım – gerilim karakteristikleri simülasyon olarak elde edilmiştir. Bu simülasyonlara ait ekran görüntüleri aşağıdaki ekillerde bulunmaktadır. Bu simülasyonlar sırasında her bir devre elemanına ait akım – gerilim grafiği çizilmiştir ve bu çizimler üretici firma tarafından sağlanan grafikler ile karşılaştırılmıştır.

5.1 Diyot Uygulamaları

Silisyum, germanyum ve zener diyotlar için LabVIEW ortamında gerekli program hazırlandı ve diyot(.vi) olarak kaydedildi. Programın istenilen ölçüde çalışıp çalışmadığı test edildikten sonra Multisim programında 1N4007 kodlu silisyum diyot için ileri ve geri besleme simülasyonları gerçekleştirilerek kayıt altına alındı. Aşağıdaki ekil 5.4 ve ekil 5.5’de Multisim programında gerçekleştirilen ileri ve geri besleme simülasyonlarına ait ekran görüntüleri bulunmaktadır.



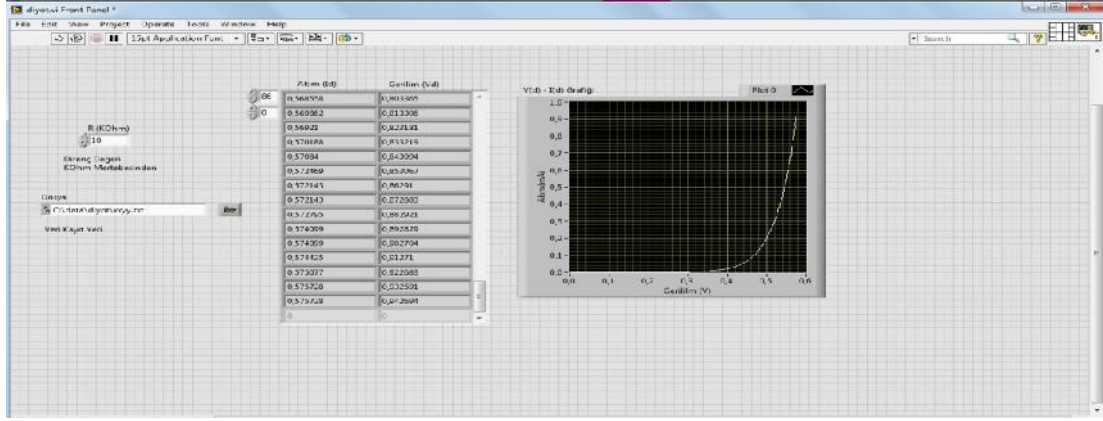
ekil 5.4: 1N4007 kodlu diyot için ileri besleme simülasyonu.



ekil 5.5: 1N4007 kodlu diyot için geri besleme simülasyonu.

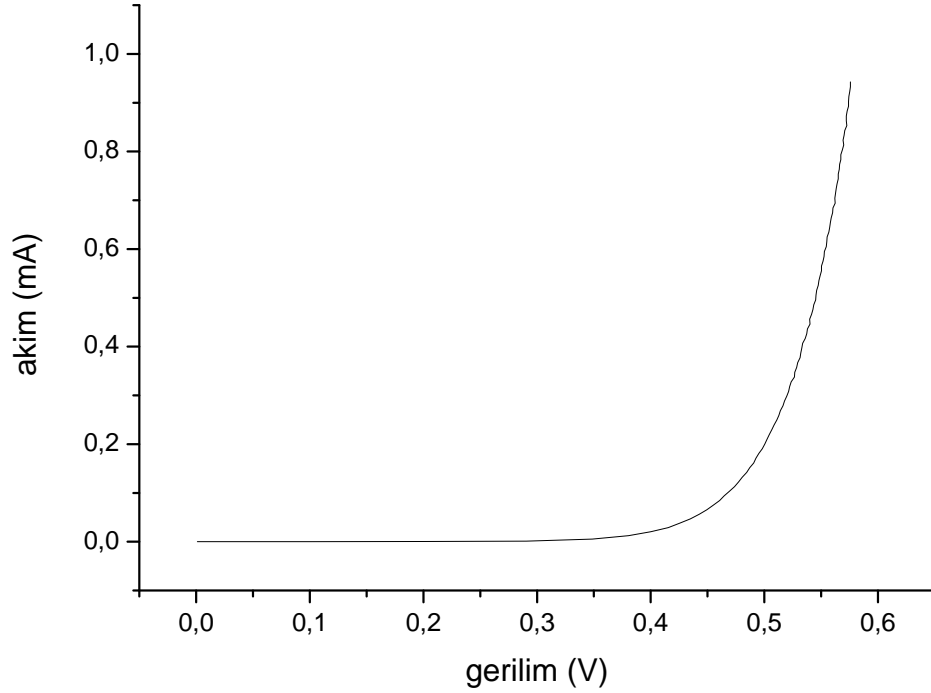
Yapılan simülasyonlar sonrasında 1N4007 kodlu diyot board üzerine ba landı ve NI myDAQ ba lantısı kurulduktan sonra LabVIEW programı çalı tırılarak deneye geçildi. Deney esnasında elde edilen diyot ileri ve geri besleme ekran görüntüleri ile deney düzene i a a ıdaki ekil 5.6' de gösterilmektedir.

Deneyde diyot üzerinden geçen akımı kontrol altında tutabilmek için 10k luk direnç kullanılmı tır. Avometre ile yapılan ölçüm sonucunda direncin 9,8k oldu u tespit edilmi ve bu yüzden nedenle programımızın direnç kısmında direnç de eri olarak 9,8k de eri eklenmi tir. Aynı direnç de eri Multisim simülasyon programında da kullanılmı tır.



ekil 5.6: 1N4007 kodlu silisyum diyot için LabVIEW programında gerçekleştirilen deneyin ekran görüntüsü (tam sayfa ekran görüntüsü Ek F' de bulunmaktadır).

1N4007 kodlu silisyum diyot için ileri besleme deneyi gerçekleştirildikten sonra elde edilen verileri Origin Pro programına aktararak diyotun akım gerilim grafi ini çizildi.

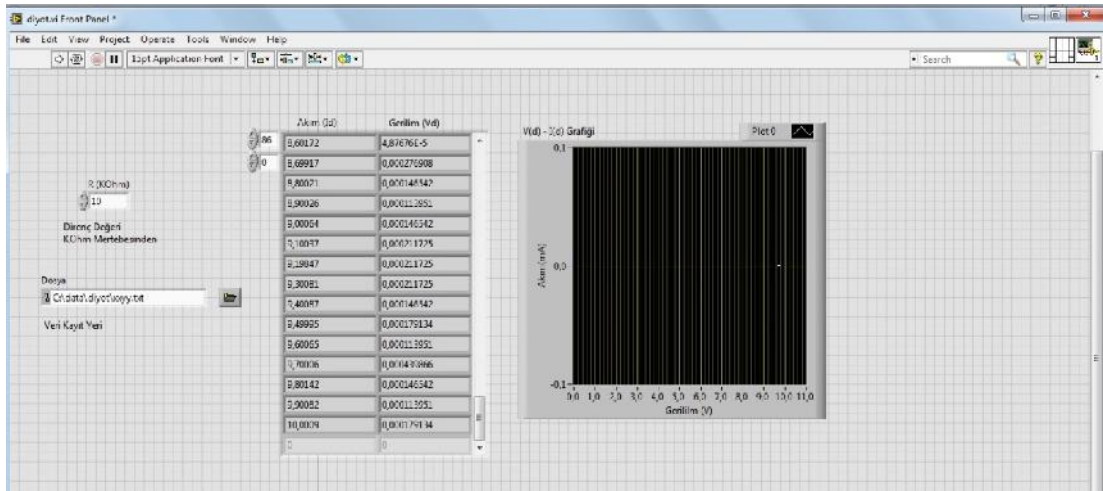


Grafik 0.1: 1N4007 kodlu silisyum diyot için yapılan deney sonrası elde edilen veriler ile çizilen ileri besleme akım gerilim grafi i.

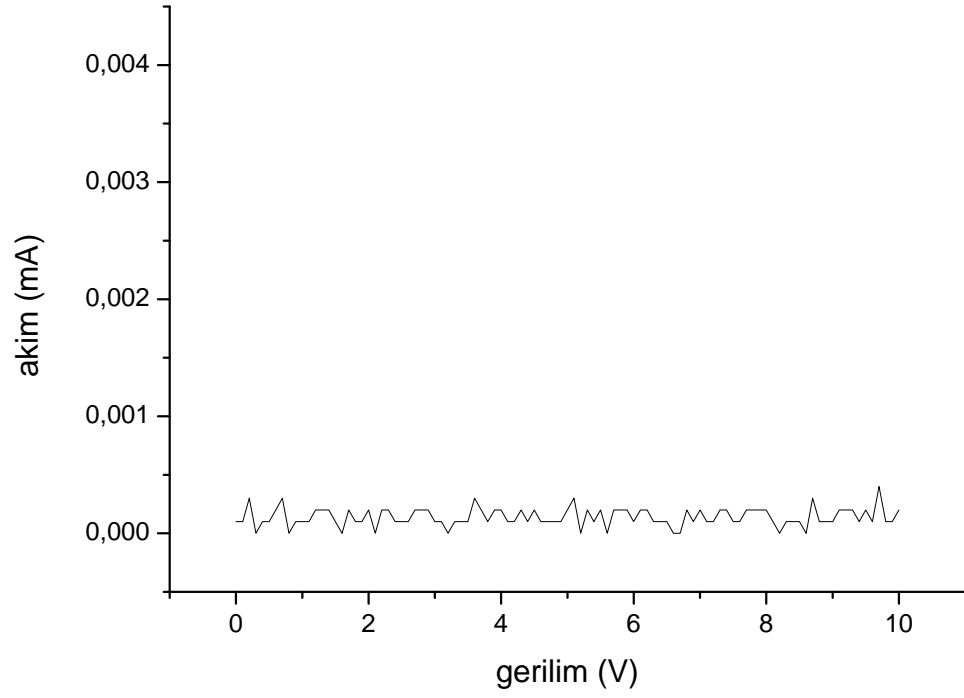
Deneyde kilo-ohm mertebesinde direnç kullanıldı 1 için elde edilen akım de erleri mili-ampere mertebesinde dir.

LabVIEW programı ile deneyin gerçekleştirildiği sırada program içerisinde akım gerilim grafiği çizilmektedir ancak daha net bir görüntü ve grafiğin daha iyi incelenebilmesi için elde edilen veriler ile Origin Pro isimli daha gelişmiş bir grafik programı kullanılarak akım – gerilim grafiği tekrardan çizilmiştir.

Tekrardan LabVIEW programı kullanılarak aynı diyot için geri besleme deneyi gerçekleştirilmiş ve elde edilen veriler ile Origin Pro programında diyot için geçerli olan geri besleme grafiği çizilmiştir.

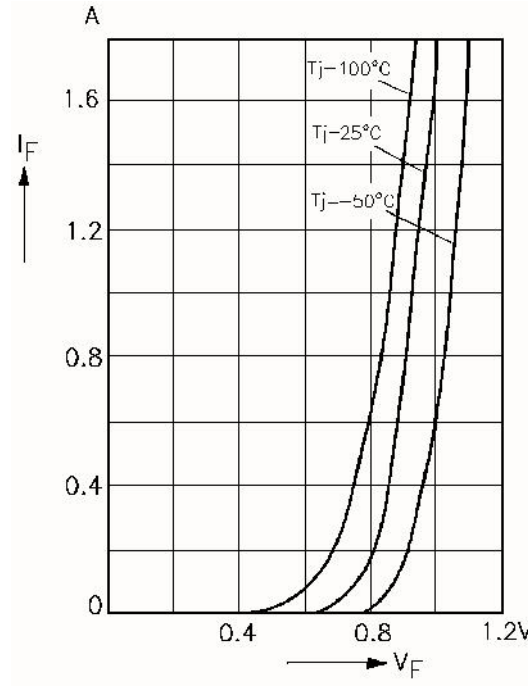


ekil 5.7: 1N4007 kodlu silisyum diyot için LabVIEW programında gerçekleştirilen geri besleme deneyinin ekran görüntüsü (tam sayfa ekran görüntüsü Ek G' de bulunmaktadır).



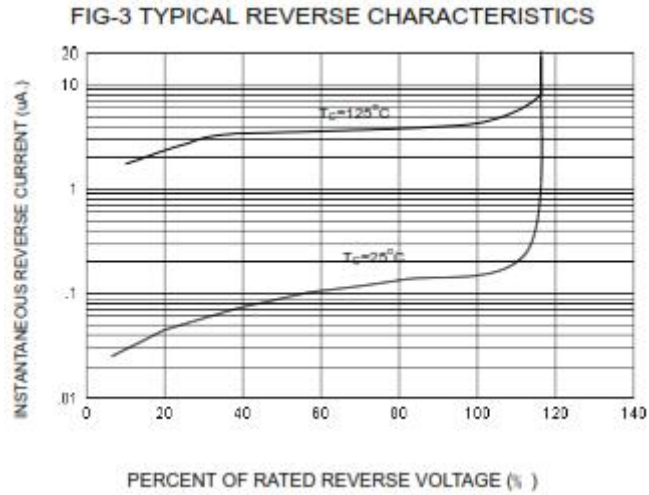
Grafik 0.2: 1N4007 kodlu silisyum diyot için yapılan deney sonrası elde edilen veriler ile çizilen geri besleme akım gerilim grafi i.

1N4007 kodlu silisyum diyot için <http://www.datasheetcatalog.com> sitesinden alınan “Diotec” ve “MOSPEC” isimli üretici firmaların sunmuş olduğu ürün kataloğunda bulunan akım – gerilim grafiği elde edilen grafiklerle karşılaştırıldı.



ekil 5.8: 1N4007 diyot için üretici firma “Diotec” in yayımladığı ileri besleme karakteristikleri.

1N4007 kodlu diyot için kullanılan MOSPEC firmasının yayımladığı datasheet Ek A.1’ de, Diotec firmasının yayımladığı datasheet ise Ek A.2’ de yer almaktadır.



ekil 5.9: 1N4007 diyot için üretici firma “MOSPEC” in yayımladığı geri besleme karakteristikleri.

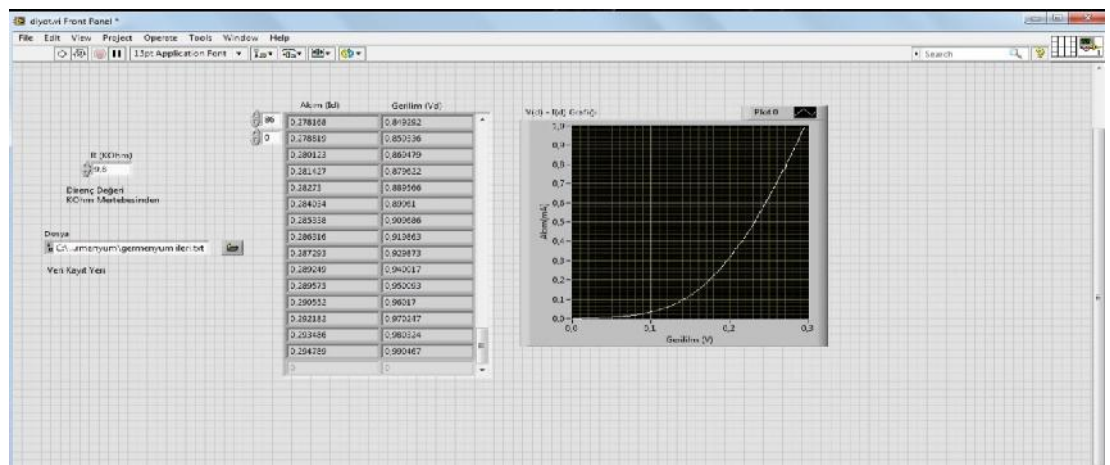
Simülasyon, deney ve üretici firmaların sunduğu datasheetlerin karşılaştırmalı kıyaslaması yapıldığında; diyot ileri besleme halinde iken tüm sonuçların birbirleri

ile tutarlı oldu u görülmektedir. Üretici firma verilerine bakılarak do ru besleme halinde yaklaşık $0,7 \text{ mA}$ mertebesinde sonra devreden geçen akım iddetinin hızla artması öngörülümü ancak deneylerimiz sonucunda bu artı nın yaklaşık olarak $0,55 \text{ mA}$ seviyesinde gerçekleşti i görülmektedir. Bu durumda elimizdeki diyotun üretici verileri ile küçük bir fark ile do ru besleme gerçekleşti i söylenebilir.

Geri besleme durumunda ise üretici firma 120 volt ile 0 volt arasında ki de erleri μA mertebesinde sunmaktadır. Deney sonuçlarımızda bu mertebeye kadar inerek çok küçük akımları NI myDAQ ile okuyamadık. 10 volt ile 0 volt arasında yaptığımız ölçümlerde akım de erinin mA mertebesinde de olsa az bir miktar dü tü ü gözlemlendi ve geri besleme durumunda da diyotun üretici firma verileri ile hemen hemen tutarlı veriler sergiledi i gözlemlendi.

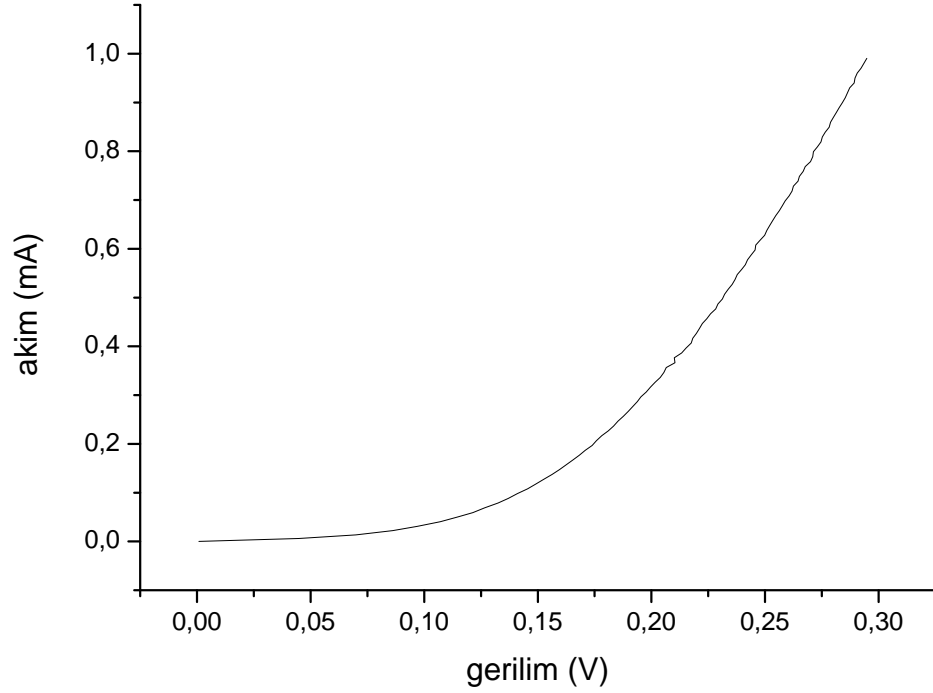
Bir sonraki adım olarak kod numarası bilinmeyen germanyum diyot deneylerine geçildi. Diyotun kod numarası bilinmedi i için bu diyot ile ilgili simülasyon yapılamadı ve üretici firmaların yayınladı ı katalog bilgilerine ula ılamadı. Kod numarası bilinmeyen diyot ile deney yapmasında ki genel amaç; laboratuvar ortamlarında kar ıla ılan bu tarz devre elemanlarının ne kadar sa lıklı oldu u ve gerçekten germanyum diyot olup olmadı ını test etmektir.

Deneyler için gene $9,8 \text{ k}$ luk direnç kullanılarak board üzerine devre kuruldu NI myDAQ ve LabVIEW programı kullanılarak deney gerçekleştirildi.



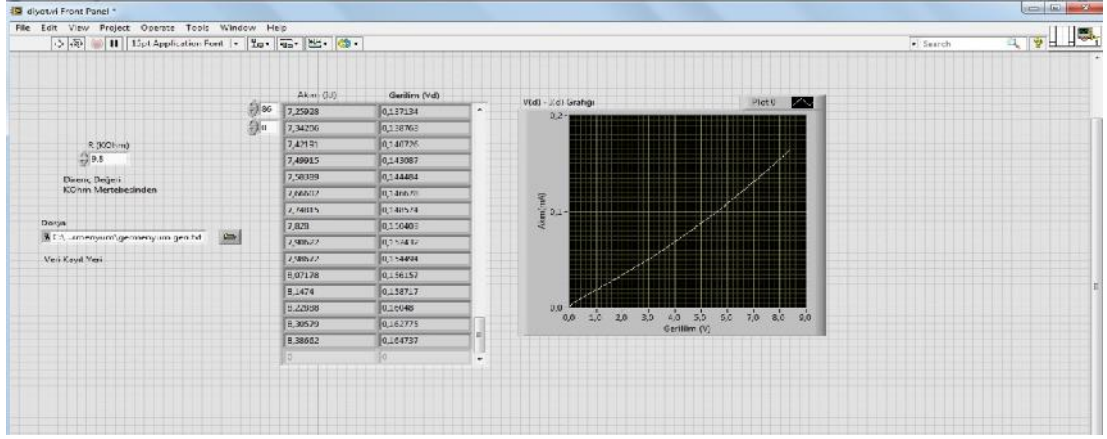
ekil 5.10: Kod numarası bilinmeyen germanyum diyot için LabVIEW programında gerçekleştirilen ileri besleme deneyinin ekran görüntüsü (tam sayfa ekran görüntüsü Ek H' de bulunmaktadır).

leri besleme deneyi sırasında görüldü ki yaklaşık olarak 0,2mA akım değeri sonrasında devreden geçen akım hızla artmaktadır. Bu durumda kod numarası bilinmeyen ancak laboratuvarında germaniyum diyot olarak geçen diyot, germaniyum özelliği göstermektedir. Akım gerilim karakteristiği Origin Pro programı ile tekrardan çizilmiştir ve bu grafik, aşağıdaki Grafik 5.3’de gösterilmektedir.

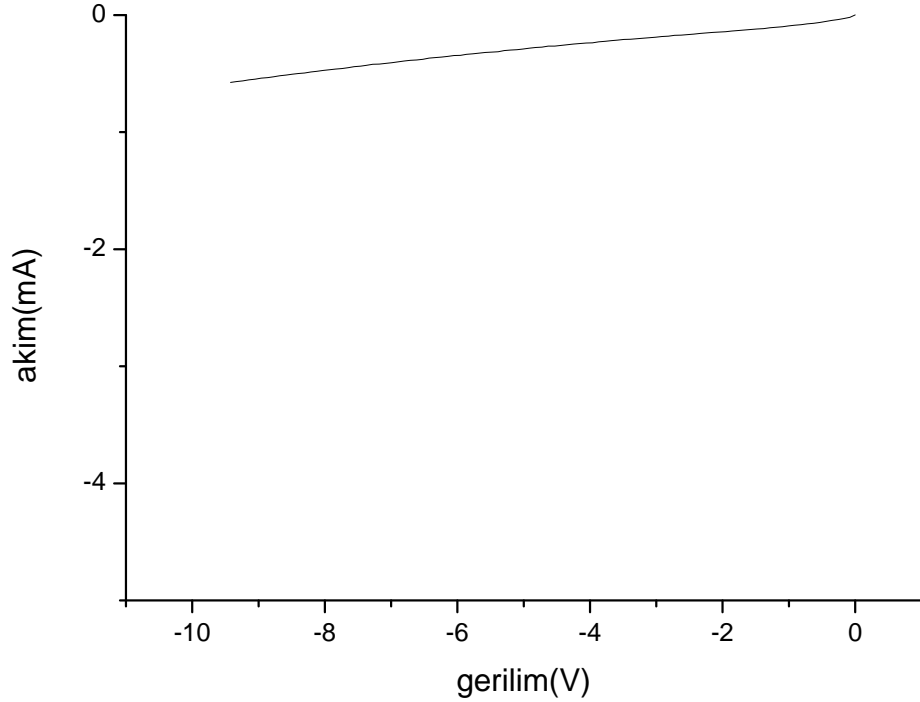


Grafik 0.3: Kod numarası bilinmeyen germaniyum diyot için ileri besleme grafiği.

Kod numarası bilinmeyen diyotun geri besleme deneyine gerçekleştirildi ve elde edilen veriler ile akım – gerilim grafiği çizildi. Yapılan deneye ait ekran görüntüsü Ekil 5.11’de ve elde edilen grafik, Grafik 5.4’de gösterilmektedir.



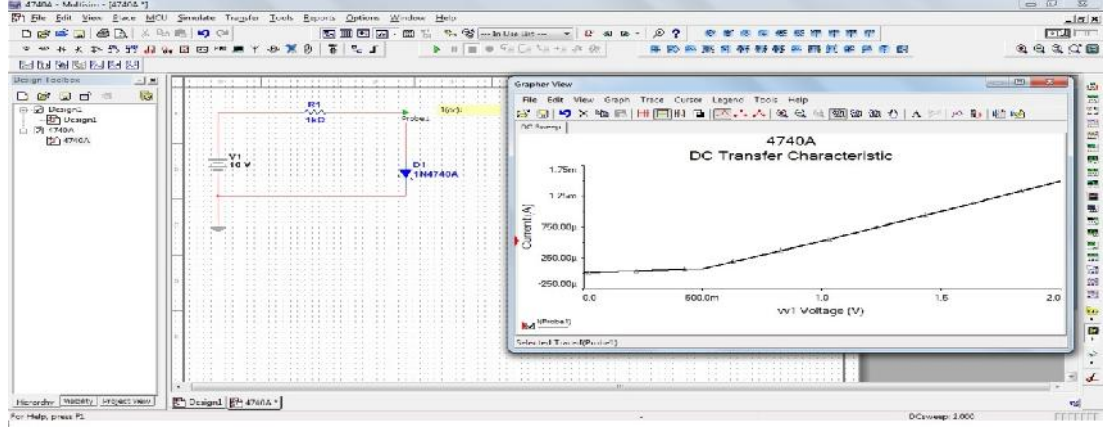
ekil 5.11: Kod numarası bilinmeyen germanyum diyot için LabVIEW programında gerçekte tiren geri besleme deneyinin ekran görüntüsü (tam sayfa ekran görüntüsü Ek I' de bulunmaktadır).



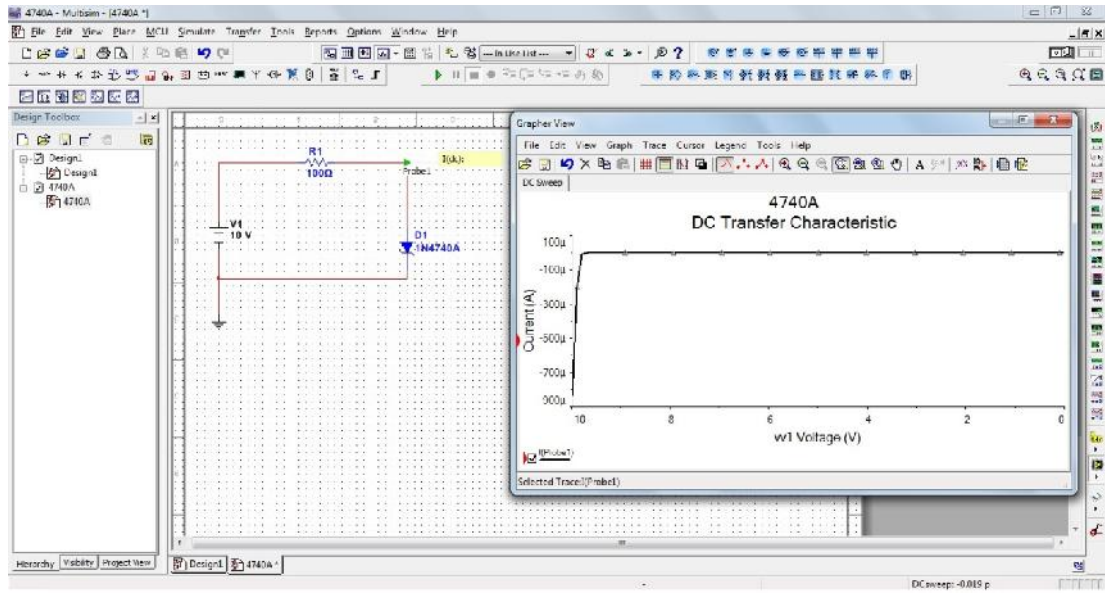
Grafik 0.4: Kod numarası bilinmeyen germanyum diyot için geri besleme grafi i.

Yapılan deneyler ve bu deneylerden elde edilen verilen ile çizilen grafikler sonucunda; kod numarası bilinmeyen diyotun germanyum diyot özelli ini ta ıdı 1 özellikle ileri besleme deneyi sırasında gözlemlenmi tir. Geri besleme deneyinde ise germanyum diyotun sızıntı akımı mA mertebesinden gözlenebilmektedir ama bu durum 1N4007 kodlu silisyum diyotta gözlemlenememi tir.

Germanyum diyotun testlerinde sonra deneylere 1N4740A kodlu 10 voltluk silisyum zener diyot ile devam edildi. Öncelikle bu diyot için geçerli olan Multisim programı hazırlanarak simülasyonlar elde dildi.

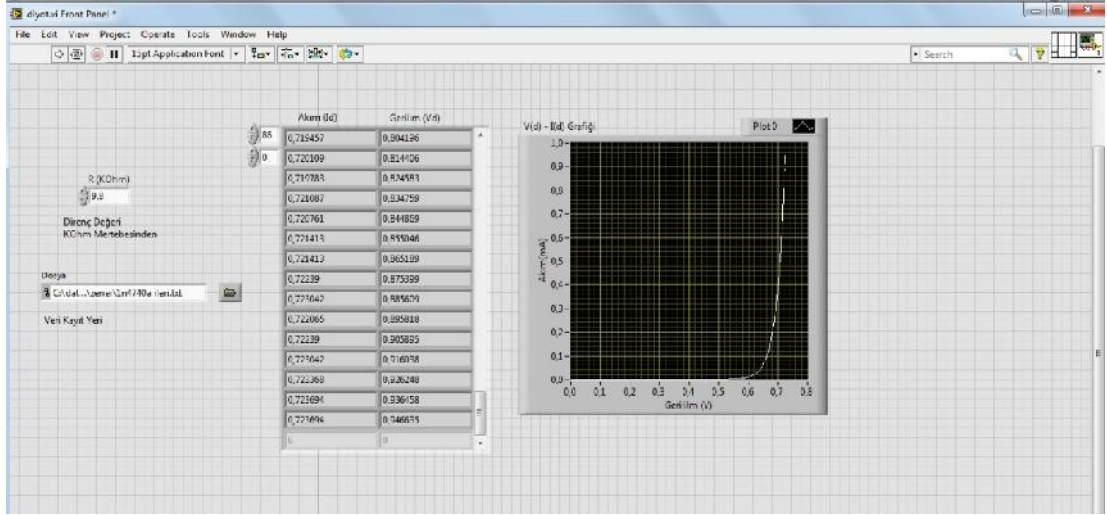


ekil 5.12: 1N4740A kodlu zener diyot için ileri besleme simülasyonu.



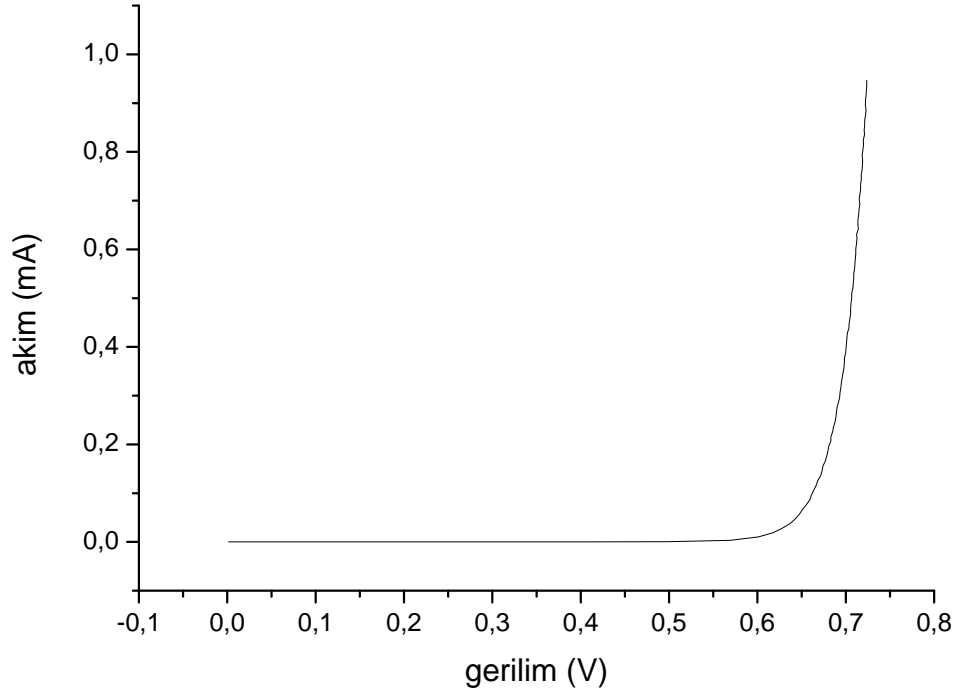
ekil 5.13: 1N4740A kodlu zener diyot için geri besleme simülasyonu.

Simülasyonlar sonrasında board üzerine zener diyotu yerle tirerek, LabVIEW ortamında hazırlanan program ile NI myDAQ üzerinden deneyler ba landı. Deneyler sırasında diyot üzerindeki akımı kontrol altında tutabilmek için 9,8 k luk direnç kullanılmı tr.



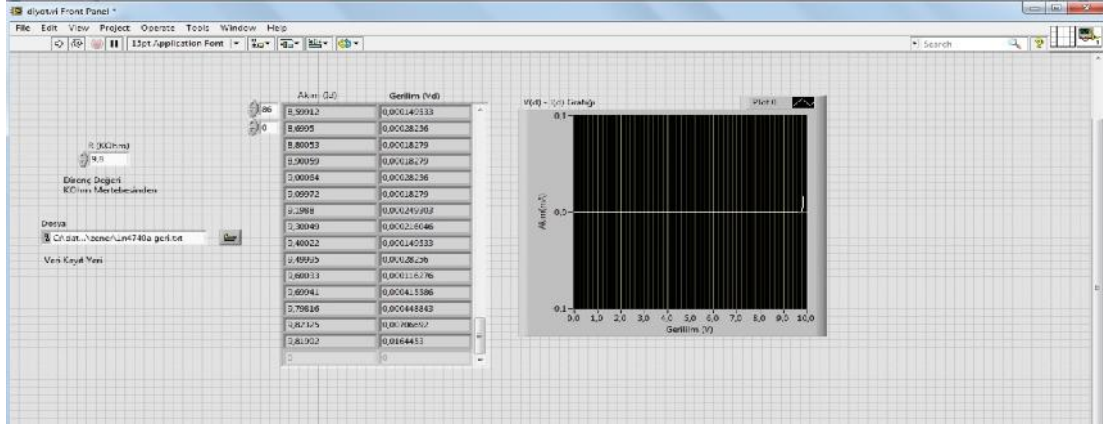
ekil 5.14: 1N4740A kodlu silisyum zener diyot için LabVIEW programında gerçekleştirilen ileri besleme deneyinin ekran görüntüsü (tam sayfa ekran görüntüsü Ek J' de bulunmaktadır).

İleri besleme deneyi sırasında tam olarak $0,7 \text{ mA}$ de erinden sonra devreden geçen akımın hızla artması bize diyotun düzgün çalıştığı bir silisyum diyot olduğunu ayrıca deney ekipmanlarının ve düzeneğin sağlıklı çalıştığını göstermiştir. İleri besleme deneyi sonrasında elde edilen veriler ile akım gerilim grafiği çizildi.



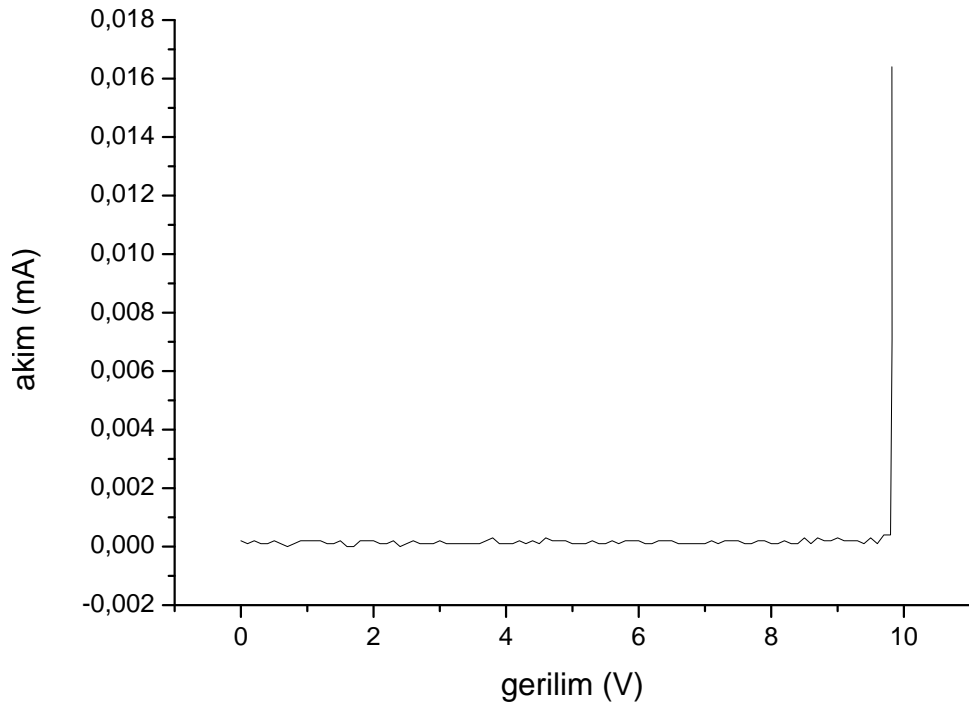
Grafik 0.5: 1N4740A kodlu zener diyot için ileri besleme grafiği.

ileri besleme deneyinden, geri besleme deneyine geçildi ve gene 9,8 k luk direnç kullanılarak devreden geçen akım kontrol altında tutuldu.



ekil 5.15: 1N4740A kodlu silisyum zener diyot için LabVIEW programında gerçekleştirilen geri besleme deneyinin ekran görüntüsü (tam sayfa ekran görüntüsü Ek K' de bulunmaktadır).

Geri besleme deneyinden zener diyotun belirli bir gerilim etkisi sonrasında iletme geçtiği görülmektedir. Deney sonucunda elde edilen veriler ile çizilen grafik bu durumu daha ayrıntılı olarak göstermektedir.

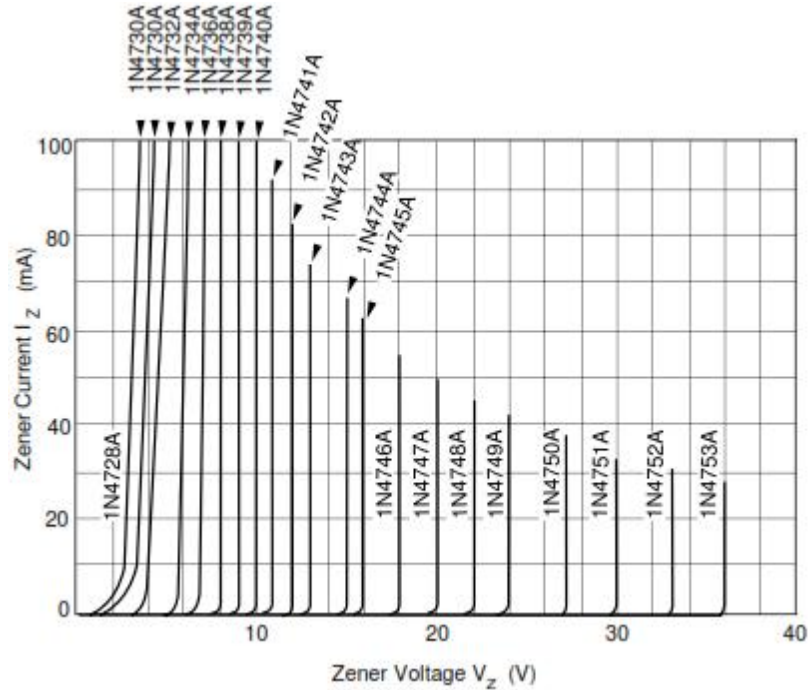


Grafik 0.6: 1N4740A kodlu zener diyot için ileri besleme grafiği.

Üretici firmaların yayınladığı kataloglarda 1N4740A kodlu zener diyot için ters polarlama (geri besleme) grafikleri bulunmamaktadır ancak bu kataloglardan 1N4740A kodlu zener diyotun 10 voltluk bir diyot olduğunu bilgisine ulaşılabılır. Geri besleme deneyinin grafiğinden de görüleceği üzere diyot tam 10 voltluk gerilim altında akım geçirmeye başlamıştır.

ekil 5.16 <http://www.datasheetcatalog.com/> sitesinden alınan ve “HITACHI Semiconductor” firmasına ait datasheet görüntüsü bulunmaktadır. 1N4740A kodlu zener diyotun ileri besleme grafiği olan bu görüntüdeki veriler ile deneysel veri sonuçları birebir uyumaktadır. 1N4740A kodlu zener diyot için yayımlanan datasheet Ek B’de yer almaktadır.

Sonuç olarak zener diyot ile yapılan simülasyonlar ve deneyler üretici firma verileri ile tam bir uyum içerisindedir. 1N4740A kodlu zener diyot hem teorik bilgilerle hem de test sonuçları ile tam anlamıyla mükemmel bir uyum göstermiştir. Sonuç olarak laboratuvarında ve piyasada bulunan 1N4740A kodlu diyotun sunduğu verilere güvenilir.

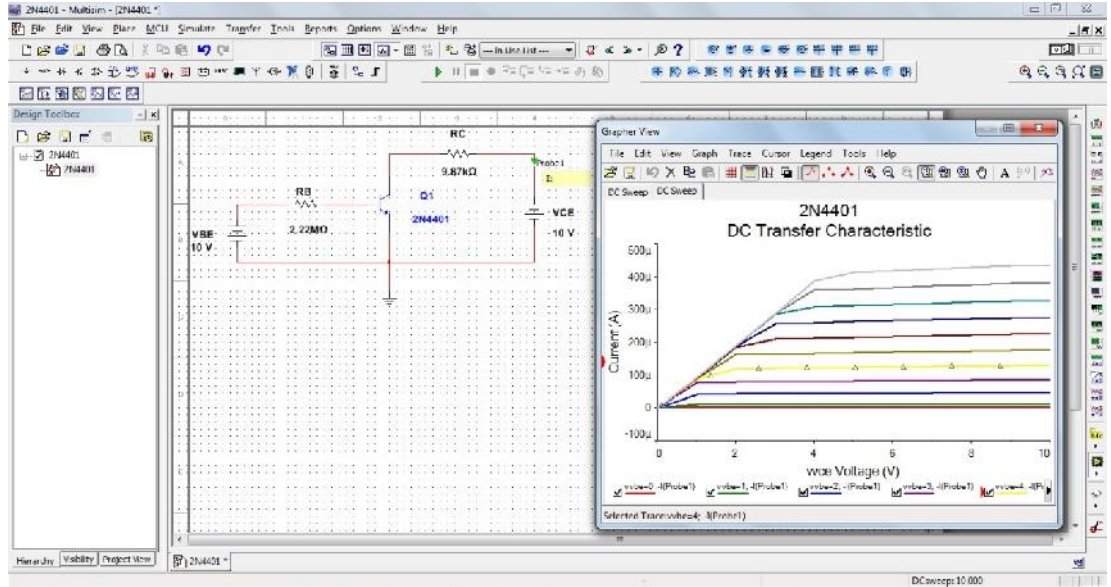


ekil 5.16: 1N4740A kodlu zener diyot için üretici firma “HITACHI Semiconductors” ün yayınladığı ileri besleme grafiği.

5.2 Transistör Uygulamaları

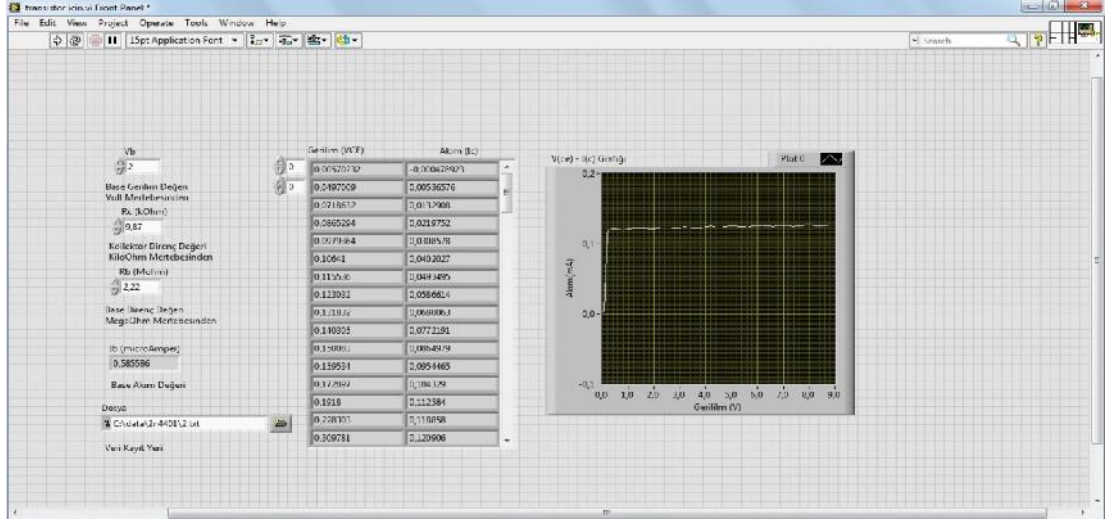
Deneylerde kullanılmak üzere her bir devre elemanı için ayrı ayrı LabVIEW programı hazırlandı. Diyot ile ilgili deneylerin anlatımı sırasında vurgulanmıştı. Diyotlar ile ilgili olan deneyler bitirildikten sonra transistör deneylerine geçildi. Transistör deneylerinde de aynı diyot çalışmaları gibi öncelikle transistörü çalıştıracak olan LabVIEW programı hazırlandı. LabVIEW programı hazırlandıktan ve test edildikten sonra öncelikle transistör simülasyonu gerçekleştirildi. Piyasadan rahatlıkla bulunabilen bir transistör olan 2N4401 kodlu transistör seçildi (bu transistör 2N4401-F51 kod ile de bulunabilmektedir). Bu transistörün seçilmesinin amacı piyasada rahatlıkla bulunmasının yanı sıra simülasyon programımız olan Multisim içerisinde de var olmasıdır.

Öncelikle Multisim programında 2N4401 kodlu transistörün akım –gerilim karakteristikleri elde edildi.



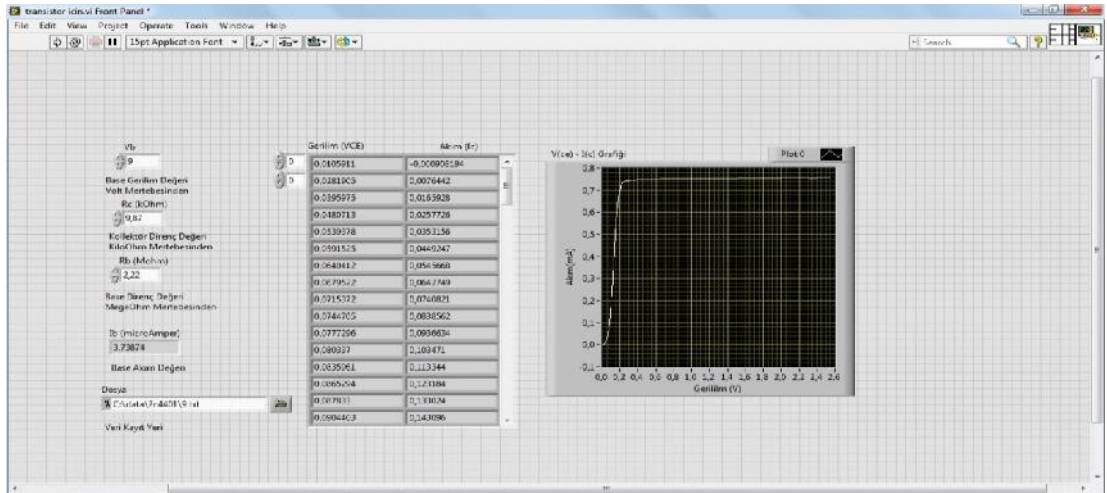
ekil 5.17: 2N4401 kodlu transistör için akım gerilim simülasyonuna ait ekran görüntüsü.

Simülasyon sonrasında ilgili LabVIEW programı olan 2N4401 kodlu transistör kullanılarak deneye başlandı.

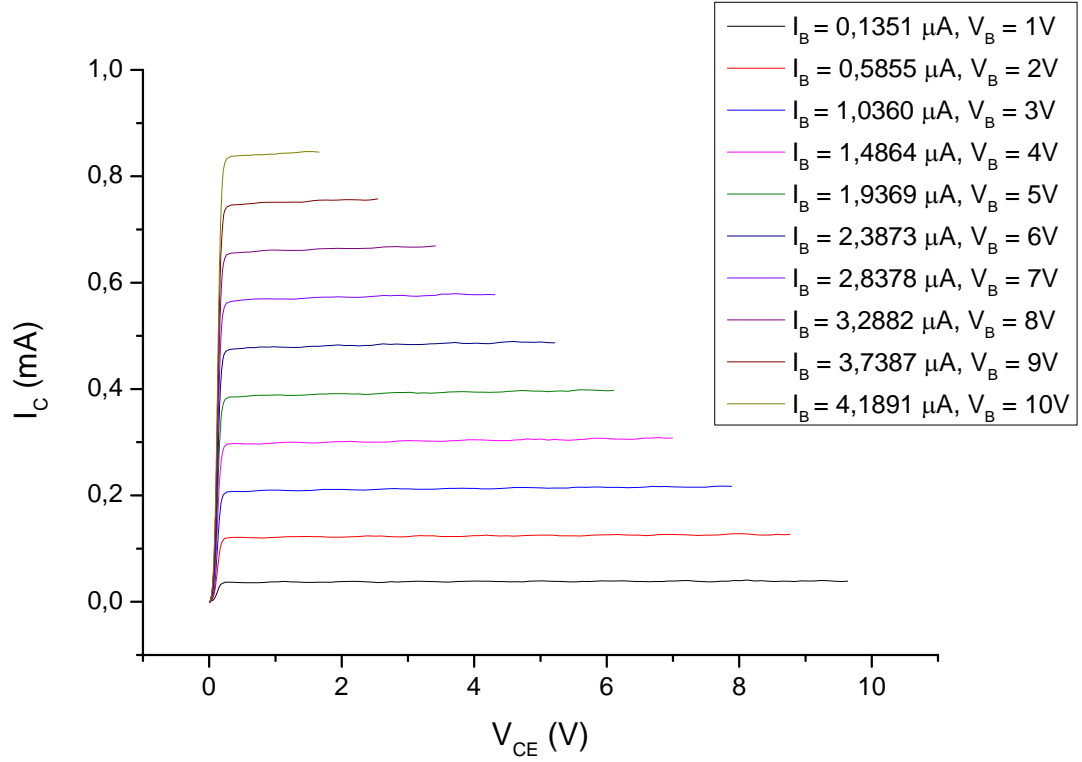


ekil 5.18: 2N4401 kodlu transistör için 2 voltluk base gerilimi altında yapılan çalışmanın LabVIEW deney görüntüsü (tam sayfa ekran görüntüsü Ek L’ de bulunmaktadır).

Transistör deneyleri sırasında base gerilimi 1 volttan başlanarak 10 volta kadar artırıldı. Her bir base gerilimi için LabVIEW programında akım gerilim karakteristik eğrileri elde edilse de 1 volt ile 10 volt gerilimlerinin aralarında gösteren toplu grafik Origin Pro programı kullanılarak elde edilmiştir. Çünkü LabVIEW programı o anda verilen base gerilim için geçerli olan akım gerilim karakteristik eğrisini vermektedir.



ekil 5.19: 2N4401 kodlu transistör için 9 voltluk base gerilimi altında yapılan çalışmanın LabVIEW deney görüntüsü (tam sayfa ekran görüntüsü Ek M’ de bulunmaktadır).



Grafik 0.7: 2N4401 kodlu transistör için yapılan deney sonuçlarında elde edilen veriler ile çizilen grafik.

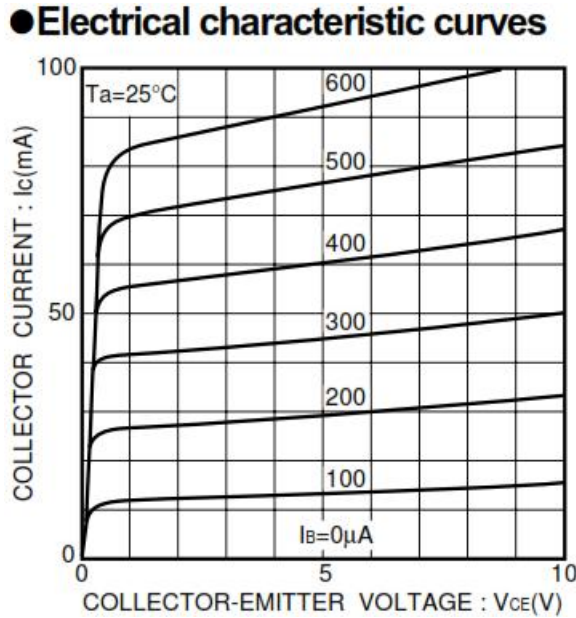
Simülasyon sonuçları ile deney sonuçları karşılaştırıldığında ilk bakışta çok farklı veriler elde edilmiş gibi görülmektedir ancak simülasyon sonuçları, 0 ile 500 μ A mertebesinde iken deney sonuçları 0 ile 0,9 mA mertebesinde bulunmaktadır. Simülasyon ve deney sonuçları birbirine akımın mertebesi cinsinden tutmakta ve yaklaşık 0,3 mA'lık bir sapma göstermektedir. Ayrıca örnek olarak simülasyonda 10 voltluk base gerilimi altında çalışılırken akım değeri 4,23 μ A olarak ölçerken, deneylerimizde aynı base gerilimi altında bu değer 4,1891 μ A olarak elde edildi. Bu durumda simülasyon sonuçları ile deney sonuçlarının yaklaşık olarak tutarlı olduğu görülmektedir.

Deney ortamında kullanılan kabloların iç direncinin de bulunması, kullanılan board bağlantılarının iç direnç oluşturmaları, kullanılan NI myDAQ'ın ölçüm hassasiyetinin bu kadar küçük akımlarda yetersiz kalması gibi bazı gerçekçi nedenlerden dolayı bu fark kaynaklanabilmektedir. Deney ortamından kaynaklanan

bu ve benzeri sebepler göz önüne alındığında simülasyon ile deney arasında olunan fark rahatlıkla açıklanabilmektedir.

Deney ile simülasyon arasında ki karışıklıca sonuçta mA mertebesinde %30 luk bir fark görülmesine rağmen <http://www.datasheetcatalog.com/> adlı internet sitesinden alınan ve “ROHM” isimli üretici firmaya ait katalog sonuçlarına bakıldığında, yapılan deney simülasyona göre daha gerçekçi sonuçlar verildiği görülmektedir. Aşağıdaki Grafik 2 üretici firmanın sunduğu $I_C - V_{CE}$ akım – gerilim karakteristiğini göstermektedir. Bu grafik görüldüğü üzere 2N4401 kodlu transistörün $I_C - V_{CE}$ akım – gerilim karakteristiği 0 ile 100 mA arasında değişmekte ve yapılan deney ile tam uyuşmaktadır. Deneyde karakteristik eğriler 0 ile 1 mA arasında üretici katalogunda 0 ile 100 mA arasındadır bu fark kullanılan dirençlerden kaynaklanmaktadır. Yüksek akım değerlerine çıkarak NI myDAQ veri analiz kartına zarar vermek istenmemesi bu farkın asıl nedenidir ve bu yüzden deneylerde yüksek direnç değerleri kullanılmıştır.

2N4401 kodlu transistör için üretici firma “ROHM” un yayımladığı datasheet Ek C’de yer almaktadır.

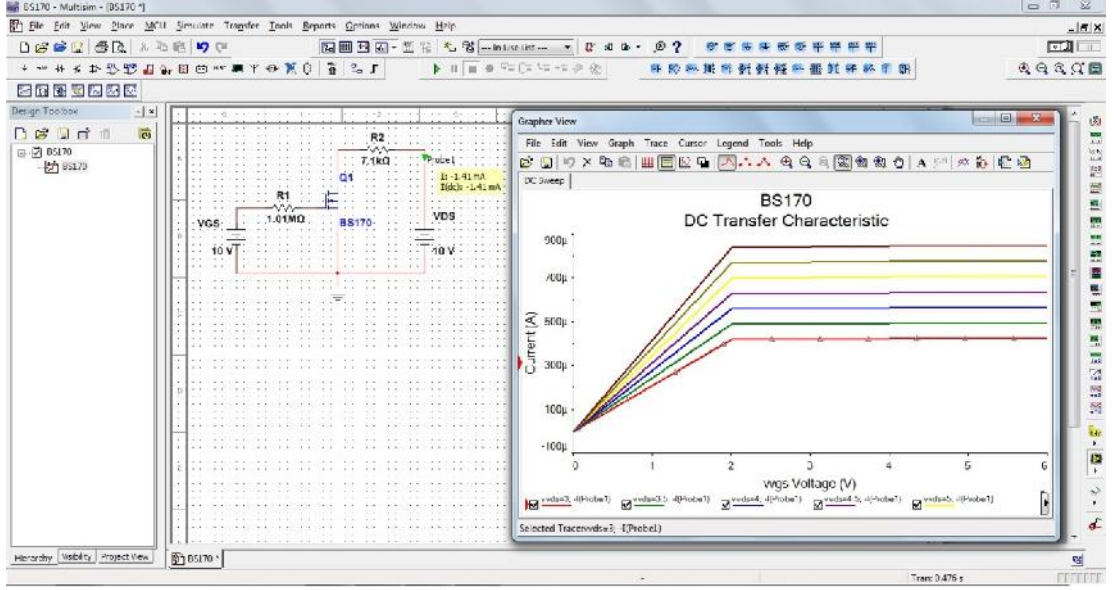


ekil 5.20: 2N4401 kodlu transistör için üretici firma “ROHM” un yayımladığı $I_C - V_{CE}$ akım – gerilim karakteristik eğrileri.

5.3 MOSFET Uygulamaları

Çalışmaların MOSFET ayağında (alan etkili metal oksit yarı-iletken transistör), öncelikle piyasadan temin edilen devre elemanlarının Multisim programında ki akım gerilim karakteristiklerinin simülasyonları elde edildi. Piyasadan temin edilen MOSFET lerin Multisim programında da olduğu önceden kontrol edilmişti ve Multisim Programında var olan devre elemanları ile çalışıldı ki böylelikle tutarlı sonuçlar elde edilebilirdi.

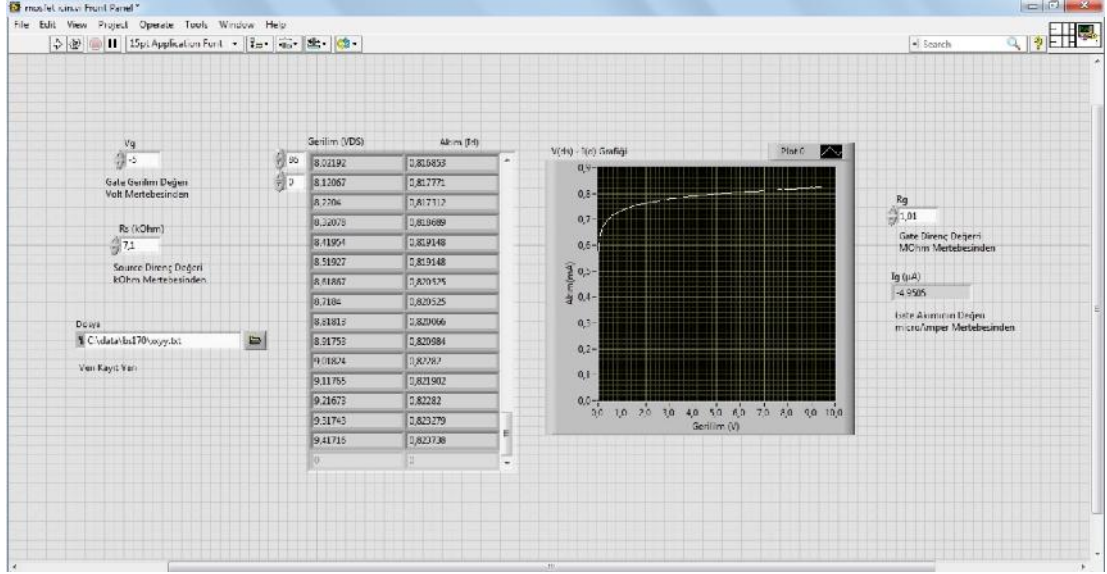
BS 170 kodlu MOSFET'in akım - gerilim ($I_D - V_{DS}$) karakteristiğini gözlemek için gerçekleştirilen simülasyona ait ekran görüntüsü ekil 5.18' de gösterilmiştir. BS 170 n-kanal, artırılı (enhancement) tarzında bir MOSFET yapısıdır. Beklenildiği üzere V_G ' nin artan değerlerine karşılık I_{DS} değerinin artması gözlenmekte ve karakteristik eğri ortaya çıkmaktadır. Bilindiği üzere V_{GS} değerleri negatif olarak arttırılmalıdır, karakteristik eğrinin düzgün gözlenebilmesi için Multisim programında grafik çizilirken, I_{DS} eksi önüne eksi (-) işareti konulmuştur. Sonuç olarak simülasyon ile beklenen bir karakteristik eğri elde edildi.



ekil 5.21: BS 170 kodlu MOSFET' in akım – gerilim ($I_D - V_{DS}$) karakteristiğinin Multisim Programında ki simülasyonu.

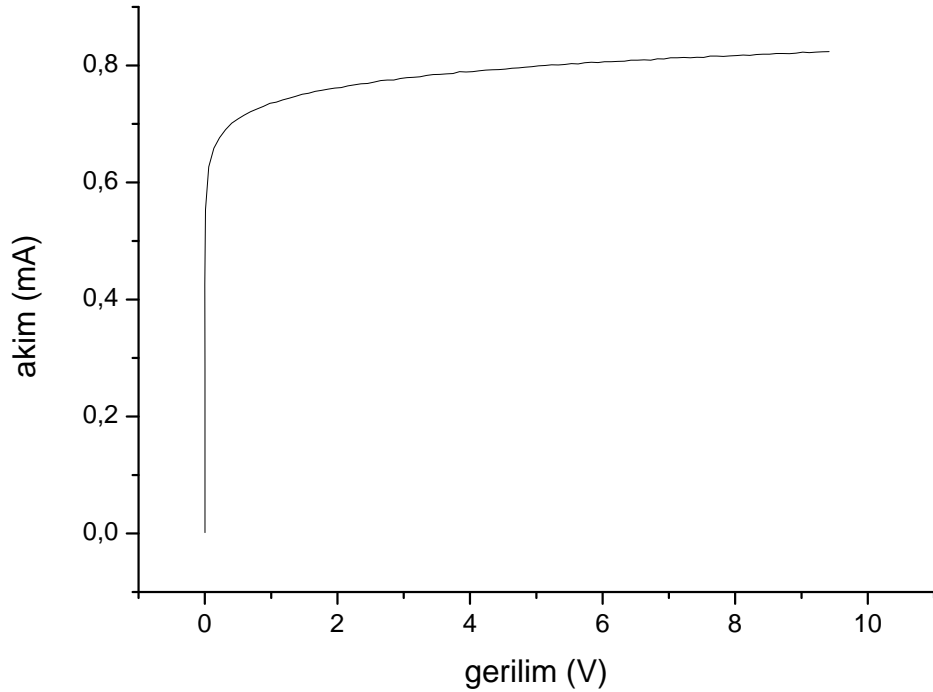
Simülasyon sonrasında piyasadan temin edilen BS 170 kodlu MOSFET ile deney amaçlarına geçildi. MOSFET board üzerine takıldı, simülasyonda kullanılan direnç değerlerinin de erleri board üzerine yerleştirildi, NI myDAQ veri analiz kartına gerekli bağlantılar yapıldı MOSFET ler için özel hazırlanan LabVIEW programı çalıştırılarak deney yapıldı.

Deneylerde uygun R_G ve R_D dirençlerini bulabilmek için öncelikle çeşitli deneyler yapıldı ve sonuç olarak 7,1k de erinde R_G direnci ile 1,01M de erinde R_S dirençlerinin kullanılmasına karar verildi. Bu dirençlerin seçilmesinin sebebi V_{DS} ve V_{GS} 0 ile 10 volt arasında de erirken NI myDAQ veri analiz kartının kaldırabileceği maksimum akım değerlerini elde edilmesidir. Deneyim simülasyon amaçlarında da bu değerlerdeki dirençler kullanılmıştır.



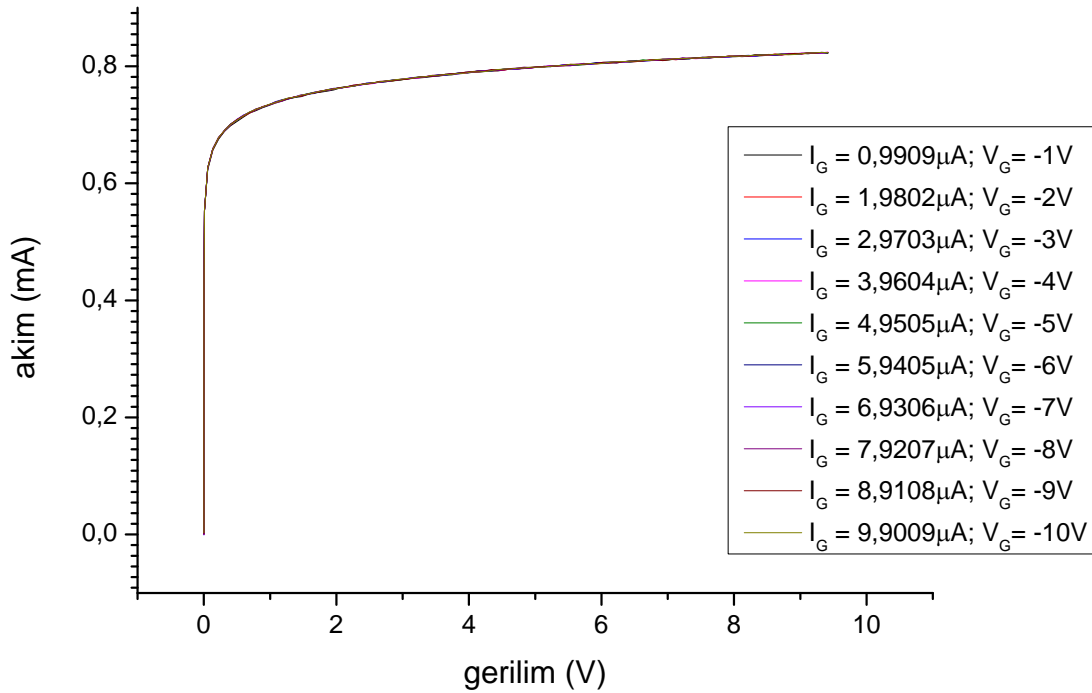
ekil 5.22: BS 170 kodlu MOSFET’ in -5 volt gate gerilimi altında, akım – gerilim ($I_D - V_{DS}$) karakteristiğinin LabVIEW programında ki deneye ili kin ekran görüntüsü (tam sayfa ekran görüntüsü Ek N’ de bulunmaktadır).

ekil 5.22’ de deney sırasında -5 voltluk gate gerilimi uygulandı 1 anda MOSFET in akım gerilim karakteristiğini gösteren e ri görülmektedir. Bu e rinin Origin Pro programında çizilen son hali a a 1daki Grafik 5.8 de gösterilmiştir.



Grafik 0.8: BS 170 kodlu MOSFET’ in -5 voltlu VGS gerilim altında ki akım – gerilim ($I_D - V_{DS}$) grafiği.

Deney sonucunda elde edilen veri ile çizilen grafik ve simülasyon sonucunda elde edilen grafik karşılaştırıldığında grafiklerin tam bir uyum içerisinde olduğunu gözlenmektedir. Fakat ekte sunulan kataloğa bakılacak olunursa BS 170 kodlu MOSFET 0 ila 60 voltluk V_{GS} ve V_{DS} değerleri arasında çalışmakta ayrıca tam olarak karakteristik değerlerini 0 ila 1 amper aralığında ki akım değerleri arasında göstermektedir. Bu değerler kullanılan NI myDAQ için oldukça yüksek değerler olup cihaz bu değerlere çıkamamaktadır. Bunun sonucunda, deney sırasında V_{GS} değeri ne kadar arttırılırsa arttırılsın MOSFET'in I_D değeri artmamakta ve sabit bir üst değerde kalmaktadır. Her ne kadar -5 voltluk V_{GS} değeri simülasyon ile ortak sonuçlar verse de diğer V_{GS} değerleri elde edildiğinde sağlıklı bir $I_D - V_{DS}$ akım - gerilim karakteristiği kullanılan veri analiz kartının yüksek akımlarda çalışmaması nedeniyle elde edilememiştir. Elde edilen nihai $I_D - V_{DS}$ grafiği, Grafik 5.9'da gösterilmektedir.



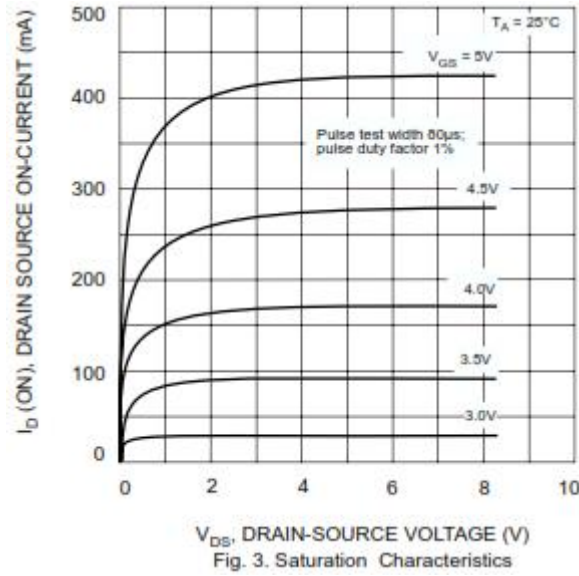
Grafik 0.9: BS 170 kodlu MOSFET için akım - gerilim ($I_D - V_{DS}$) karakteristik grafiği.

Elde edilen akım - gerilim karakteristiği, Grafik 5.9'da görüleceği üzere, V_{GS} nin değeri belirli durumlarda, gate voltajında herhangi bir değişim ya anmamı gibi sabit bir değeri vermektedir. Bunun sebebi yukarıda da açıklandığı üzere NI myDAQ veri analiz kartının yüksek akımlarda çalışmaması nedeniyle düşük akım yaratmak için kullanılan yüksek dirençler sebebiyle olmaktadır. Her ne kadar gate voltajının

de i imi ile olu an karakteristik e riler gözlemlenememi olsa bile drain geriliminin artı na ba lı olarak drain akımının artı nın beklenen bir e ri yaratması olumlu bir sonuç olarak dü ünülebilir.

A a ıdaki ekil 5.23 “DIODES INCORPORATED” isimli üretici firma katalo undan alınan $I_D - V_{GS}$ e rilerini göstermektedir. Katalogda yer alan verilere bakıldı nda, katalog verileri ile simülasyon verilerinin birbirlerine uygun oldu u gözlenmektedir ve böylelikle deneyimizin tek bir de erinin üretici firma verisine uygun olarak çalı tı ı ve BS 170 kodlu MOSFET’ in üretici firmanın öngördü ü ekilde çalı tı ı söylenebilmektedir.

BS170 kodlu MOSFET için üretici firma “DIODES INCORPORATED” un yayımladı ı datasheet Ek D’ de yer almaktadır.

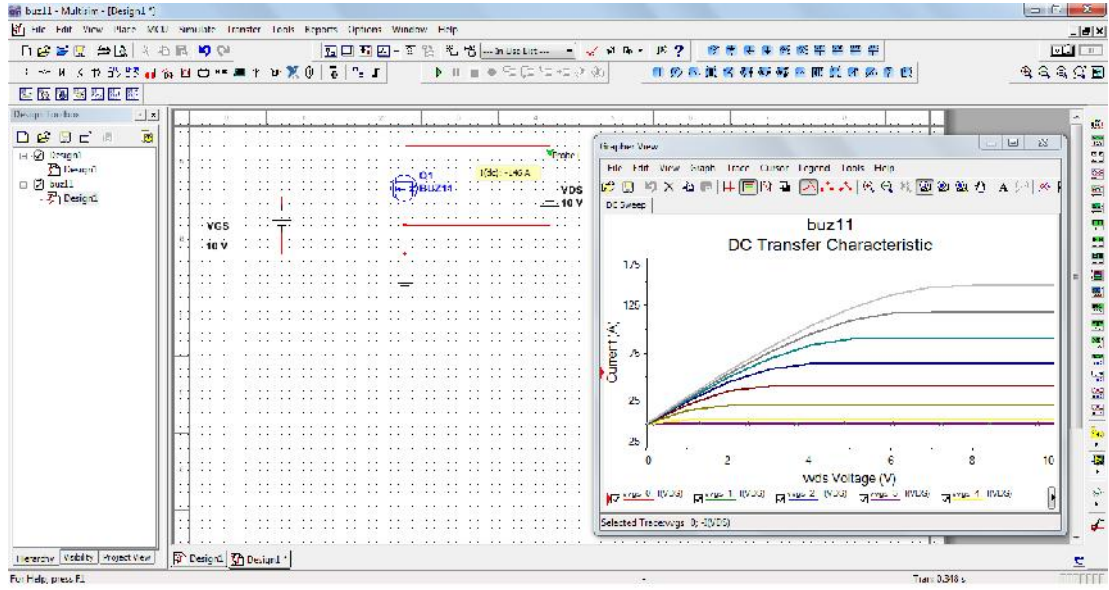


ekil 5.23: BS 170 kodlu MOSFET için “DIODES INCORPORATED” firmasının katalo undan alınana $I_D - V_{DS}$ akım – gerilim grafi i.

MOSFET ile yapılan çalı malara piyasada bolca bulunan ve sıklıkla kar ıla ılan bir ba ka MOSFET olan BUZ 11 kodlu MOSFET ile devam edildi. “intersil” isimli üreticiden alınana katalog verileri incelendi inde bu MOSFET’ in 30A ve 50V gibi çok yüksek akım gerilim de erlerinde çalı tı ı ve “power MOSFET” olarak isimlendirildi i ayrıca R_{DS} iç direnci olarak 0,4 luk bir dirence sahip oldu u bilgilerine ula ıldı. MOSFET in sahip oldu u yüksek çalı ma aralı ı ve iç direncine bakılacak olursa, NI myDAQ ile yapılacak deneylerin istenilen sonuçları

veremeyece i tahmin edilmektedir. Çünkü sahip olunan veri analiz ve i leme kartı NI myDAQ' ın bu kadar yüksek de erlerde çalı madı ı hem NI myDAQ 'ın kullanıcı kılavuzundan hem de BS 170 kodlu MOSFET ile yapılan deneyler sonucunda elde edilmi ti.

BUZ 11 kodlu MOSFET ile yapılan çalı malara öncelikle Multisim programında yapılan simülyasyon ile ba landı. Simülyasyon sırasında herhangi bir direnç kullanılmadı çünkü üreticinin katalog bilgilerinde MOSFET içerisinde hali hazırda direnç oldu u bilgisi yer almaktaydı. Bu yüzden direnç kullanmadan simülyasyon gerçekte tirildi ve simülyasyon sonucunda elde edilen akım gerilim ($I_D - V_{DS}$) grafi i a a ıdaki ekil 5.24' de gösterilmektedir. LabVIEW programı kullanılarak deneysel sonuçlara geçilmeden önce Multisim programında yapılan simülyasyon sonuçlarını üretici firmadan alınan veriler ile kar ıla tırmanın BUZ 11 kodlu MOSFET için daha yararlı olaca ı dü ünüldü ve üretici firmanın yayınladı ı katalogda bulunan veriler kar ıla tırma yapıldı.



ekil 5.24: BS 170 kodlu MOSFET' in akım – gerilim ($I_D - V_{DS}$) karakteristi inin Multisim Programında ki simülyasyonu.

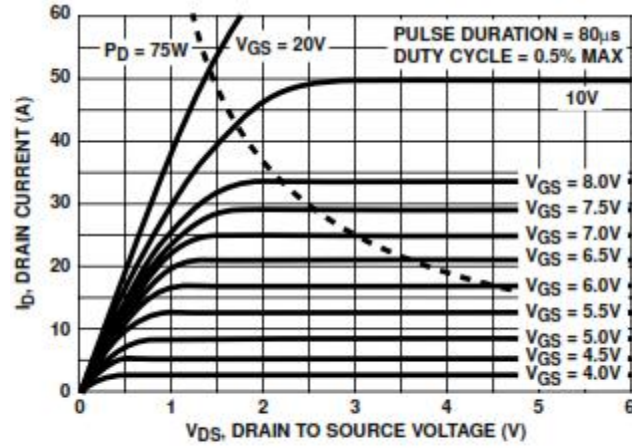
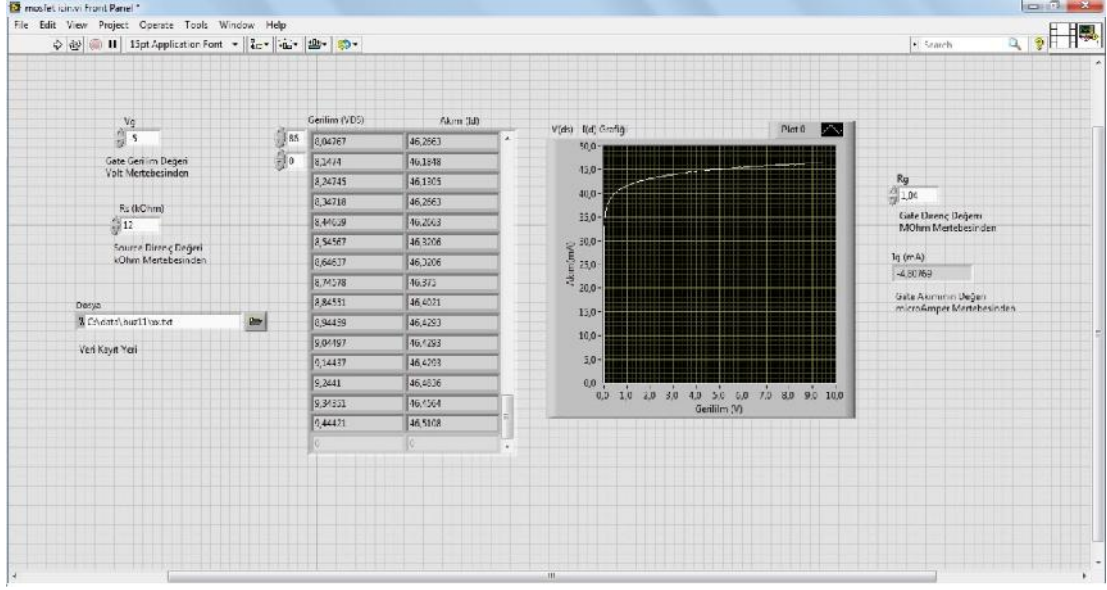


FIGURE 5. OUTPUT CHARACTERISTICS

ekil 5.25: BUZ 11 kodlu MOSFET için “intersil” firmasının katalogundan alınana $I_D - V_{DS}$ akım – gerilim grafiği.

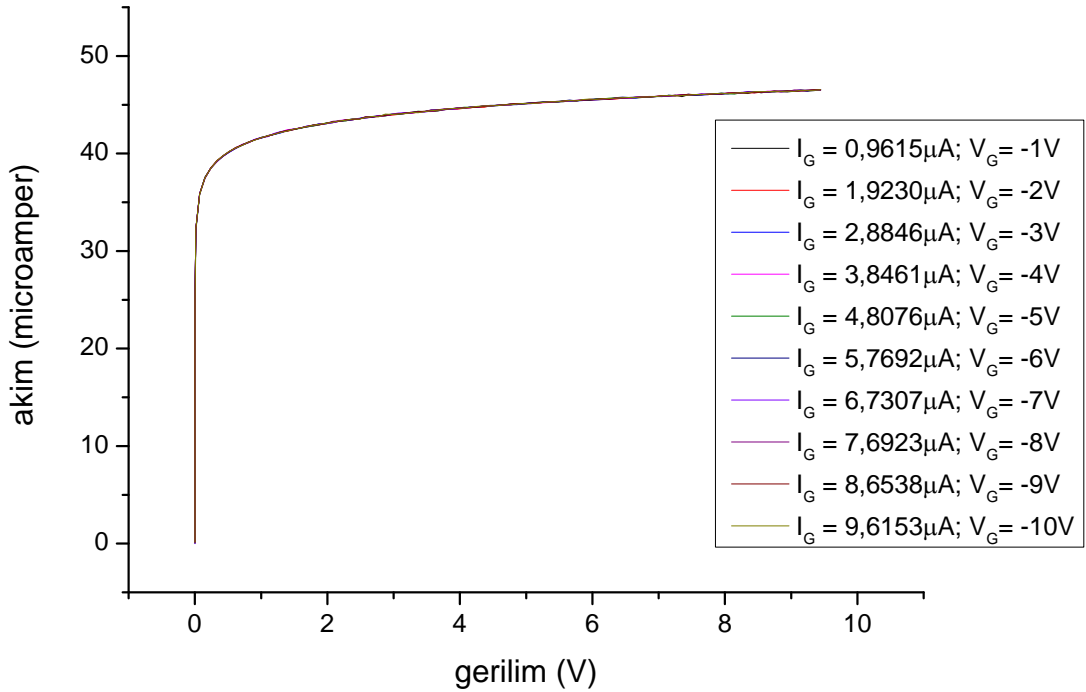
Yapılan simülasyon ile üretici firmanın yayınladığı katalogdan alınan $I_D - V_{DS}$ grafiklerinin birbirlerine tam olarak uydukları görülmektedir. Bu durumda üretici firmanın katalog verilerini hazırlarken herhangi bir direnç kullanmadığı görülmektedir.

Hem simülasyonda hem de üretici firmanın verilerinde herhangi bir direnç kullanılmamasına rağmen, LabVIEW programını kullanarak NI myDAQ veri girişi ve analiz kartı üzerinden yapacağımız deneylerde direnç kullanmak zorunda kaldık, çünkü veri girişi ve analiz kartının bu kadar yüksek akımlarda çalışması söz konusu değildir. Akımların değiştirilerek benzer bir akım – gerilim eğrisi elde edilebilmesi için MOSFET’in source ve gate bacaklarına belirli değerlerde dirençler bağlanarak deneye geçildi. Bu dirençler, veri girişi ve analiz kartının düzgün çalışabilmesi için $R_S = 12k$ ve $R_G = 1.04M$ olarak seçildi. Gate akımının artan negatif değerlerine karşılık, giderek artan periyotlarda $I_D - V_{GS}$ grafiklerinin oluşması gerekse de, MOSFET’in yüksek akım ve gerilim altında açığa çıkan bu karakteristiği gözlenemedi ancak artan source gerilimine bağlı olarak geçen drain akımı ve akımın kırılma noktası deney sonucunda elde edildi. Ekil 5.26 deneyler sırasında -5 voltluk gate gerilimine karşılık BUZ 11 kodlu MOSFET’te oluşan $I_D - V_{DS}$ karakteristik akım – gerilim eğrisini göstermektedir.



ekil 5.26: BUZ 11 kodlu MOSFET’ in -5 volt gate gerilimi altında, akım – gerilim ($I_D - V_{DS}$) karakteristiğinin LabVIEW programında ki deneye ilişkin ekran görüntüsü (tam sayfa ekran görüntüsü Ek O’ da bulunmaktadır).

Gate gerilimini -1 volttan başlayarak 1 voltluk artımlar ile -10 volta ulaştığımız zaman MOSFET’ in bizlere sunduğu karakteristik akım – gerilim ($I_D - V_{DS}$) grafiği aşağıdaki Grafik 5.10 ‘da gösterilmiştir.



Grafik 0.10: BUZ 11 kodlu MOSFET için akım – gerilim ($I_D - V_{DS}$) karakteristik grafiği.

Her iki MOSFET için yapılan çalı malar sonucunda transistör de oldu u gibi akım – gerilim karakteristiklerini düzgün bir ekilde gözlemleyemedik. Bunun temel nedeni yüksek akım altında çalı an bu cihazlara gerekli besleme akımının sa lanamamasıdır. Kullanılmı olunan veri analiz NI myDAQ küçük akım ve gerilim de erlerinde çok net sonuçlar vermesine ra men, yüksek akım ve gerilim sa layamamaktadır.

Yapılan tüm deneylerde tek bir cihazın kullanılmasına dikkat edildi. Bu sebeple NI myDAQ hem akım – gerilim sa layıcı hem de bir Avometre olarak akım – gerilim okuyucu olarak kullanıldı. NI myDAQ’ ın yüksek akım de erlerini sa layamaması nedeniyle MOSFET’ lerin karakteristik e rileri tam anlamıyla görülememi olsa dahi artan drain gerilime kar ılık source – drain bölgesinde meydana gelen akımın meydana gelen kısırtma bölgesi ve karakteristik e risi görülebilmektedir.

BUZ11 kodlu MOSFET için üretici firma “ ntersil” in yayımladı ı datasheet Ek E’ de yer almaktadır.

6 SONUÇLAR

Bu çalışmada, LabVIEW programlama dilinde hazırlanan bir program ile yarı-iletken devre elemanlarından diyot, transistör ve MOSFET'lerin çalışma prensipleri incelenmiş ayrıca Multisim programında yer alan simülasyon yöntemi ile aynı çalışma prensipleri elde edilerek, genel sonuçlar üreticilerden elde edilen katalog bilgileri ile karşılaştırılmıştır.

Diyot, transistör ve MOSFET tarzındaki yarı-iletken devre elemanlarının karakteristik özellikleri; diyot için akım gerilim karakteristikleri ($I - V$), transistör için collector – emiter gerilimine karşı collector akımı karakteristiği ($V_{CE} - I_C$) ve MOSFET için ise drain – source gerilimine karşı gelen drain akımı karakteristiği simülasyon yöntemi kullanılarak elde edilmiş ve incelenmiştir. Aynı karakteristikler, simülasyonlar sonrasında yapılan deneylerle tekrardan deneysel veri olarak da elde edilmiş ve gözlemlenmiştir.

Elde edilen deneysel veriler ile bu yarı-iletken cihazların simülasyon sonuçları, yarı-iletken malzemeyi üreten firmalardan tedarik edilen datasheet adındaki kataloglarda bulunana karakteristikler ile karşılaştırılmıştır. Yapılan karşılaştırmalar sonucunda, elde edilen deneysel verilerin ve simülasyon sonuçlarının üretici firmanın sağladığı bilgiler ile tutarlı olduğu bazı durumlar haricinde gözlemlenmiştir. Tutarlılığı bozan durumlar, genel olarak deneylerde ve simülasyonda kullanılan dirençlerin, üretici firmaların katalog bilgilerini oluştururken kullandığı dirençlerden farklı olması sonucunda oluşmuştur. Bu yargıya varılmasının temel nedeni deneyler sırasında kullanılan dirençlerin değeri değiştirilmesi ile elde edilen verilerin değeri ve uygun dirençlerin eklenmesi ile üretici firma verilerine ile birebir sonuçların elde edilmesi sonucunda oluşmuştur. Deneyler sırasında kullanılan dirençlerin değiştirilerek üretici firma verilerine yaklaştırılmasına rağmen kullanılan deney cihazlarının sağlıklı çalışabilmesi için daha yüksek değerlerdeki dirençler kullanılmış ve deneyler bu şekilde sonuçlandırılmıştır.

Elde edilen deneysel sonuçların simülasyon sonuçları ile uygunluğunun sağlanması için hem simülasyon sırasında hem de deney sırasında aynı deneşlerdeki dirençlerin kullanılmasına özen özen gösterilmiştir. Bu durum sonucunda da diyotlar için yapılan deney ve simülasyonların birbirleri ile uyumlu oldukları ve katalog bilgileri ile de uyum göstererek, diyot üzerine yapılan çalışmaların başarılı sonuçlar verdiđi söylenebilmektedir.

Transistörler üzerine yapılan çalışmalarda ise kullanılan dirençler üretici firmaların katalog bilgilerini oluştururken kullandıkları dirençlerden yaklaşık bin kat daha büyük seçilmiştir. Bunu temel nedeni deneylerin gerçekleştirildiđi veri okuma kartının (NI - myDAQ) yüksek akım deneşlerinde çalışamamasıdır. Bu sebeple deney ve simülasyon sonucunda elde edilen veriler, katalog verilerinden üç basamak daha küçük sayılar göstermektedir fakat bir transistörün yapısına ve katalog verilerine uygun karakteristik eğriler üç basamak daha küçük akım deneşlerinde elde edilmiştir.

Yarı-iletken devre elemanlarından olan MOSFET'ler üzerine yapılan deneylerde ise katalog bilgilerine uygun sonuçlar elde edilememiştir. Bu durumun temel sebebi, yüksek akım – gerilim altında çalışırken bu devre elemanlarını sahip olduđumuz veri analiz kartının (NI – myDAQ) yeterince besleyememesidir. MOSFET'ler yeterince beslenemedikleri için farklı base akımlarına karşılık gelen farklı $V_{DS} - I_D$ grafikleri gözlemlenememiştir ancak MOSFET yapısına uygun karakteristik $V_{DS} - I_D$ grafiđi elde edilmiştir. Elde edilen bu grafikler farklı base akımları altında hemen hemen aynı kalmaktadır çünkü MOSFET'lerin base bacakları yeterli akım veri okuma kartında var olan akım koruması nedeniyle uygulanamamıştır.

Üniversitelerin öğrenci laboratuvarlarında her yıl tekrarlanan akım gerilim karakteristiğine ait deneyler bu çalışmada esnasında yaratılan LabVIEW programı ile bilgisayar ortamına taşınmış ve genel olarak başarılı sonuçlar elde edilmiştir. Bu deneyler klasik yöntemler ile yapılmak istendiğinde birden çok laboratuvar cihazına (osiloskop, sinyal jeneratörü, avometre, güç kaynağı vb.) ihtiyaç duyulmaktadır. Çalışmalar sırasında yaratılan LabVIEW programı ile birçok laboratuvar cihazının yerini tek bir veri okuma kartı almaktadır.

Günümüzde birçok üniversitede gerçekleştirilen akım – gerilim karakteristiği deneyleri yapılırken, öğrencilerin yeni nesil programlama dili olan LabVIEW ile tanışmaları ve kullanmaya başlamalarının bu ve benzeri laboratuvar deneyleri ile sağlanabileceği görülmektedir. Ayrıca klasik yöntemler nazaran çok daha düşük maliyetler ile aynı deneylerin yapılabileceği gözlemlenmiştir.

Çalışmalar sırasında yaratılan LabVIEW programının geliştirilmesi ve daha iyi bir besleme sağlayan veri analiz kartı kullanılması sonucunda, tüm yarı-iletken devre elemanları için gerekli olan bütün deneylerin tek bir board üzerinde ve tamamen bilgisayar kontrollü bir şekilde gerçekleştirilebileceği belirlenmiştir.

KAYNAKLAR

Akdoğan, E., (17 Haziran 2014), http://www.yarbis1.yildiz.edu.tr/web/userCourseMaterials/eakdogan_9538915dfb202e9526dfcf214f7e0512.pdf, (2013).

Atalla, M. M., Tannenbaum, E., Scheibner, E. J., *Stabilization of Silicon Surfaces by Thermally Grown Oxides*, Bell. Syst. Tech. J., vol. 38, no. 3, (1959).

Berlin, L., Casey, H. Jr., *Robert Noyce and the Tunnel Diode*, IEEE Spectrum, vol. 42, no. 5, ,(2005).

Boyle, W. S., Smith, G. E., *The inception of Charge-Coupled Devices*, IEEE Trans. Electron Dev., vol. 23, no. 7, 61–663,(1976).

Boylestad, L. R., Nashelsky, L., *Elektronik Cihazlar ve Devre Teorisi*, (Çev: Adnan Köksal, Ahmet Selçuk, Sevda Özdemir, ölen Kumbay Yıldız, Gürhan Bulu), Ankara, 2 – 406, (2011).

Busch, G., “*Early history of the physics and chemistry of semiconductors from doubts to fact in a hundred years*”, Eur. J. Phys., vol. 10, no. 4, pp. 254–263, (1989).

Laeri, F., Schüth, F., Simon, U., Wark, M., *Host Guest Systems Based on Nanoporous Crystals*. Weinheim: Wiley, (2003).

Demirtürk, T., <http://www.fzktrk.com/> (14 Nisan 2014) http://fzktrk.com/index.php?option=com_jdownloads&Itemid=723&view=viewdownload&catid=3&cid=44, (2014).

Esaki, L., *Discovery of the Tunnel Diode*, IEEE Trans. Electron Dev., vol. 23, no. 7, 644–647, (1976).

Esaki, L., Tsu, R., *Superlattice and negative conductivity in semiconductors*, IBM Res. Note, RC-2418, March (1969).

Floyd, T. L., *Electronic Devices: Electron Flow Version*, New Jersey: Pearson, (2012).

Grundman, M., *The Physics of Semiconductors*. Berlin Heidelberg: Springer, (2006).

Hoddeson, L., Braun, E., Teichmann, J., Weart, S., *Out of the Crystal Maze: Chapters in the History of Solid State Physics*. New York: Oxford University Press, (1992).

Hofstein S. R., Heiman, F. P., *Silicon Insulated Gate Field Effect Transistor*, Proc. IEEE, vol. 51, no. 9, (1963).

Jenkins, T., “A brief history of semiconductors”, Institute of Mathematical and Physical Sciences, University of Wales, Aberystwyth SY23 3BZ, UK, (2005)

Lukasiak, L., Jakubowski A., “History of Semiconductors”, Institute of Microelectronics and Optoelectronics Warsaw University of Technology Koszykowa st 7500-662 Warsaw, Poland (2010).

National Instruments Corporation., *NI myDAQ User Guide and Specifications*, Texas, (2011).

Orton, J., *Semiconductors and the Information Revolution: Magic Crystals that Made IT Happen*. Amsterdam: Academic Press/Elsevier, (2009).

Orton, J., *The Story of Semiconductors*. Oxford: Oxford University Press, 2004.

Perry, T.S., *Not Just Blue Sky*, IEEE Spectrum, vol. 39, no. 6, pp. 33–37, (2002).

Perlin, J., *From Space to Earth: The Story of Solar Electricity*. Cambridge: Harvard University Press, (2002).

Riordan, M., Hoddeson, L., Herring, C., *The invention of the Transistor*, Rev. Mod. Phys., vol. 71, no. 2, pp. S336–S345, (1999).

Riordan M., Hoddeson, L., *The origins of the p-n junction*, IEEE Spectrum, vol. 34, no. 6, (1997).

Ross, I. M., *The invention of the transistor*, Proc. IEEE, vol. 86, no. 1, pp. 7–27, (1998).

Saraswat, K. C., Mohammedi, F., Meindl, J. D., “*WSi₂ Gate MOS Devices*”, in Proc. IEDM Tech. Dig., Washington, USA, 462–464, (1979).

Kerwin, R. E., Klein, D. L., Sarace, J. C., *Method for making MIS structures*, US Patent 3 475 234, filed March 27, 1967, issued Oct. 28, (1969).

Travis, J., Kring, J., *Herkes için LabVIEW*, (Çev: A. Mavi, Y. Demir, M. Ertu rul, F. A kın, M. T. Yurtcan, S. Duman, M. A. Ceviz, S. Aydın, M. Kundakçı ve A. Da) Palme Yayıncılık, 1-123, (2012).

Wanlass, F. M., Sah, C. T., *Nanowatt Logic Using Field-Effect Metal-Oxide Semiconductor Triodes*, in Proc. Techn. Dig. IEEE 1963, Int. Solid-State Circ. Conf., Philadelphia, USA, (1963).

EKLER

EKLER

EK A.1 1N4007 Kodlu Diyot için “MOSPEC” Üretici Firmasının Yayınladığı Datasheet.

MOSPEC

1N4001 THRU 1N4007

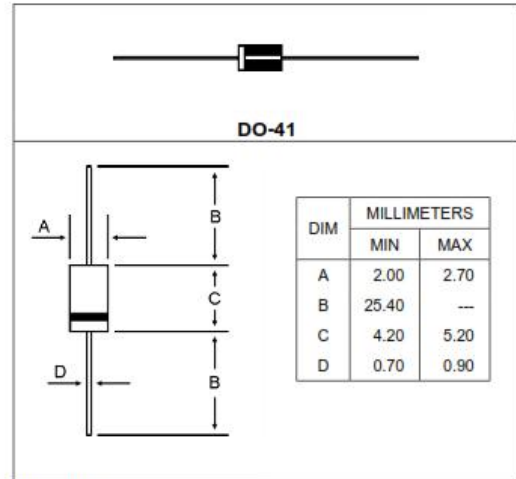
GENERAL PURPOSE SILICON RECTIFIER
VOLTAGE RANGE 50 TO 1000 Volts Current 1 Ampere

FEATURES

- * Low cost construction
- * Low forward voltage drop
- * Low reverse leakage
- * High forward surge current capability
- * High temperature soldering guaranteed
260°C/10 seconds, 0.375"(9.5 mm) lead length at 5 lbs(2.3kg) tension

MECHANICAL DATA

- * Case : Transfer Molded Plastic
- * Epoxy: UL94V-O rate flame retardant
- * Terminals : Solderable Per MIL-STD-202 Method 208
- * Polarity : Color band denotes cathode end
- * Mounting position: Any
- * Weight : 0.012 ounce. 0.33 gram (approx)



MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

- * Rating at 25°C ambient temperature unless otherwise specified
- * Single phase, half wave, 60Hz, resistive or inductive load.
- * For capacitive load derate current by 20 %

Characteristic	Symbol	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	Unit
Peak Repetitive Reverse Voltage	V_{RRM}								
Working Peak Reverse Voltage	V_{RWM}	50	100	200	400	600	800	1000	V
DC Blocking Voltage	V_R								
RMS Reverse Voltage	$V_{R(RMS)}$	35	70	140	280	420	560	700	V
Average Rectifier Forward Current Per Leg $T_C=125^\circ\text{C}$	$I_{F(AV)}$	1.0							A
Non-Repetitive Peak Surge Current (Surge applied at rate load conditions halfwave, single phase, 60Hz)	I_{FSM}	30							A
Maximum Instantaneous Forward Voltage ($I_F=1.0$ Amp $T_C=25^\circ\text{C}$)	V_F	1.1							V
Maximum Instantaneous Reverse Current (Rated DC Voltage, $T_C=25^\circ\text{C}$) (Rated DC Voltage, $T_C=100^\circ\text{C}$)	I_R	5.0 50							μA
Typical Junction Capacitance (Reverse Voltage of 4 volts & $f=1$ MHz)	C_j	15							pF
Typical Thermal Resistance	$R_{\theta JA}$	50							$^\circ\text{C}/\text{W}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +175							$^\circ\text{C}$

FIG-3 TYPICAL REVERSE CHARACTERISTICS

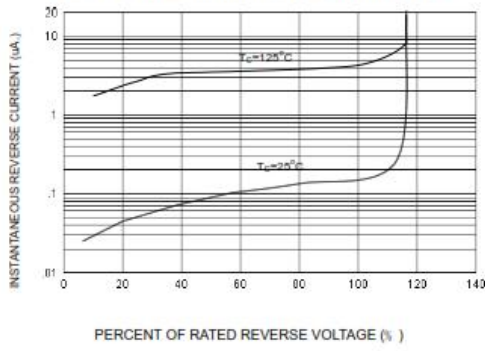
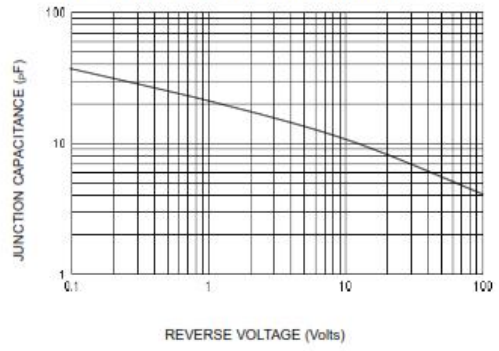


FIG-4 TYPICAL JUNCTION CAPACITANCE



1N4001 thru 1N4007

FIG-1 FORWARD CURRENT DERATING CURVE

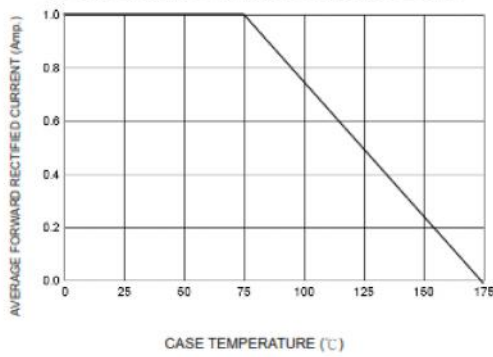


FIG-2 TYPICAL FORWARD CHARACTERISTICS

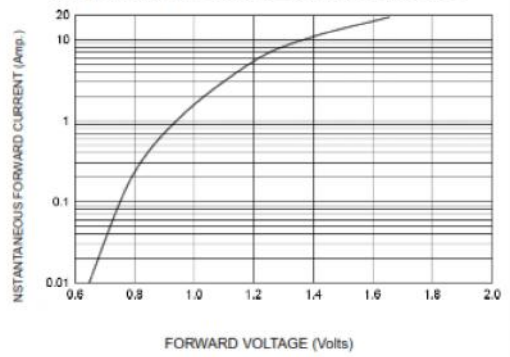
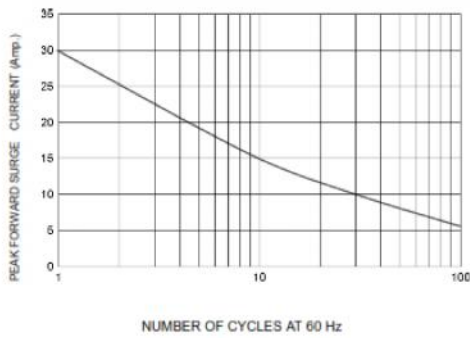


FIG-5 PEAK FORWARD SURGE CURRENT



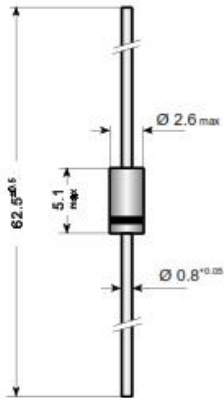
**EK A.2 1N4007 Kodlu Diyot için “Diotec” Üretici Firmasının
Yayımladığı Datasheet.**



**1N 4001 ... 1N 4007, 1N 4007-1300
EM 513, EM 516, EM 518**

Silicon Rectifier

Silizium Gleichrichter



Dimensions / Maße in mm

Nominal current – Nennstrom	1 A
Repetitive peak reverse voltage Periodische Spitzensperrspannung	50...2000 V
Plastic case Kunststoffgehäuse	DO-41
Weight approx. – Gewicht ca.	0.4 g
Plastic material has UL classification 94V-0 Gehäusematerial UL94V-0 klassifiziert	
Standard packaging taped in ammo pack Standard Lieferform gegurtet in Ammo-Pack	see page 17 siehe Seite 17

Maximum ratings

Grenzwerte

Type Typ	Repetitive peak reverse voltage Periodische Spitzensperrspannung V_{RRM} [V]	Surge peak reverse voltage Stoßspitzensperrspannung V_{RSM} [V]
1N 4001	50	50
1N 4002	100	100
1N 4003	200	200
1N 4004	400	400
1N 4005	600	600
1N 4006	800	800
1N 4007	1000	1000
1N 4007-1300	1300	1300
EM 513	1600	1600
EM 516	1800	1800
EM 518	2000	2000

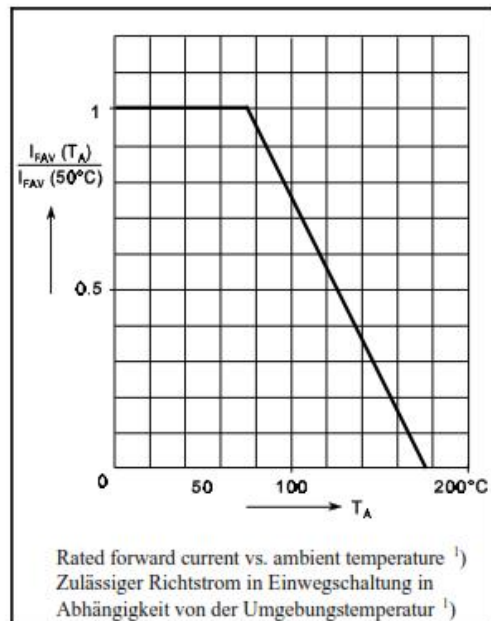
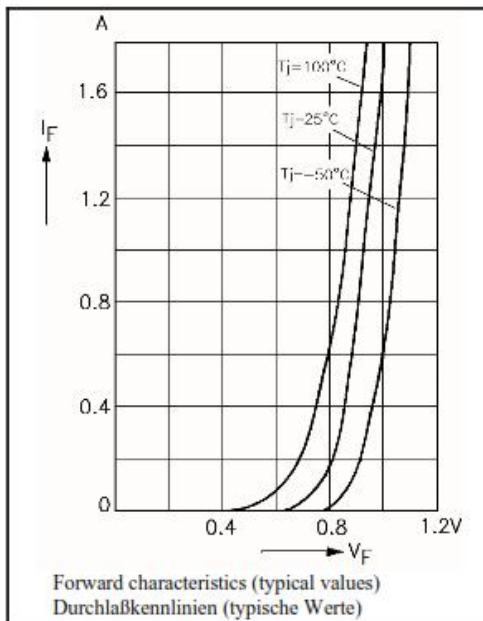
Max. average forward rectified current, R-load Dauergrenzstrom in Einwegschaltung mit R-Last	$T_A = 75^\circ\text{C}$ $T_A = 100^\circ\text{C}$	I_{FAV} I_{FAV}	1 A ¹⁾ 0.75 A ¹⁾
Repetitive peak forward current Periodischer Spitzenstrom	$f > 15$ Hz	I_{FRM}	10 A ¹⁾

Rating for fusing, $t < 10$ ms Grenzlastintegral, $t < 10$ ms	$T_A = 25^\circ\text{C}$	i^2t	12.5 A ² s
Peak fwd. surge current, 50 Hz half sine-wave Stoßstrom für eine 50 Hz Sinus-Halbwellen,	$T_A = 25^\circ\text{C}$	I_{FSM}	50 A
Operating junction temperature – Sperrschichttemperatur Storage temperature – Lagerungstemperatur		T_j T_s	- 50...+175°C - 50...+175°C

Characteristics

Kennwerte

Forward voltage – Durchlaßspannung	$T_j = 25^\circ\text{C}$	$I_F = 1$ A	V_F	< 1.1 V
Leakage current – Sperrstrom	$T_j = 25^\circ\text{C}$ $T_j = 100^\circ\text{C}$	$V_R = V_{RRM}$ $V_R = V_{RRM}$	I_R I_R	< 5 μA < 50 μA
Thermal resistance junction to ambient air Wärmewiderstand Sperrschicht – umgebende Luft			R_{thA}	< 45 K/W ¹⁾



EK B 1N4740A Kodlu Zener Diyot için “HITACHI Semiconductor”
Üretici Firmasının Yayınladığı Datasheet.

1N4728A through 1N4753A

Silicon Epitaxial Planar Zener Diodes for Stabilized Power Supply

HITACHI

ADE-208-136C (Z)

Rev.3
Sep. 2000

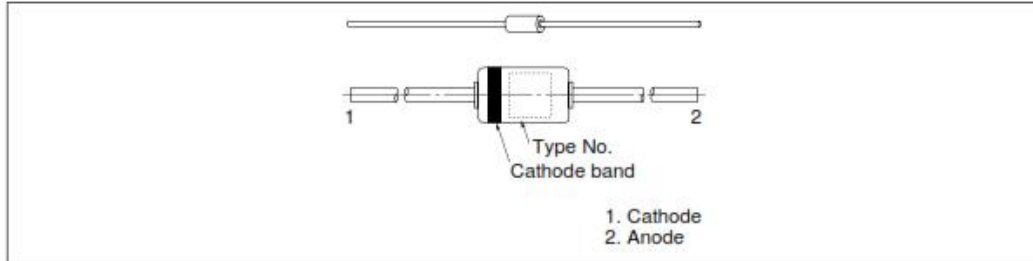
Features

- Glass package DO-41 structure ensures high reliability.
- Wide spectrum from 3.3V through 36V of zener voltage provide flexible application.

Ordering Information

Type No.	Mark	Package Code
1N4728A through 1N4753A	Type No.	DO-41

Outline



Absolute Maximum Ratings

($T_a = 25^\circ\text{C}$)

Item	Symbol	Value	Unit
Power dissipation	P_d *1	1.0	W
Junction temperature	T_j	200	$^\circ\text{C}$
Storage temperature	T_{stg}	-65 to +200	$^\circ\text{C}$

Note: 1. See Fig.3



1N4728A through 1N4753A

Electrical Characteristics

(Ta = 25°C)

Type No.	V _z (V) *1		I _n (μA)		Z _{zt} (Ω)		Z _{zk} (Ω)		I _{RSM} (mA) *2	
	Max	Test Condition	Max	Test Condition	Max	Test Condition	Max	Test Condition	Max	Test Condition
		I _z (mA)		V _n (V)		I _{zt} (mA)		I _{zk} (mA)		
1N4728A	3.3 ± 5 (%)	76	100	1.0	10	76	400	1.0	1380	
1N4729A	3.6 ± 5 (%)	69	100	1.0	10	69	400	1.0	1260	
1N4730A	3.9 ± 5 (%)	64	50	1.0	9	64	400	1.0	1190	
1N4731A	4.3 ± 5 (%)	58	10	1.0	9	58	400	1.0	1070	
1N4732A	4.7 ± 5 (%)	53	10	1.0	8	53	500	1.0	970	
1N4733A	5.1 ± 5 (%)	49	10	1.0	7	49	550	1.0	890	
1N4734A	5.6 ± 5 (%)	45	10	2.0	5	45	600	1.0	810	
1N4735A	6.2 ± 5 (%)	41	10	3.0	2	41	700	1.0	730	
1N4736A	6.8 ± 5 (%)	37	10	4.0	3.5	37	700	1.0	660	
1N4737A	7.5 ± 5 (%)	34	10	5.0	4	34	700	0.5	605	
1N4738A	8.2 ± 5 (%)	31	10	6.0	4.5	31	700	0.5	550	
1N4739A	9.1 ± 5 (%)	28	10	7.0	5	28	700	0.5	500	
1N4740A	10 ± 5 (%)	25	10	7.6	7	25	700	0.25	454	
1N4741A	11 ± 5 (%)	23	5	8.4	8	23	700	0.25	414	
1N4742A	12 ± 5 (%)	21	5	9.1	9	21	700	0.25	380	
1N4743A	13 ± 5 (%)	19	5	9.9	10	19	700	0.25	344	
1N4744A	15 ± 5 (%)	17	5	11.4	14	17	700	0.25	304	
1N4745A	16 ± 5 (%)	15.5	5	12.2	16	15.5	750	0.25	285	
1N4746A	18 ± 5 (%)	14.0	5	13.7	20	14.0	750	0.25	250	
1N4747A	20 ± 5 (%)	12.5	5	15.2	22	12.5	750	0.25	225	
1N4748A	22 ± 5 (%)	11.5	5	16.7	23	11.5	750	0.25	205	
1N4749A	24 ± 5 (%)	10.5	5	18.2	25	10.5	750	0.25	190	
1N4750A	27 ± 5 (%)	9.5	5	20.6	35	9.5	750	0.25	170	
1N4751A	30 ± 5 (%)	8.5	5	22.8	40	8.5	1000	0.25	150	
1N4752A	33 ± 5 (%)	7.5	5	25.1	45	7.5	1000	0.25	135	
1N4753A	36 ± 5 (%)	7.0	5	27.4	50	7.0	1000	0.25	125	

Notes: 1. Tested with DC

2. t = 1/120 sec reverse direction 1pulse

Main Characteristic

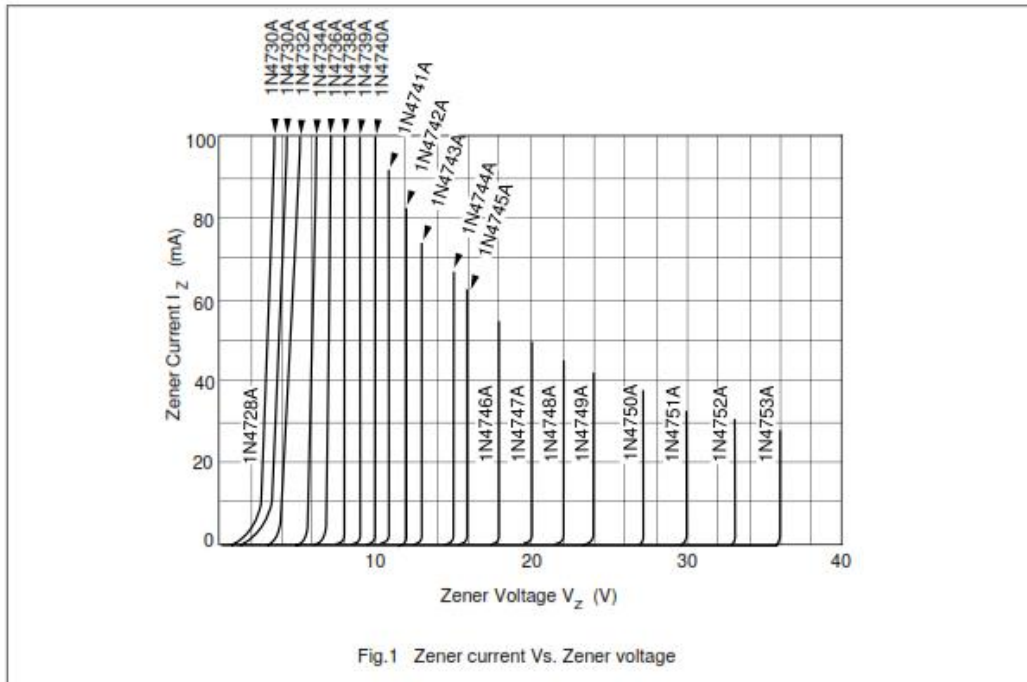


Fig.1 Zener current Vs. Zener voltage

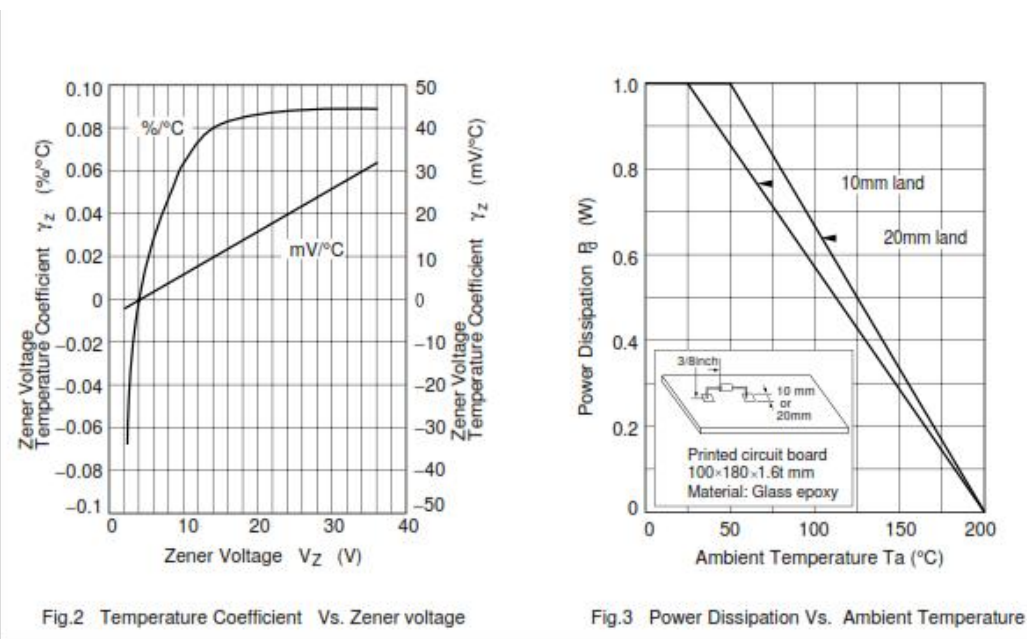


Fig.2 Temperature Coefficient Vs. Zener voltage

Fig.3 Power Dissipation Vs. Ambient Temperature

1N4728A through 1N4753A

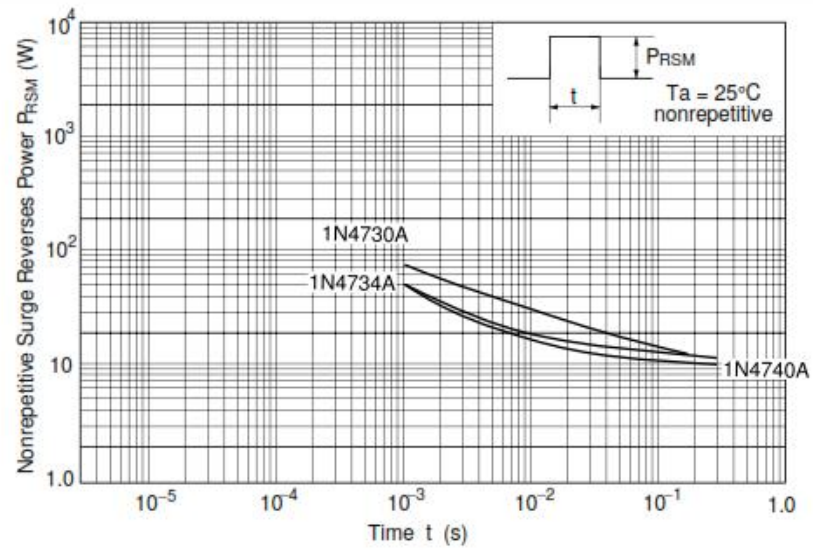


Fig.4 Surge Reverse Power Ratings

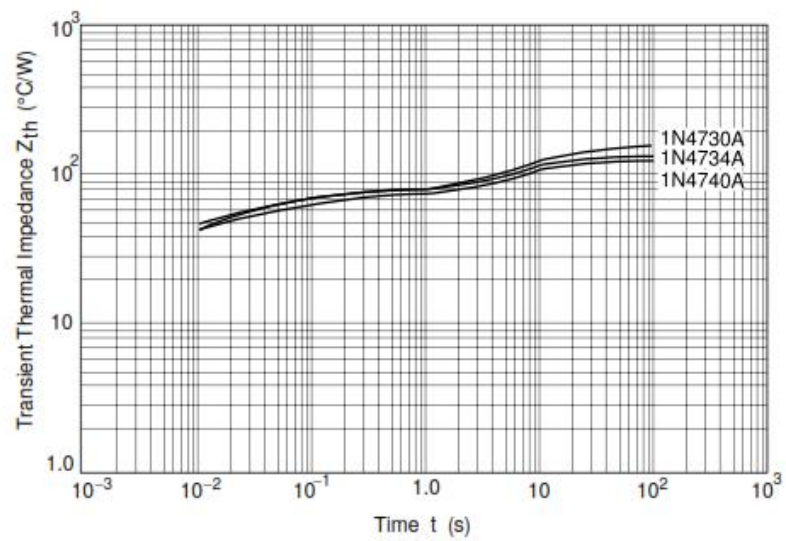
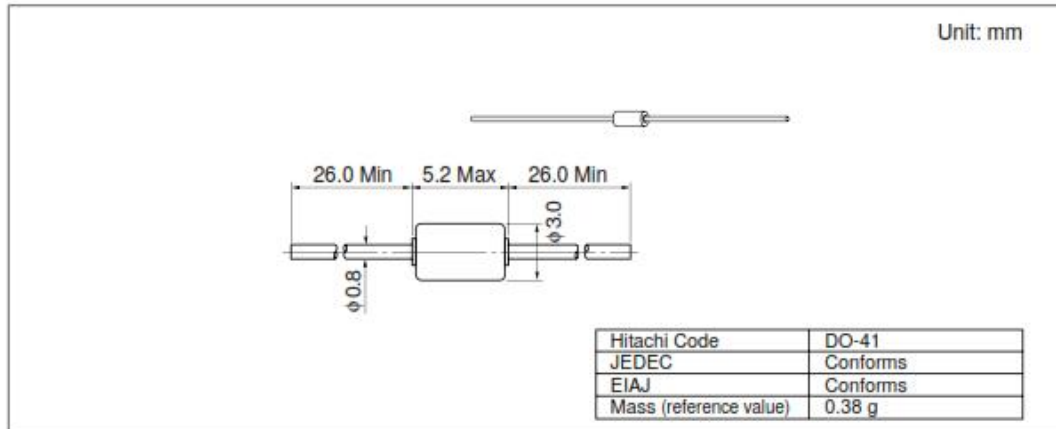


Fig.5 Transient Thermal Impedance

1N4728A through 1N4753A

Package Dimensions



1N4728A through 1N4753A

Disclaimer

1. Hitachi neither warrants nor grants licenses of any rights of Hitachi's or any third party's patent, copyright, trademark, or other intellectual property rights for information contained in this document. Hitachi bears no responsibility for problems that may arise with third party's rights, including intellectual property rights, in connection with use of the information contained in this document.
2. Products and product specifications may be subject to change without notice. Confirm that you have received the latest product standards or specifications before final design, purchase or use.
3. Hitachi makes every attempt to ensure that its products are of high quality and reliability. However, contact Hitachi's sales office before using the product in an application that demands especially high quality and reliability or where its failure or malfunction may directly threaten human life or cause risk of bodily injury, such as aerospace, aeronautics, nuclear power, combustion control, transportation, traffic, safety equipment or medical equipment for life support.
4. Design your application so that the product is used within the ranges guaranteed by Hitachi particularly for maximum rating, operating supply voltage range, heat radiation characteristics, installation conditions and other characteristics. Hitachi bears no responsibility for failure or damage when used beyond the guaranteed ranges. Even within the guaranteed ranges, consider normally foreseeable failure rates or failure modes in semiconductor devices and employ systemic measures such as fail-safes, so that the equipment incorporating Hitachi product does not cause bodily injury, fire or other consequential damage due to operation of the Hitachi product.
5. This product is not designed to be radiation resistant.
6. No one is permitted to reproduce or duplicate, in any form, the whole or part of this document without written approval from Hitachi.
7. Contact Hitachi's sales office for any questions regarding this document or Hitachi semiconductor products.

EK C 2N401 Kodlu Transistör için “ROHM” Üretici Firmasının
Yayımladığı Datasheet.

UMT4401 / SST4401 / MMST4401 / 2N4401

Transistors

NPN Medium Power Transistor (Switching)

UMT4401 / SST4401 / MMST4401 / 2N4401

UMT4401 / SST4401 / MMST4401 / 2N4401

●Features

- 1) $BV_{CEO} > 40V$ ($I_C = 1mA$)
- 2) Complements the UMT4403 / SST4403 / MMST4403 / PN4403.

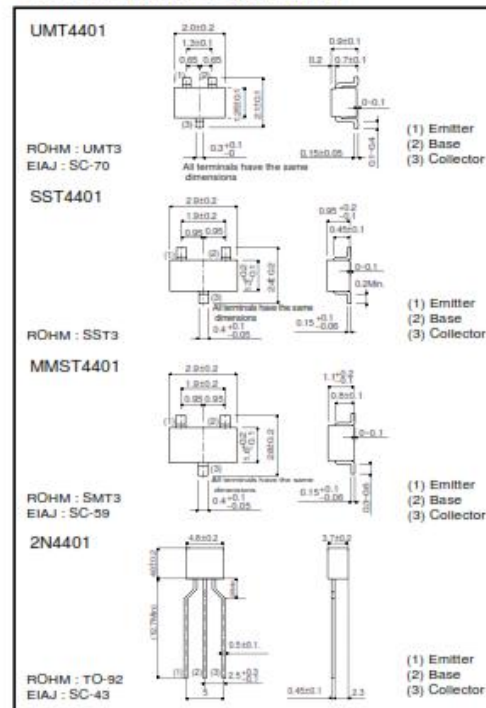
●Package, marking, and packaging specifications

Part No.	UMT4401	SST4401	MMST4401	2N4401
Packaging type	UMT3	SST3	SMT3	TO-92
Marking	R2X	R2X	R2X	-
Code	T106	T116	T146	T93
Basic ordering unit (pieces)	3000	3000	3000	3000

●Absolute maximum ratings ($T_a = 25^\circ C$)

Parameter	Symbol	Limits	Unit	
Collector-base voltage	V_{CB0}	60	V	
Collector-emitter voltage	V_{CE0}	40	V	
Emitter-base voltage	V_{EB0}	6	V	
Collector current	I_C	0.6	A	
Collector power dissipation	UMT4401 SST4401 MMST4401	P_C	0.2	W
	2N4401			
Junction temperature	T_J	150	$^\circ C$	
Storage temperature	T_{stg}	-55~+150	$^\circ C$	

●External dimensions (Units : mm)



●Electrical characteristics (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
Collector-base breakdown voltage	BV _{CSO}	60	-	-	V	I _c =100μA
Collector-emitter breakdown voltage	BV _{CEO}	40	-	-	V	I _c =1mA
Emitter-base breakdown voltage	BV _{ESD}	6	-	-	V	I _e =100μA
Collector cutoff current	I _{cEO}	-	-	0.1	μA	V _{CS} =35V
Emitter cutoff current	I _{eEO}	-	-	0.1	μA	V _{ES} =5V
Collector-emitter saturation voltage	V _{CE(sat)}	-	-	0.4	V	I _c /I _b =150mA/15mA
		-	-	0.75		I _c /I _b =500mA/50mA
Base-emitter saturation voltage	V _{BE(sat)}	-	-	0.95	V	I _c /I _b =150mA/15mA
		-	-	1.2		I _c /I _b =500mA/50mA
DC current transfer ratio	h _{FE}	20	-	-	-	V _{CE} =1V, I _c =0.1mA
		40	-	-		V _{CE} =1V, I _c =1mA
		80	-	-		V _{CE} =1V, I _c =10mA
		100	-	300		V _{CE} =1V, I _c =150mA
		40	-	-		V _{CE} =2V, I _c =500mA
Transition frequency	f _T	250	-	-	MHz	V _{CE} =10V, I _c =20mA, f=100MHz
Collector output capacitance	C _{ob}	-	-	6.5	pF	V _{CE} =10V, f=100kHz
Emitter input capacitance	C _{ib}	-	-	30	pF	V _{BE} =0.5V, f=100kHz
Delay time	t _d	-	-	15	ns	V _{CC} =30V, V _{BE(ON)} =2V, I _c =150mA, I _{B1} =15mA
Rise time	t _r	-	-	20	ns	V _{CC} =30V, V _{BE(ON)} =2V, I _c =150mA, I _{B1} =15mA
Storage time	t _{stg}	-	-	225	ns	V _{CC} =30V, I _c =150mA, I _{B1} =I _{B2} =15mA
Fall time	t _f	-	-	30	ns	V _{CC} =30V, I _c =150mA, I _{B1} =I _{B2} =15mA

ROHM

UMT4401 / SST4401 / MMST4401 / 2N4401

Transistors

●Electrical characteristic curves

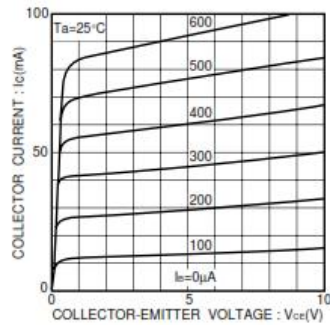


Fig.1 Grounded emitter output characteristics

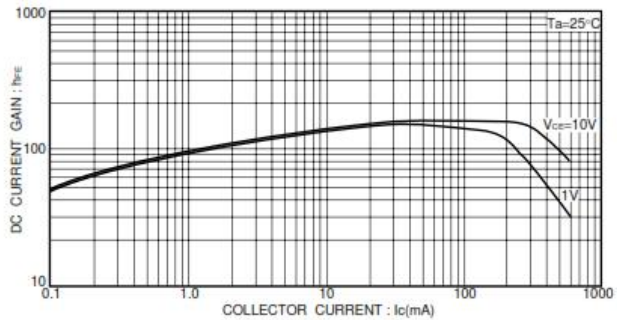


Fig.3 DC current gain vs. collector current(I)

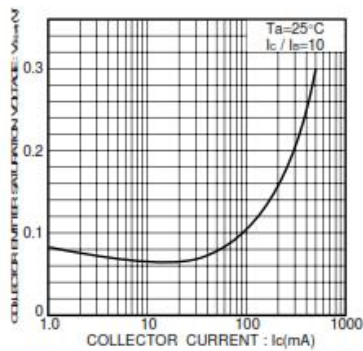


Fig.2 Collector-emitter saturation voltage vs. collector current

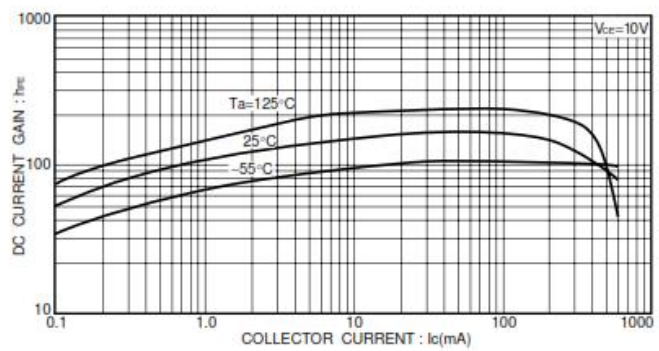


Fig.4 DC current gain vs. collector current(II)

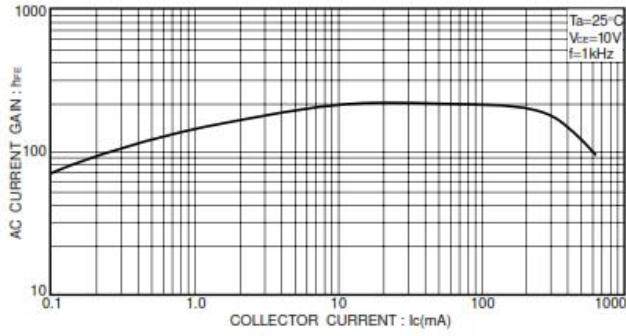


Fig.5 AC current gain vs. collector current

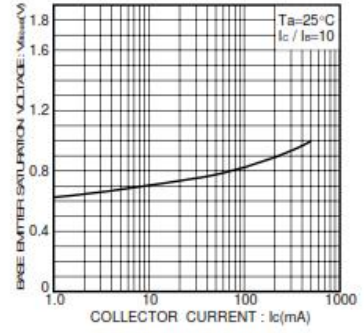


Fig.6 Base-emitter saturation voltage vs. collector current



UMT4401 / SST4401 / MMST4401 / 2N4401

Transistors

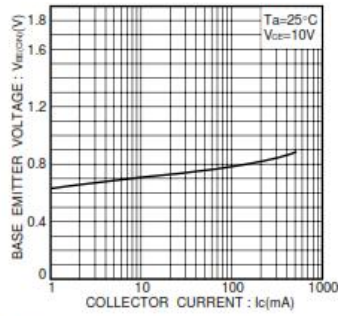


Fig.7 Grounded emitter propagation characteristics

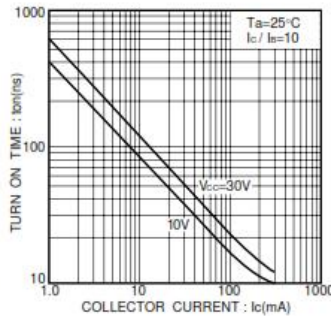


Fig.8 Turn-on time vs. collector current

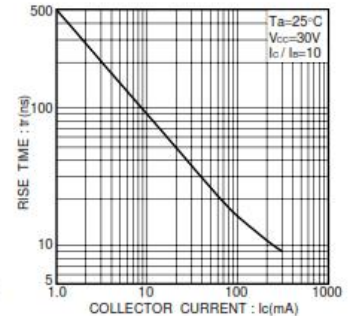


Fig.9 Rise time vs. collector current

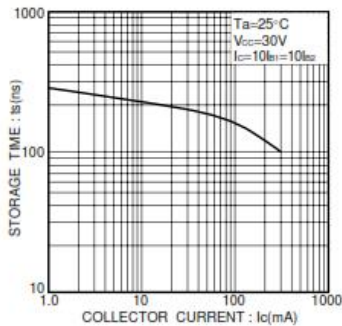


Fig.10 Storage time vs. collector current

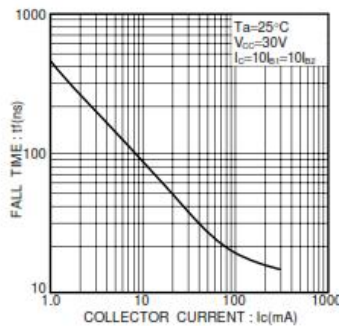


Fig.11 Fall time vs. collector current

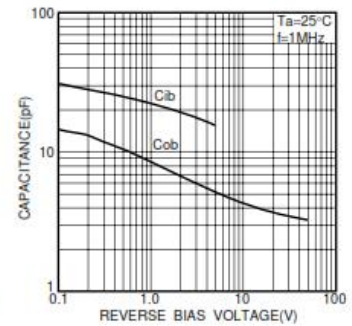


Fig.12 Input/output capacitance vs. voltage

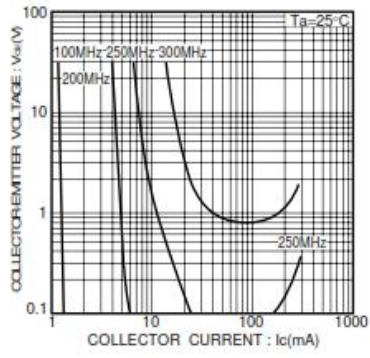


Fig.13 Gain bandwidth product

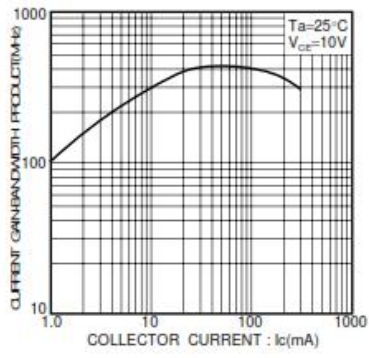


Fig.14 Gain bandwidth product vs. collector current

ROHM

**EK D BS170 Kodlu MOSFET için “DIODES INCORPORATED”
Üretici Firmasının Yayımladığı Datasheet.**



BS170

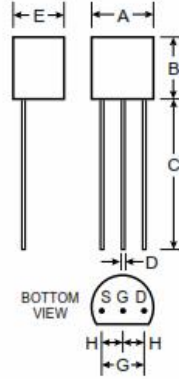
N-CHANNEL ENHANCEMENT MODE TRANSISTOR

Features

- High Input Impedance
- Fast Switching Speed
- CMOS Logic Compatible Input
- No Thermal Runaway or Secondary Breakdown

Mechanical Data

- Case: TO-92, Plastic
- Leads: Solderable per MIL-STD-202, Method 208
- Pin Connection: See Diagram
- Weight: 0.18 grams (approx.)



TO-92		
Dim	Min	Max
A	4.45	4.70
B	4.46	4.70
C	12.7	—
D	0.41	0.63
E	3.43	3.68
G	2.42	2.67
H	1.14	1.40
All Dimensions in mm		

Maximum Ratings @ $T_A = 25^\circ\text{C}$ unless otherwise specified

Characteristic	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	60	V
Drain-Gate Voltage	V_{DGS}	60	V
Gate-Source-Voltage (pulsed)	V_{GS}	± 20	V
Drain Current (continuous)	I_D	300	mA
Power Dissipation @ $T_C = 25^\circ\text{C}$ (Note 1)	P_d	830	mW
Junction Temperature	T_J	150	$^\circ\text{C}$
Operating and Storage Temperature Range	T_J, T_{STG}	-55 to +150	$^\circ\text{C}$

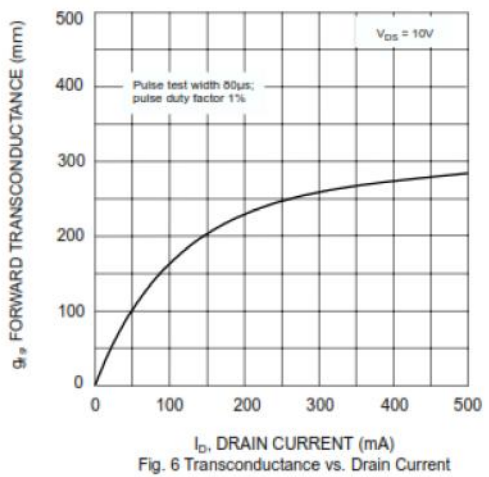
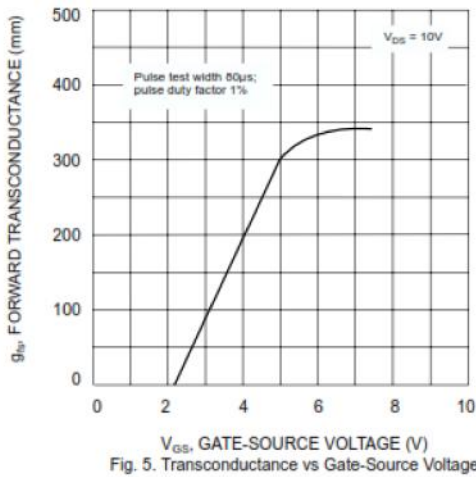
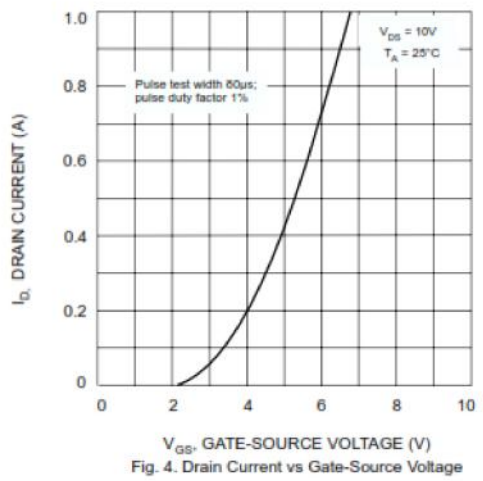
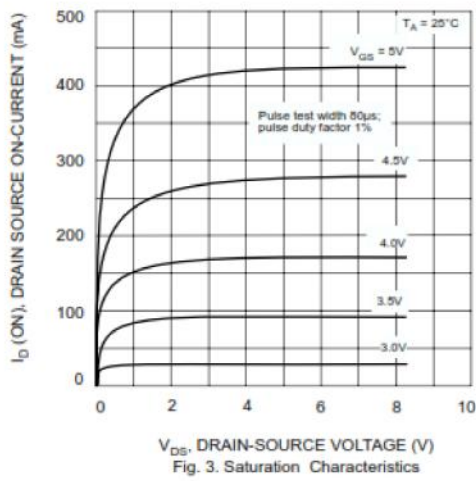
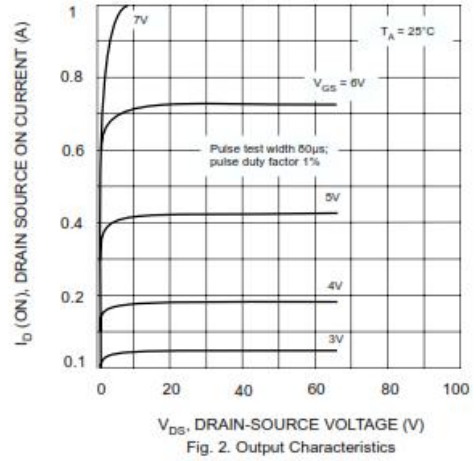
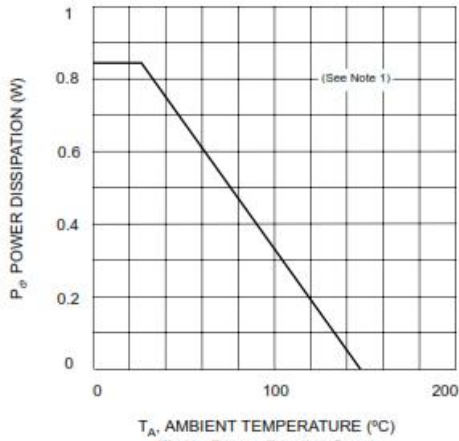
Inverse Diode @ $T_A = 25^\circ\text{C}$ unless otherwise specified

Characteristic	Symbol	Value	Unit
Maximum Forward Current (continuous)	I_F	0.50	A
Forward Voltage Drop (typ.) @ $V_{GS} = 0, I_F = 0.5\text{A}, T_J = 25^\circ\text{C}$	V_F	0.85	V

Electrical Characteristics @ $T_A = 25^\circ\text{C}$ unless otherwise specified

Characteristic	Symbol	Min	Typ	Max	Unit	Test Condition
Drain-Source Breakdown Voltage	$V_{(BR)DS}$	60	90	—	V	$I_D = 100\mu\text{A}, V_{GS} = 0$
Gate Threshold Voltage	$V_{GS(th)}$	0.8	1.0	3.0	V	$V_{DS} = V_{GS}, I_D = 1.0\text{mA}$
Gate-Body Leakage Current	I_{GSS}	—	—	10	nA	$V_{GS} = 15\text{V}, V_{DS} = 0$
Drain-Cutoff Current	I_{DSS}	—	—	0.5	μA	$V_{DS} = 25\text{V}, V_{GS} = 0$
Drain-Source ON Resistance	$r_{DS(on)}$	—	3.5	5.0	Ω	$V_{GS} = 10\text{V}, I_D = 0.2\text{mA}$
Thermal Resistance, Junction to Ambient Air	$R_{\theta JA}$	—	—	150	K/W	Note 1
Forward Transconductance	g_{FS}	—	200	—	mS	$V_{DS} = 10\text{V}, I_D = 0.2\text{A}, f = 1\text{MHz}$
Input Capacitance	C_{iss}	—	60	—	pF	$V_{DS} = 10\text{V}, V_{GS} = 0, f = 1.0\text{MHz}$
Turn On Time	t_{on}	—	5.0	—	ns	$V_{GS} = 10\text{V}, V_{DS} = 10\text{V}, R_D = 100\Omega$
Turn Off Time	t_{off}	—	15	—	ns	

Notes: 1. Valid provided that leads are kept at ambient temperature at a distance of 2.0mm from case.



**EK E BUZ11 Kodlu MOSFET için “intersil” Üretici Firmasının
Yayımladığı Datasheet.**

intersil

BUZ11

Data Sheet

June 1999

File Number 2253.2

30A, 50V, 0.040 Ohm, N-Channel Power MOSFET

This is an N-Channel enhancement mode silicon gate power field effect transistor designed for applications such as switching regulators, switching converters, motor drivers, relay drivers and drivers for high power bipolar switching transistors requiring high speed and low gate drive power. This type can be operated directly from integrated circuits.

Formerly developmental type TA9771.

Ordering Information

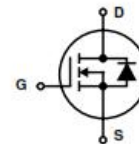
PART NUMBER	PACKAGE	BRAND
BUZ11	TO-220AB	BUZ11

NOTE: When ordering, use the entire part number.

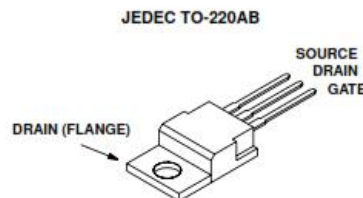
Features

- 30A, 50V
- $r_{DS(ON)} = 0.040\Omega$
- SOA is Power Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance
- Majority Carrier Device
- Related Literature
 - TB334 "Guidelines for Soldering Surface Mount Components to PC Boards"

Symbol



Packaging



BUZ11

Absolute Maximum Ratings $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

	BUZ11	UNITS
Drain to Source Breakdown Voltage (Note 1)	50	V
Drain to Gate Voltage ($R_{GS} = 20k\Omega$) (Note 1)	50	V
Continuous Drain Current $T_C = 30^\circ\text{C}$	30	A
Pulsed Drain Current (Note 3)	120	A
Gate to Source Voltage	± 20	V
Maximum Power Dissipation	75	W
Linear Derating Factor	0.6	W/°C
Operating and Storage Temperature	-55 to 150	°C
DIN Humidity Category - DIN 40040	E	
IEC Climatic Category - DIN IEC 68-1	55/150/56	
Maximum Temperature for Soldering		
Leads at 0.063in (1.6mm) from Case for 10s.	300	°C
Package Body for 10s, See Techbrief 334	260	°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. $T_J = 25^\circ\text{C}$ to 125°C .

Electrical Specifications $T_C = 25^{\circ}\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Drain to Source Breakdown Voltage	BV_{DSS}	$I_D = 250\mu\text{A}$, $V_{GS} = 0\text{V}$	50	-	-	V
Gate Threshold Voltage	$V_{GS(TH)}$	$V_{GS} = V_{DS}$, $I_D = 1\text{mA}$ (Figure 9)	2.1	3	4	V
Zero Gate Voltage Drain Current	I_{DSS}	$T_J = 25^{\circ}\text{C}$, $V_{DS} = 50\text{V}$, $V_{GS} = 0\text{V}$	-	20	250	μA
		$T_J = 125^{\circ}\text{C}$, $V_{DS} = 50\text{V}$, $V_{GS} = 0\text{V}$	-	100	1000	μA
Gate to Source Leakage Current	I_{GSS}	$V_{GS} = 20\text{V}$, $V_{DS} = 0\text{V}$	-	10	100	nA
Drain to Source On Resistance (Note 2)	$r_{DS(ON)}$	$I_D = 15\text{A}$, $V_{GS} = 10\text{V}$ (Figure 8)	-	0.03	0.04	Ω
Forward Transconductance (Note 2)	g_{fs}	$V_{DS} = 25\text{V}$, $I_D = 15\text{A}$ (Figure 11)	4	8	-	S
Turn-On Delay Time	$t_d(ON)$	$V_{CC} = 30\text{V}$, $I_D \approx 3\text{A}$, $V_{GS} = 10\text{V}$, $R_{GS} = 50\Omega$, $R_L = 10\Omega$	-	30	45	ns
Rise Time	t_r		-	70	110	ns
Turn-Off Delay Time	$t_d(OFF)$		-	180	230	ns
Fall Time	t_f		-	130	170	ns
Input Capacitance	C_{ISS}	$V_{DS} = 25\text{V}$, $V_{GS} = 0\text{V}$, $f = 1\text{MHz}$ (Figure 10)	-	1500	2000	pF
Output Capacitance	C_{OSS}		-	750	1100	pF
Reverse Transfer Capacitance	C_{RSS}		-	250	400	pF
Thermal Resistance Junction to Case	$R_{\theta JC}$		≤ 1.67			$^{\circ}\text{C/W}$
Thermal Resistance Junction to Ambient	$R_{\theta JA}$		≤ 75			$^{\circ}\text{C/W}$

Source to Drain Diode Specifications

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Continuous Source to Drain Current	I_{SD}	$T_C = 25^{\circ}\text{C}$	-	-	30	A
Pulsed Source to Drain Current	I_{SDM}	$T_C = 25^{\circ}\text{C}$	-	-	120	A
Source to Drain Diode Voltage	V_{SD}	$T_J = 25^{\circ}\text{C}$, $I_{SD} = 60\text{A}$, $V_{GS} = 0\text{V}$	-	1.7	2.6	V
Reverse Recovery Time	t_{rr}	$T_J = 25^{\circ}\text{C}$, $I_{SD} = 30\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$, $V_R = 30\text{V}$	-	200	-	ns
Reverse Recovery Charge	Q_{RR}		-	0.25	-	μC

NOTES:

- Pulse Test: Pulse width $\leq 300\text{ms}$, duty cycle $\leq 2\%$.
- Repetitive rating: pulse width limited by maximum junction temperature. See Transient Thermal Impedance curve (Figure 3).

BUZ11

Typical Performance Curves Unless Otherwise Specified

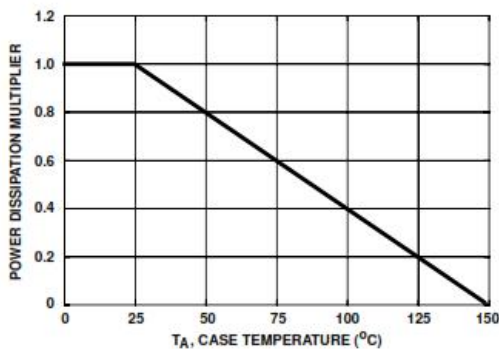


FIGURE 1. NORMALIZED POWER DISSIPATION vs CASE TEMPERATURE

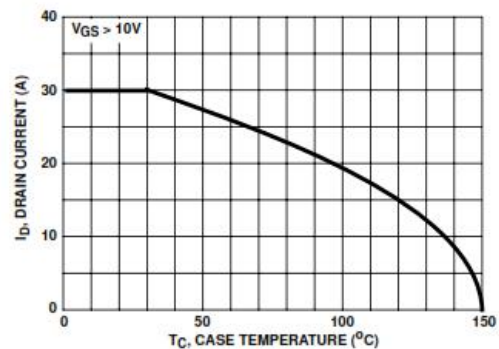


FIGURE 2. MAXIMUM CONTINUOUS DRAIN CURRENT vs CASE TEMPERATURE

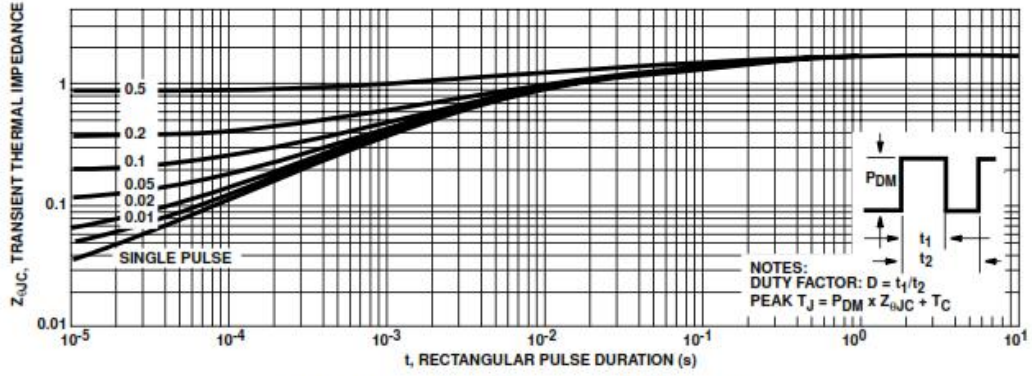


FIGURE 3. MAXIMUM TRANSIENT THERMAL IMPEDANCE

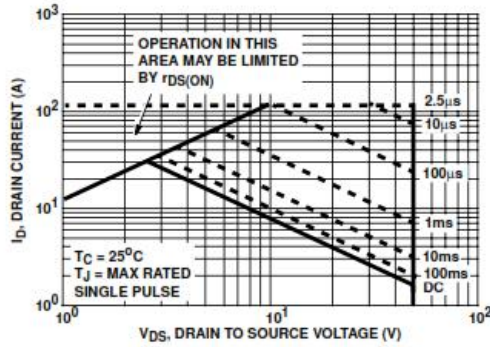


FIGURE 4. FORWARD BIAS SAFE OPERATING AREA

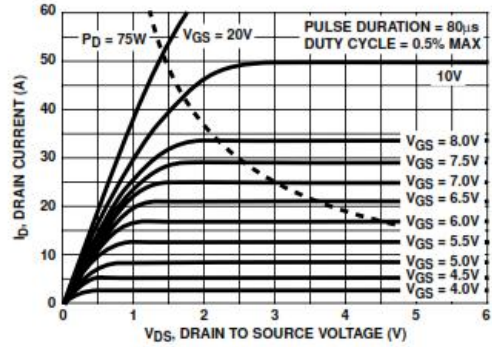


FIGURE 5. OUTPUT CHARACTERISTICS

BUZ11

Typical Performance Curves Unless Otherwise Specified (Continued)

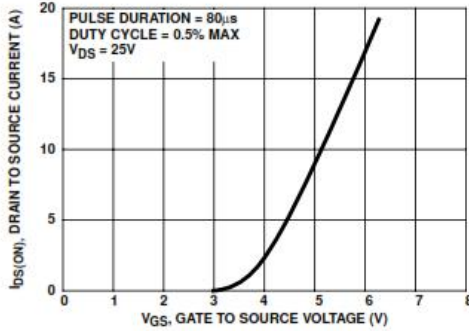


FIGURE 6. TRANSFER CHARACTERISTICS

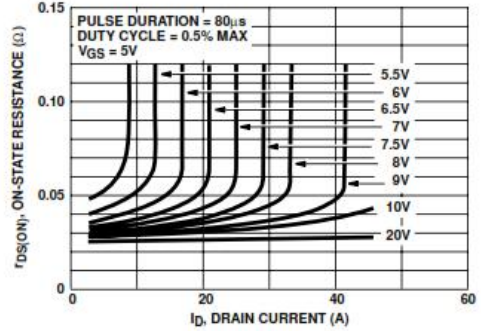


FIGURE 7. DRAIN TO SOURCE ON RESISTANCE vs GATE VOLTAGE AND DRAIN CURRENT

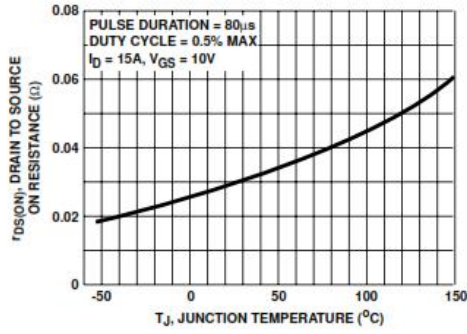


FIGURE 8. DRAIN TO SOURCE ON RESISTANCE vs JUNCTION TEMPERATURE

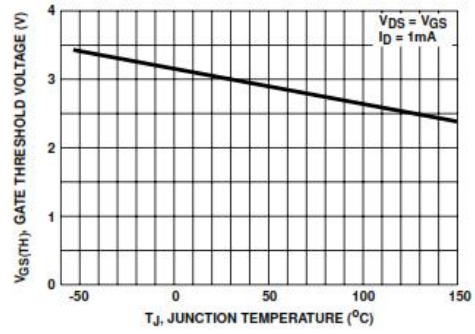


FIGURE 9. GATE THRESHOLD VOLTAGE vs JUNCTION TEMPERATURE

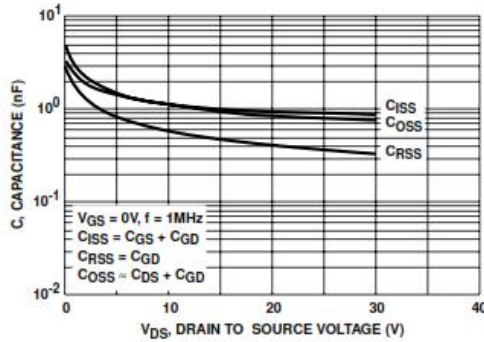


FIGURE 10. CAPACITANCE vs DRAIN TO SOURCE VOLTAGE

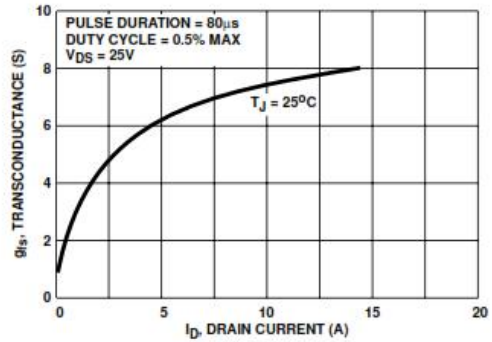


FIGURE 11. TRANSCONDUCTANCE vs DRAIN CURRENT

BUZ11

Typical Performance Curves Unless Otherwise Specified (Continued)

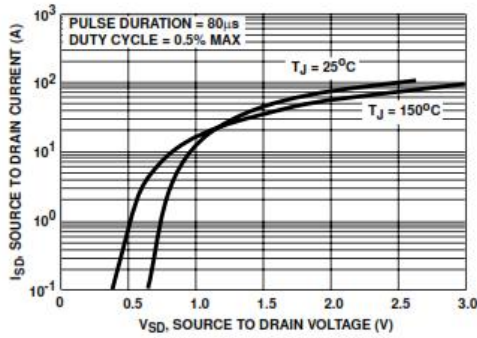


FIGURE 12. SOURCE TO DRAIN DIODE VOLTAGE

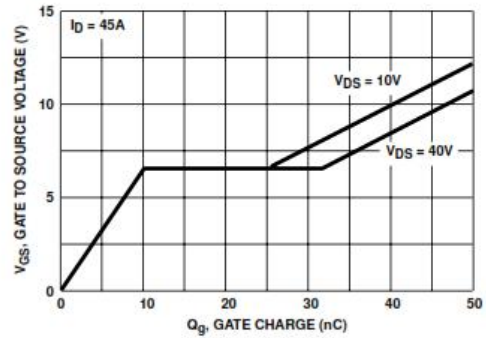


FIGURE 13. GATE TO SOURCE VOLTAGE vs GATE CHARGE

Test Circuits and Waveforms

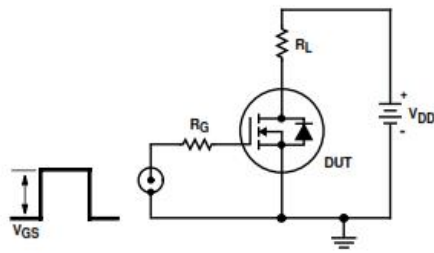


FIGURE 14. SWITCHING TIME TEST CIRCUIT

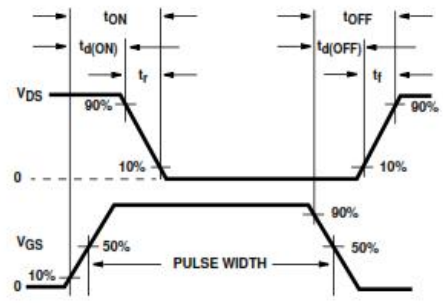


FIGURE 15. RESISTIVE SWITCHING WAVEFORMS

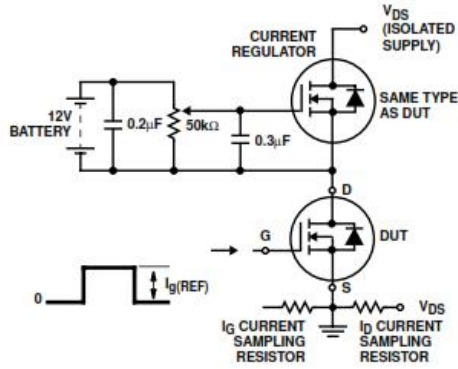


FIGURE 16. GATE CHARGE TEST CIRCUIT

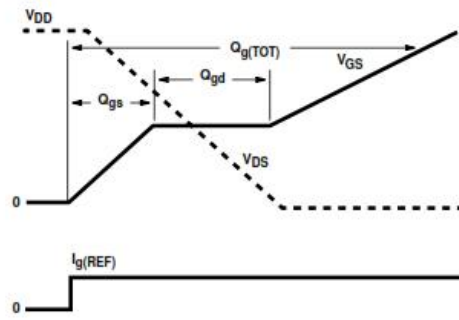
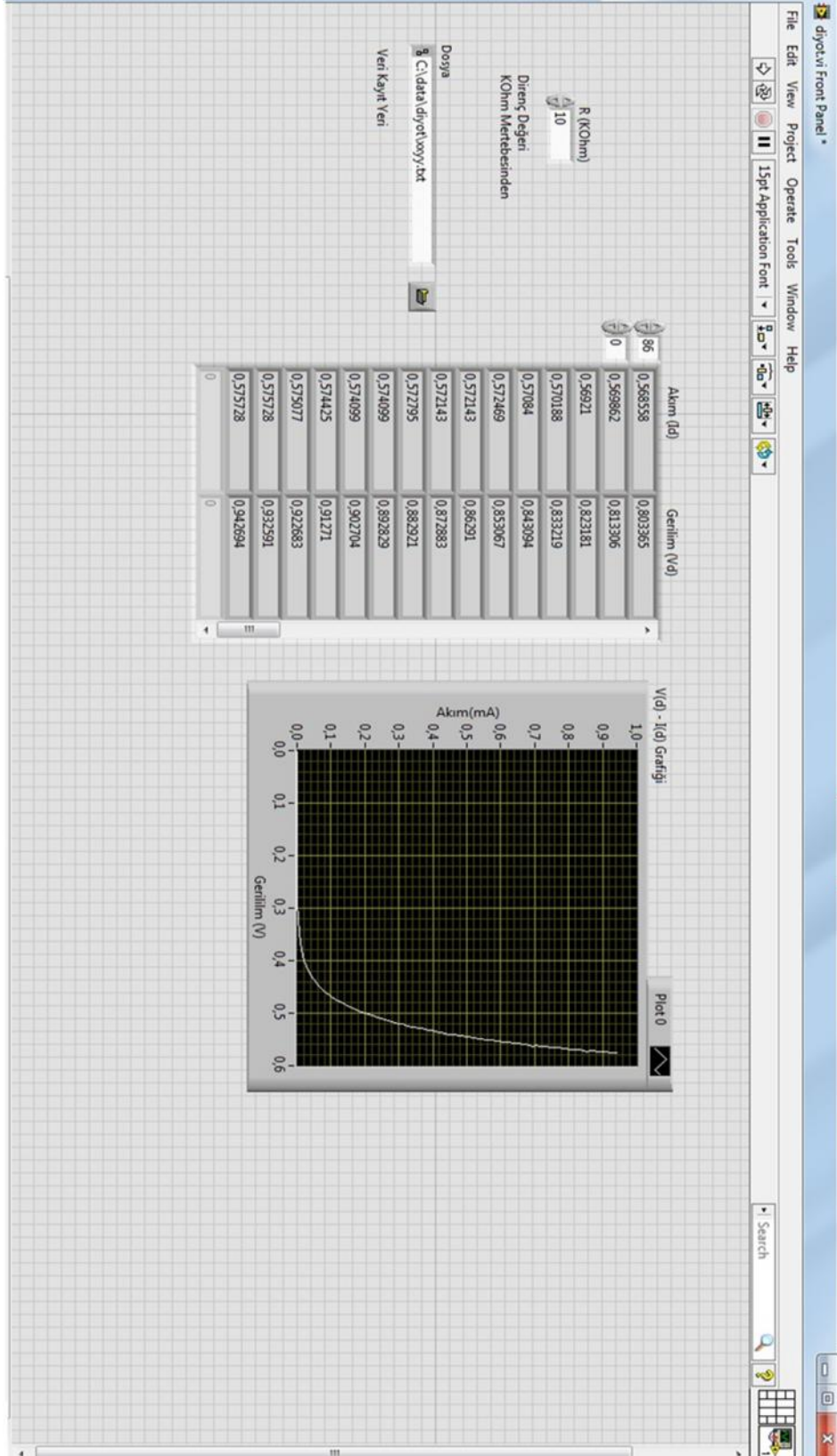
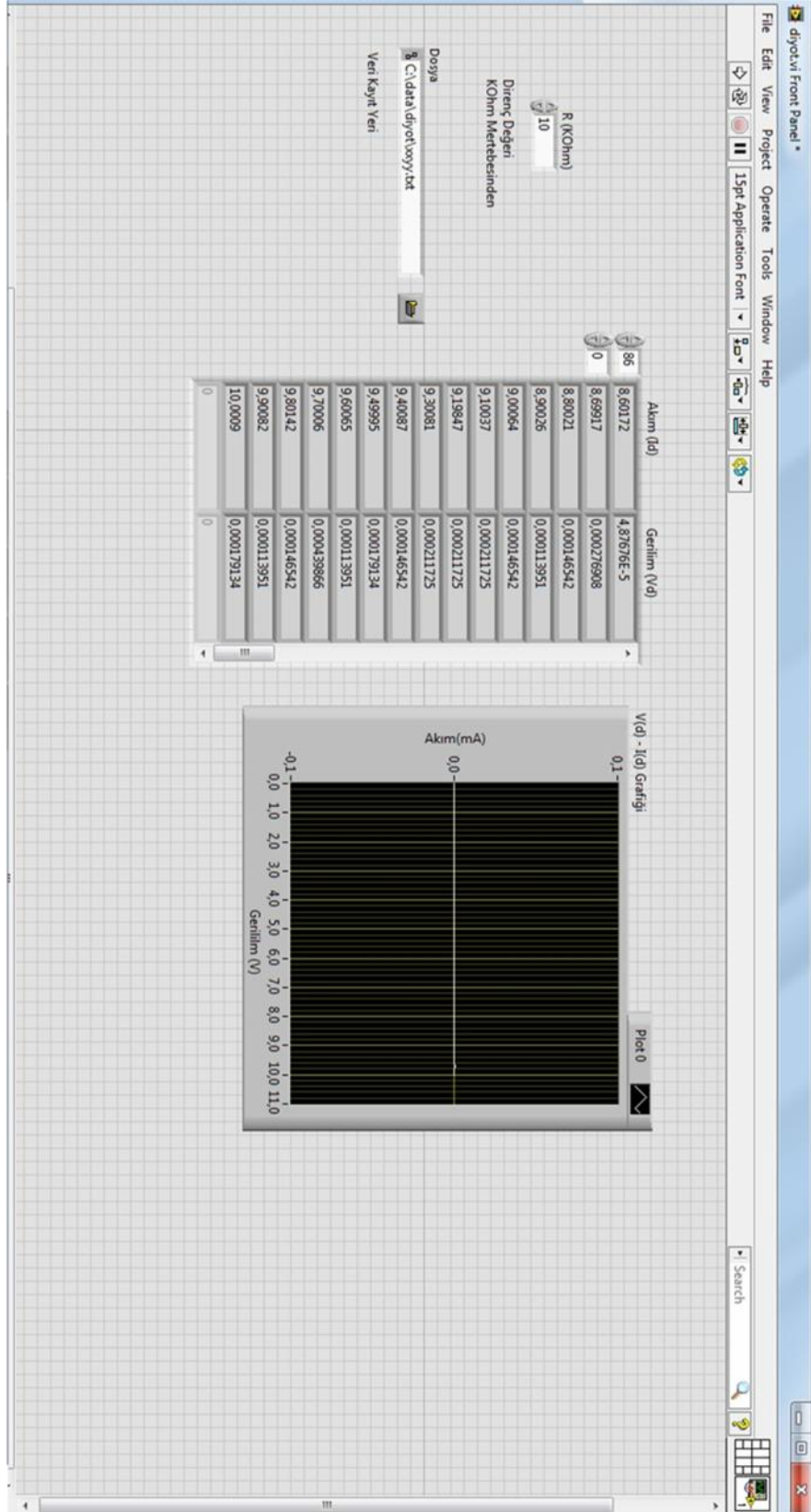


FIGURE 17. GATE CHARGE WAVEFORMS

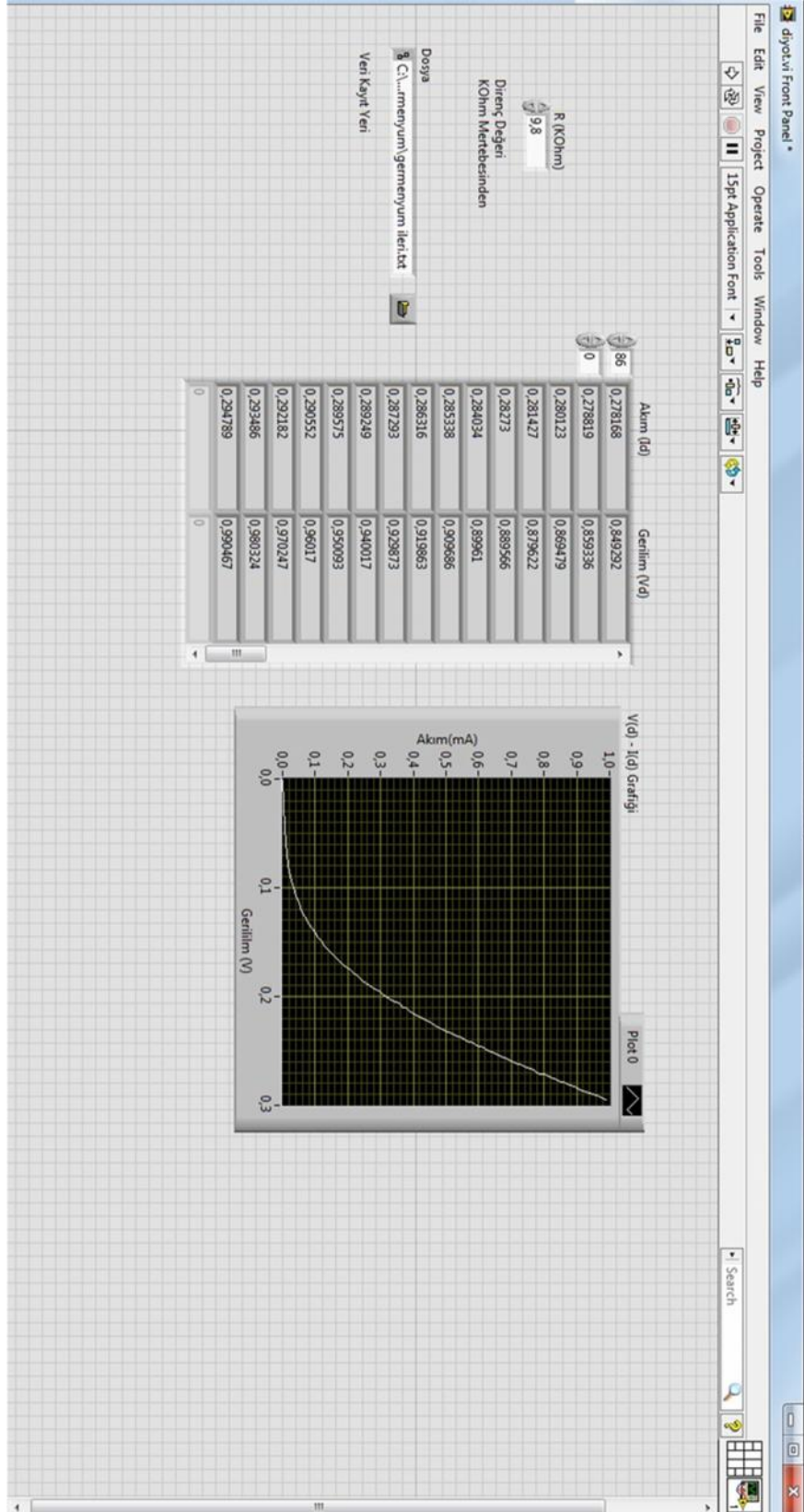
EK F 1N4007 Kodlu Diyot için Yapılan İleri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



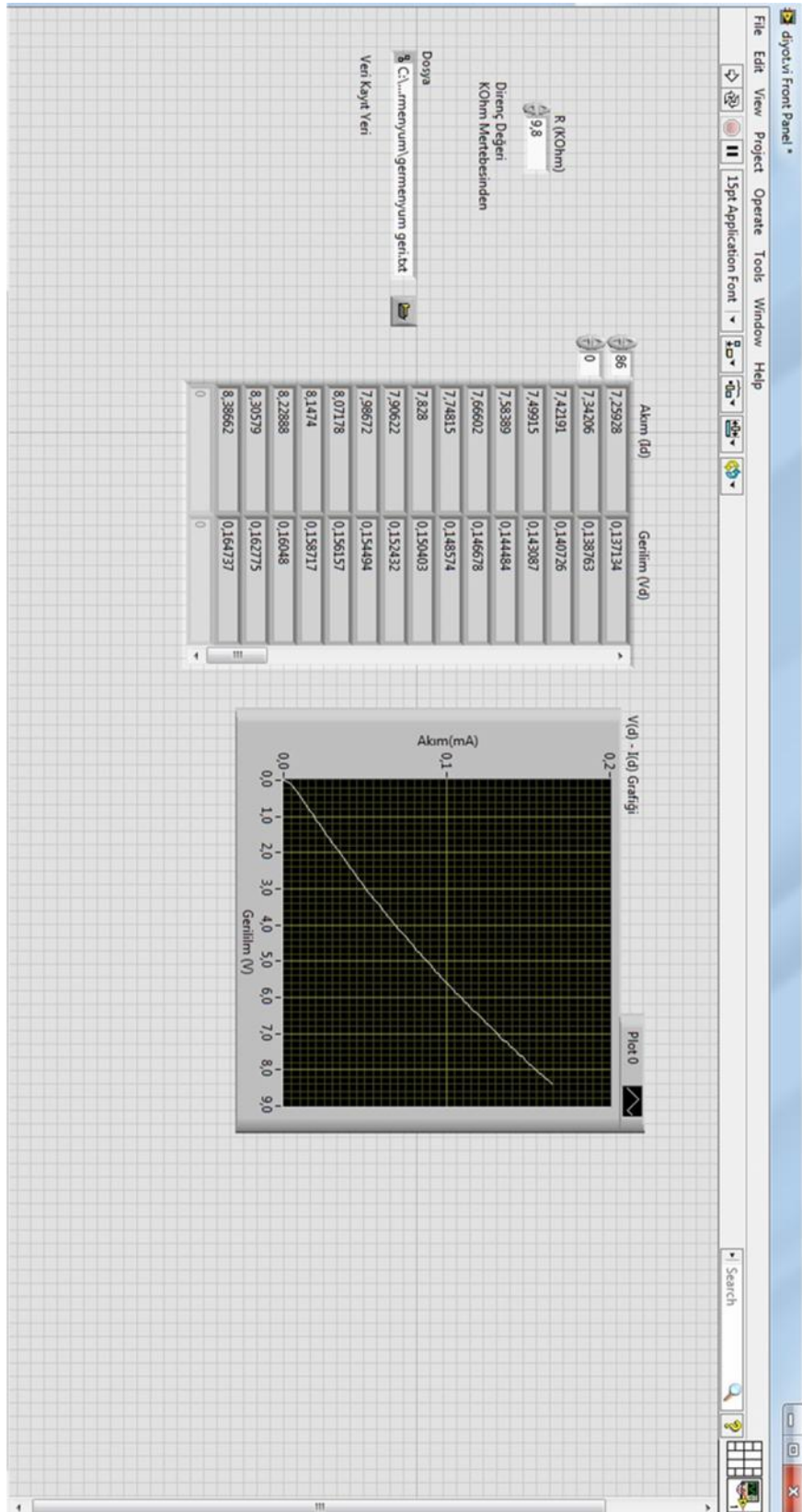
EK G 1N4007 Kodlu Diyot için Yapılan Geri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



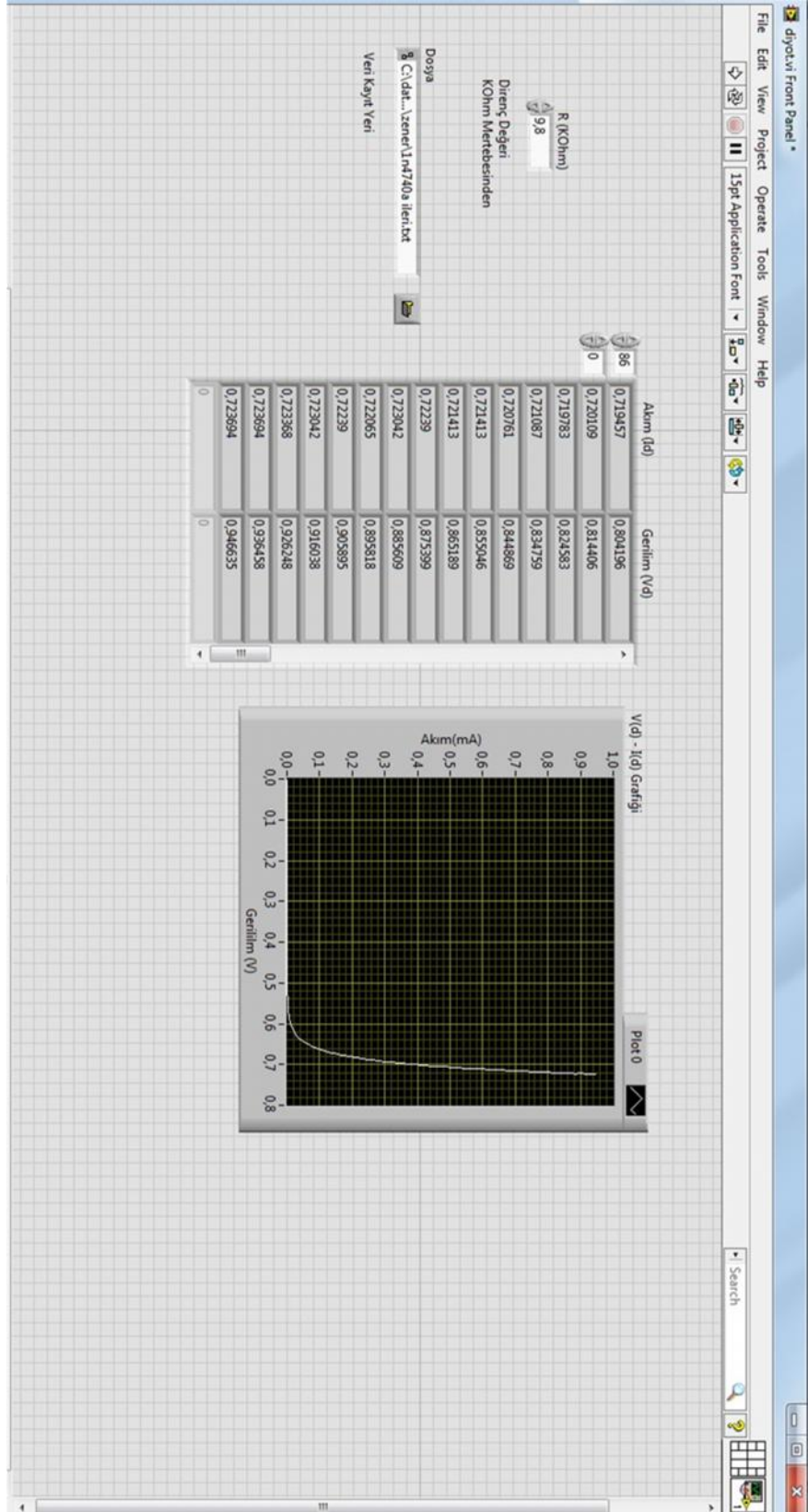
EK H Kod Numarası Bilinmeyen Diyot için Yapılan İleri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



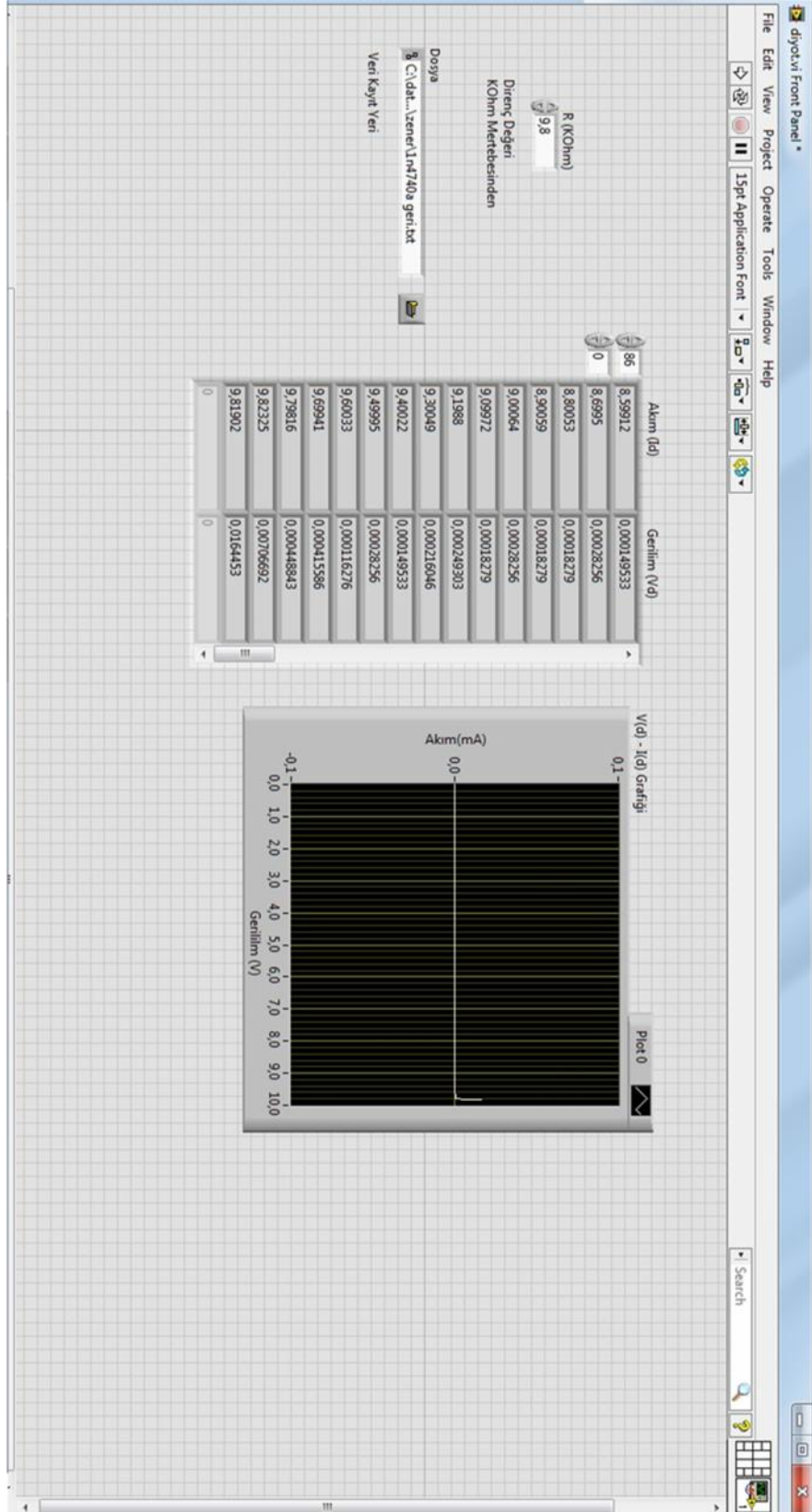
EK I Kod Numarası Bilinmeyen Diyot için Yapılan İleri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



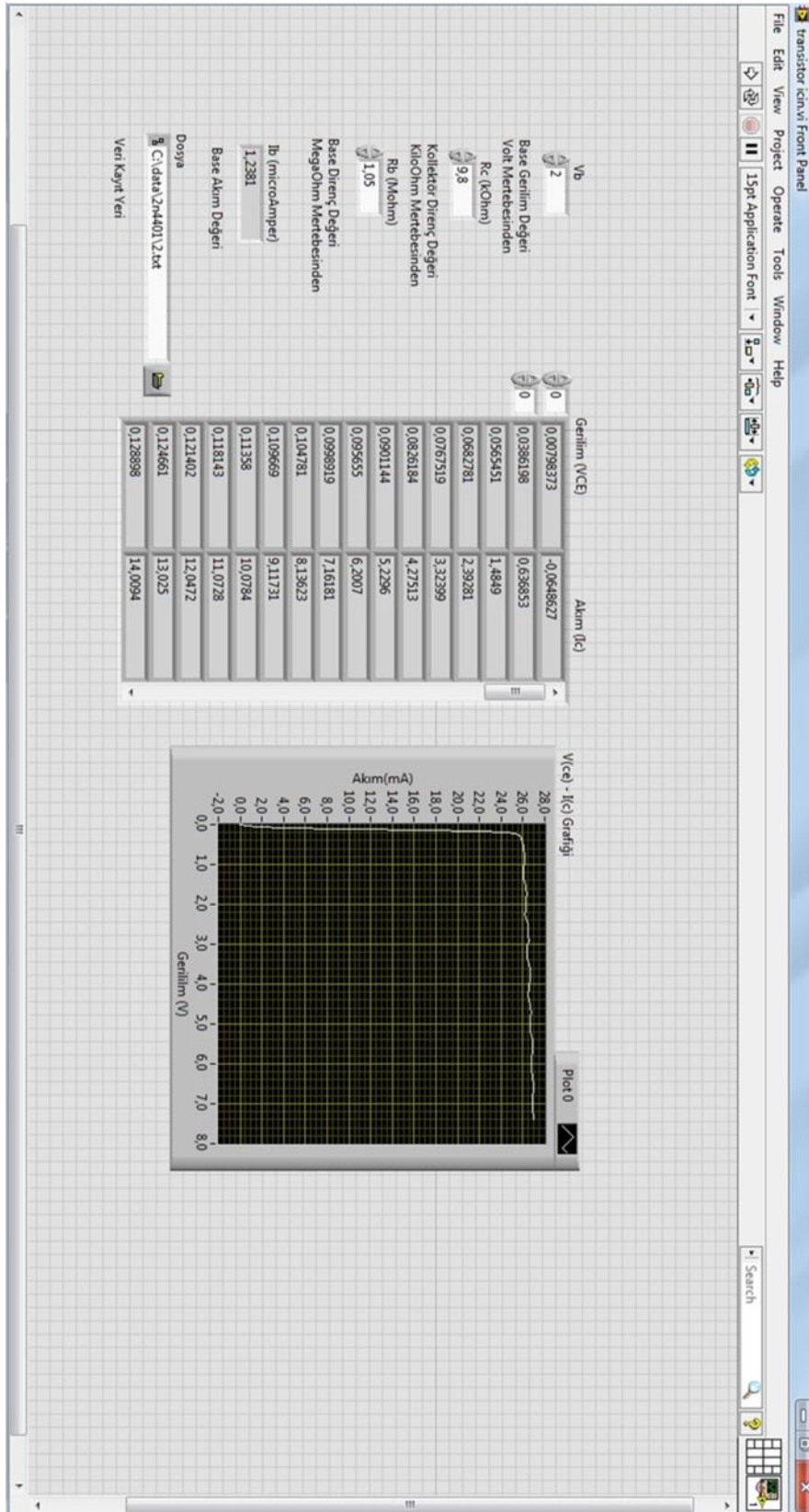
EK J 1N4740A Kodlu Zener Diyot için Yapılan İleri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



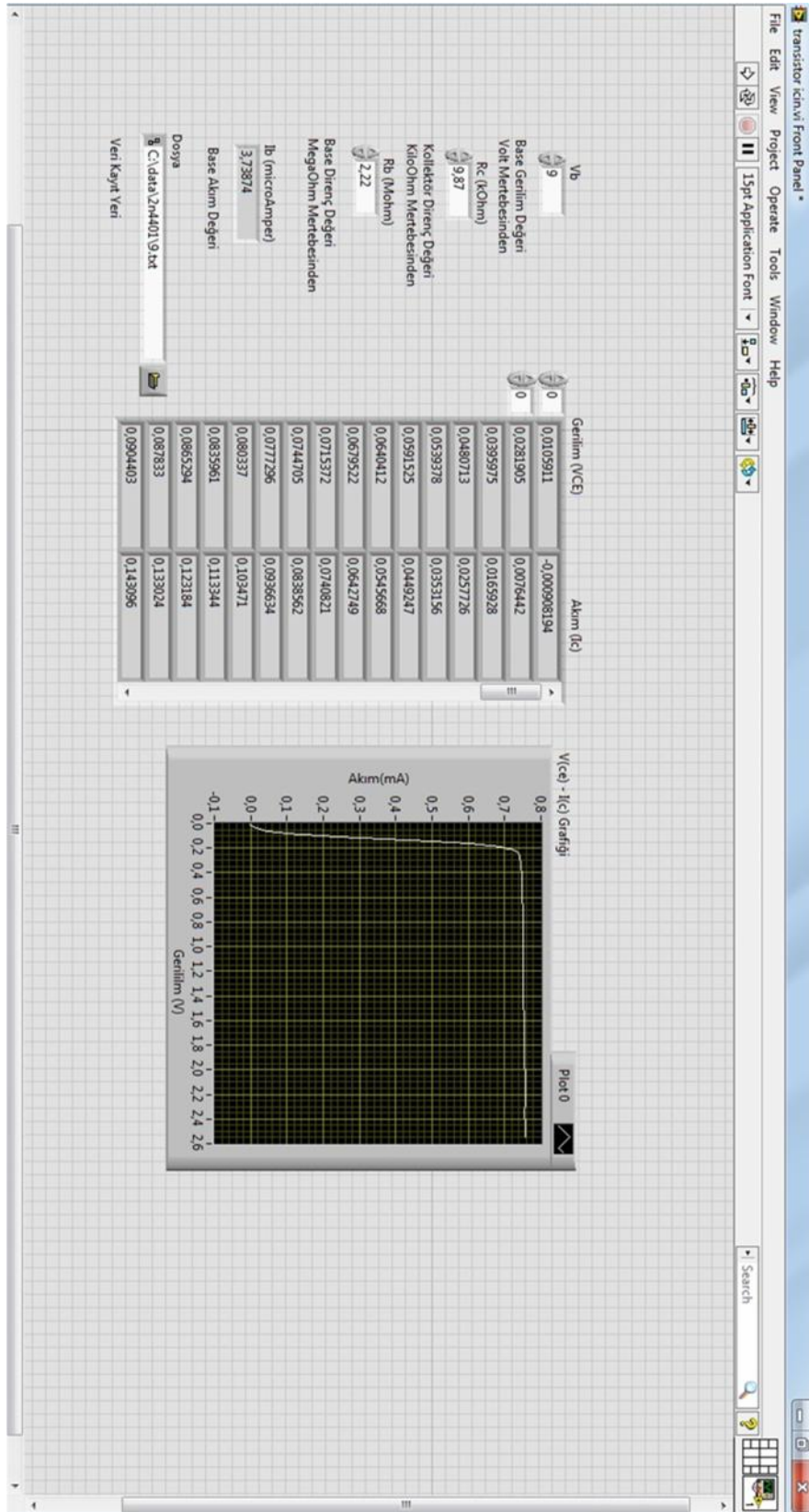
EK K 1N4740A Kodlu Zener Diyot için Yapılan Geri Besleme Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



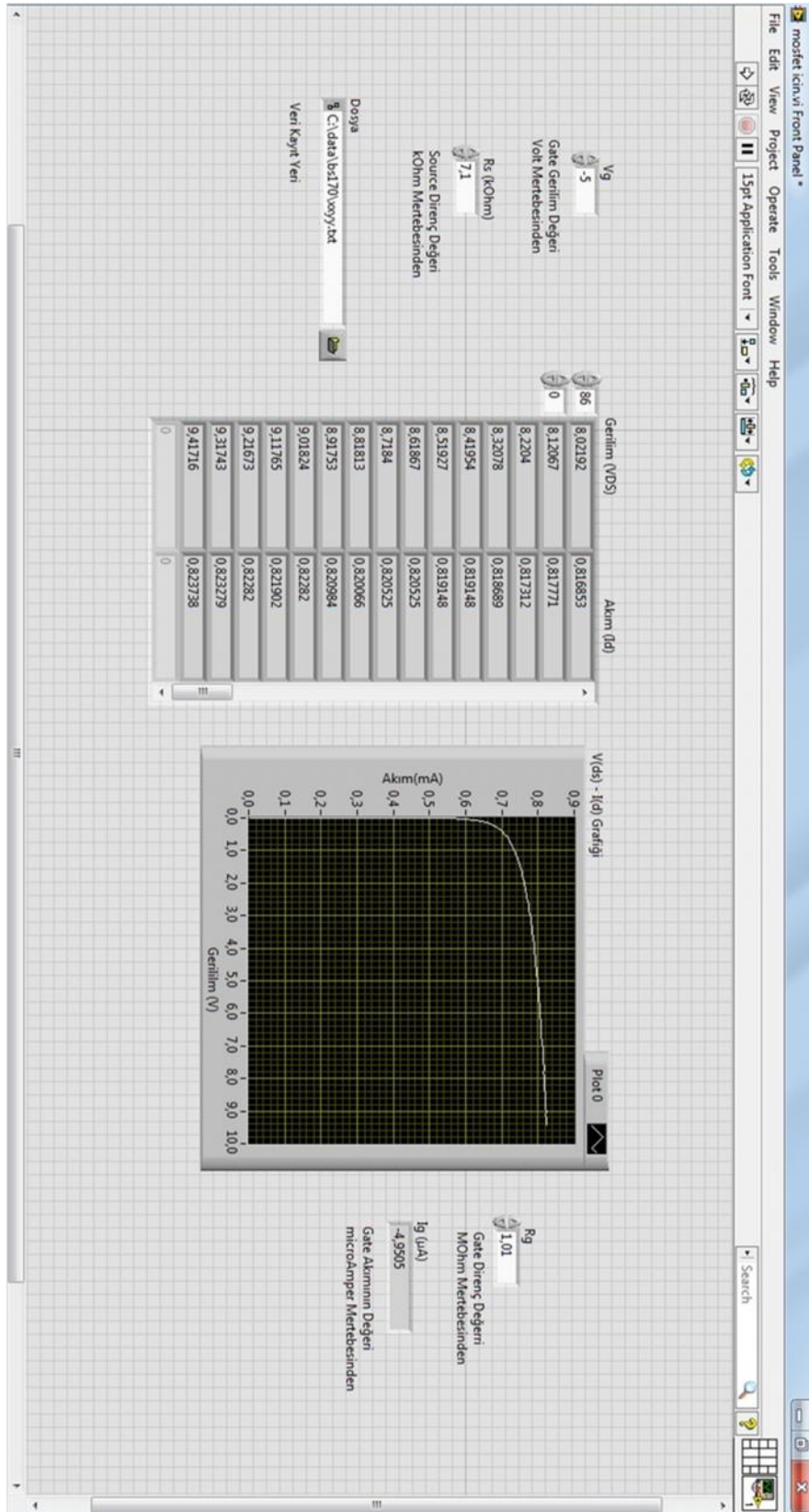
EK L 2N4401 Kodlu Transistör için 2 Voltluk Base Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



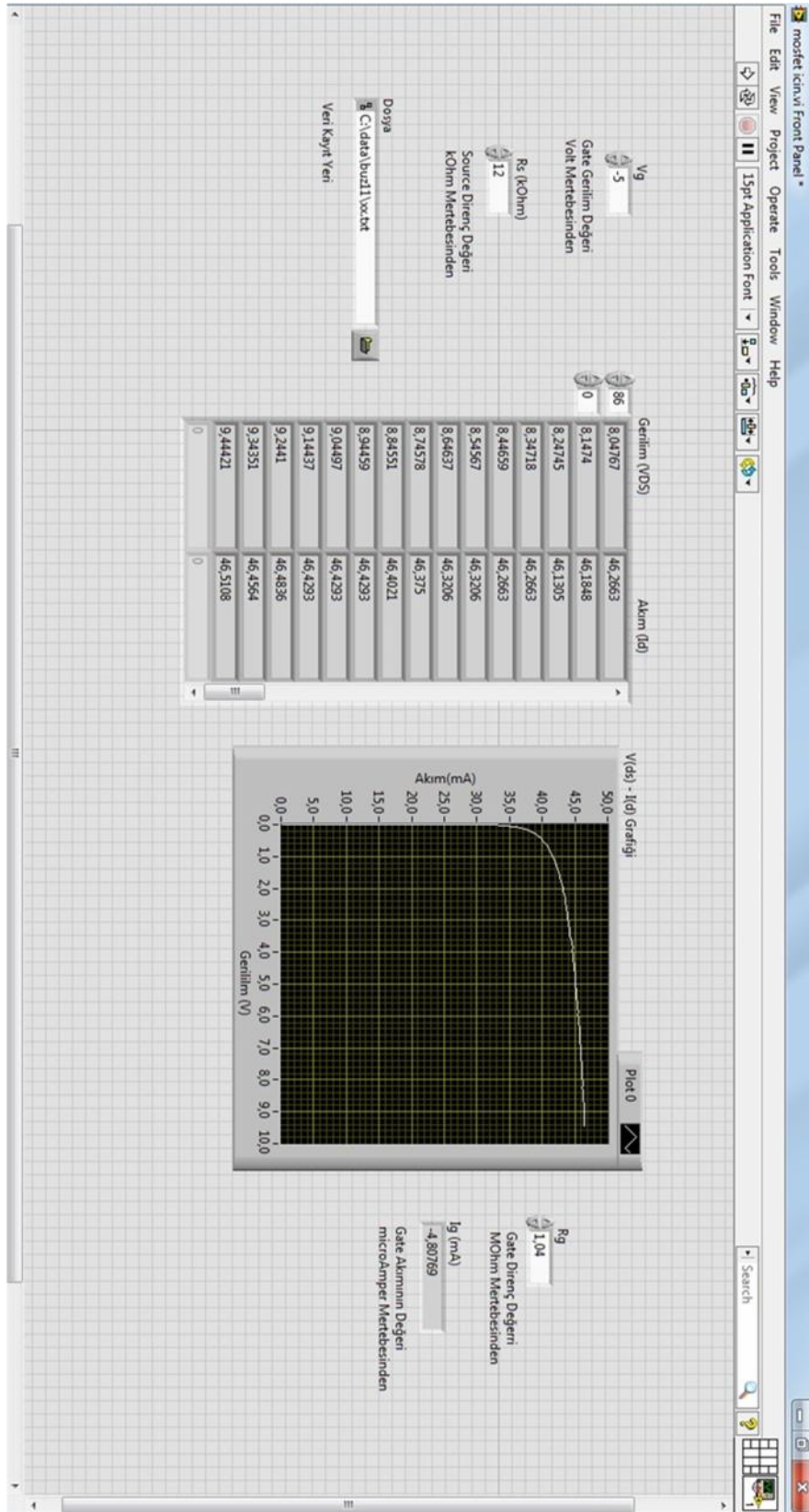
EK M 2N4401 Kodlu Transistör için 9 Voltluk Base Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



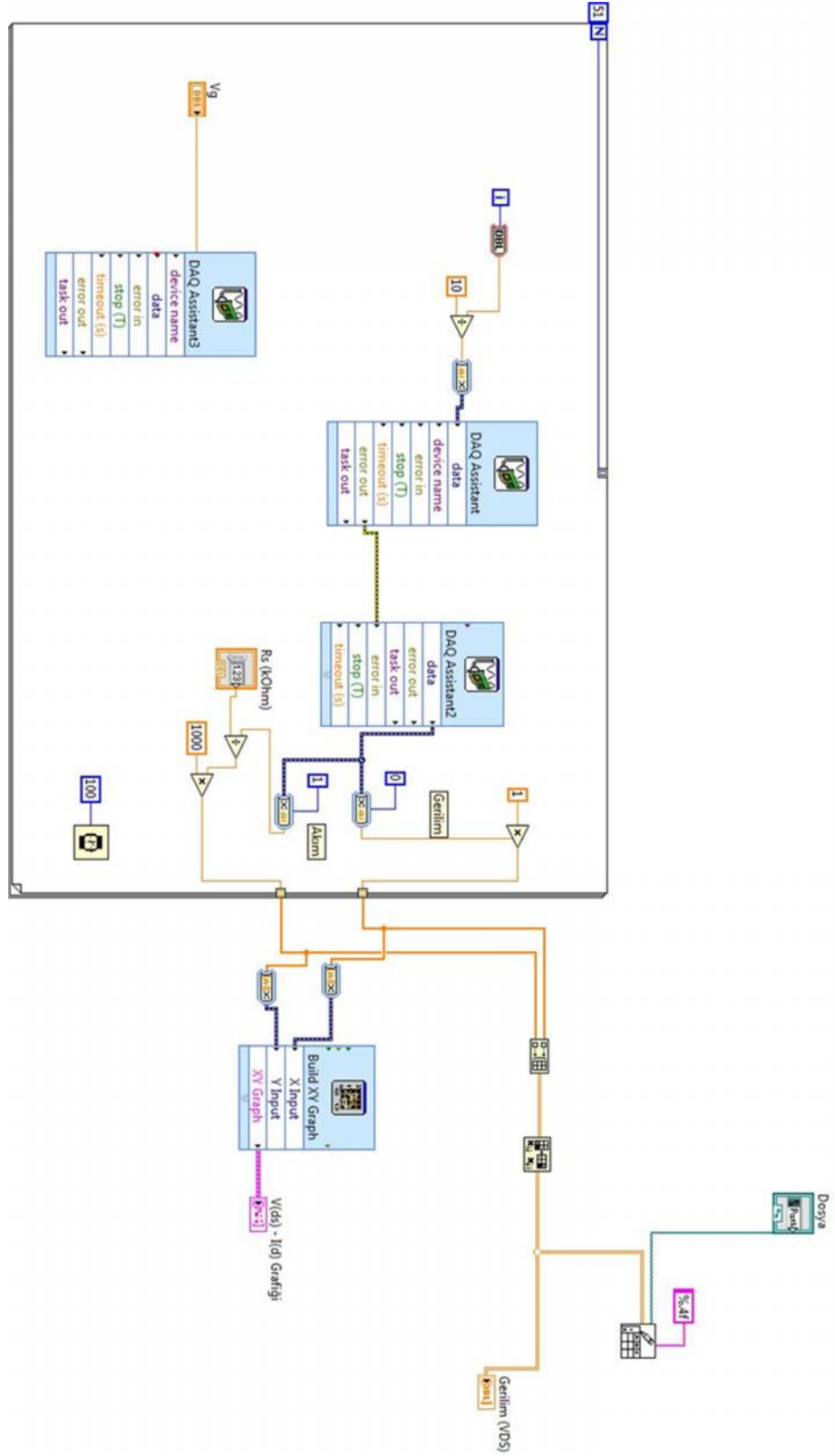
EK N BS170 Kodlu MOSFET için -5 Voltluk Gate Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



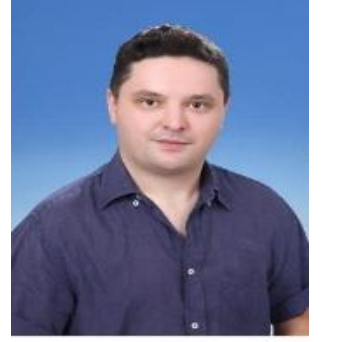
EK O BUZ11 Kodlu MOSFET için -5 Voltluk Gate Gerilimi Altında Yapılan Akım – Gerilim Karakteristiği Deneyinin Ekran Görüntüsü.



EK P MOSFET Çalışmaları için Hazırlanan LabVIEW Programının Block Panel Ekran Görüntüsü.



ÖZGEÇM



Ad Soyad: Zekeriya Mehmet YÜKSEL
Do um Yeri ve Tarihi: Denizli 30.09.1982
Adres: Servergazi Mah. 402 Sok. Akhan Sit. B Blok
No: 52. D: 19.
Merkez / DEN ZL .
Lisans Üniversite: Pamukkale Üniversitesi.