## T.C. PAMUKKALE ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

## FTFN VE INIC TABANLI YÜZEN SİMÜLATÖR DEVRESİ TASARIMI, BENZETİMLERİ VE DENEYLERİ

YÜKSEK LİSANS TEZİ

SERCAN TAŞĞIN

DENİZLİ, HAZİRAN - 2023

## T.C. PAMUKKALE ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI



# FTFN VE INIC TABANLI YÜZEN SİMÜLATÖR DEVRESİ TASARIMI, BENZETİMLERİ VE DENEYLERİ

YÜKSEK LİSANS TEZİ

SERCAN TAŞĞIN

DENİZLİ, HAZİRAN - 2023

Bu tezin tasarımı, hazırlanması, yürütülmesi, araştırmalarının yapılması ve bulgularının analizlerinde bilimsel etiğe ve akademik kurallara özenle riayet edildiğini; bu çalışmanın doğrudan birincil ürünü olmayan bulguların, verilerin ve materyallerin bilimsel etiğe uygun olarak kaynak gösterildiğini ve alıntı yapılan çalışmalara atfedildiğine beyan ederim.

SERCAN TAŞĞIN

### ÖZET

### FTFN VE INIC TABANLI YÜZEN SİMÜLATÖR DEVRESİ TASARIMI, BENZETİMLERİ VE DENEYLERİ

### YÜKSEK LİSANS TEZİ SERCAN TAŞĞIN PAMUKKALE ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

### (TEZ DANIŞMANI: PROF. DR. ERKAN YÜCE) (EŞ DANIŞMAN: DR. ÖĞR. ÜYESİ TOLGA YÜCEHAN) DENİZLİ, HAZİRAN - 2023

Bu tezde, bir pozitif dört terminalli yüzen nülor (PFTFN) ve iki tane akım negatif empedans çeviricisi (INIC) kullanılarak yüzen (iki ucu açık) kayıpsız bir simülatör tasarlanmıştır. Önerilen devrede pasif eleman seçimlerine bağlı olarak yüzen bobin simülatörü (SFI) devresi ve yüzen frekansa bağımlı negatif direnç (FDNR) devresi elde edilebilmektedir. Tasarlanan devrenin teorik analizleri PFTFN ve INIC aktif blok yapılarının ideal ve ideal olmayan durumları için yapılmıştır. Bu devre, minimum sayıda pasif eleman içermektedir. Önerilen devrenin pasif elemanları, herhangi bir eşleştirmeye ihtiyaç duymamaktadır. Fakat, tüm pasif elemanlar yüzen olarak seçilmiştir.

Elde edilen SFI devresinin benzetimleri ve deneyleri yapılmıştır. Ayrıca, elde edilen kayıpsız SFI devresi, uygulama olarak ikinci dereceden alçak geçiren, yüksek geçiren (HP), bant geçiren ve çentik süzgeç devrelerinde test edilmiştir. Süzgeç uygulama devrelerinin hem benzetimleri hem de deneyleri yapılmıştır. Elde edilen yüzen FDNR devresinin ve FDNR devresinin kullanıldığı HP süzgeç uygulamasının benzetimleri yapılmıştır. Yapılan tüm benzetimlerde 0.18 µm TSMC CMOS teknoloji parametreleri kullanılmıştır. Benzetimler, SPICE programı aracılığı ile yapılmıştır. Yapılan tüm deneylerde, SFI devresinde kullanılan aktif blok yapılarının yerine AD844'ler kullanılmıştır.

**ANAHTAR KELİMELER:** PFTFN, INIC, yüzen bobin simülatör devresi, yüzen frekansa bağımlı negatif direnç devresi, AD844.

#### ABSTRACT

### DESIGN, SIMULATIONS, AND EXPERIMENTS OF FTFN AND INIC-BASED A FLOATING SIMULATOR

#### MSC THESIS SERCAN TAŞĞIN PAMUKKALE UNIVERSITY INSTITUTE OF SCIENCE ELECTRICAL AND ELECTRONICS ENGINEERING

#### (SUPERVISOR: PROF. DR. ERKAN YUCE) (CO-SUPERVISOR: ASSIST. PROF. DR. TOLGA YUCEHAN) DENIZLI, JUNE 2023

In this thesis, a floating lossless simulator is designed by using a plus-type four-terminal floating nullor (PFTFN) and two current negative impedance converters (INICs). In the proposed circuit, a lossless simulated floating inductor (SFI) and a floating frequency-dependent negative resistance (FDNR) circuits can be obtained depending on the passive component choices. The theoretical analysis of the designed circuit is carried out in which both the ideal and non-ideal cases for the PFTFN and INICs are considered. The proposed circuit contains a minimum number of passive components. There is no need any passive component matching conditions in the proposed circuit. However, all the passive components used in the proposed circuit are floating.

Simulations and experimental tests are performed for the obtained SFI circuit. In addition, the obtained lossless SFI circuit is implemented in the second-order low-pass, high-pass (HP), band-pass, and notch filter circuits as applications. Both simulations and experimental tests are constructed for the filter applications. The simulations of the obtained floating FDNR circuit and its second-order HP filter application are also fulfilled. In all the simulations, 0.18  $\mu$ m TSMC CMOS technology parameters are used. In all the experiments, AD844s are utilized instead of the active building blocks used in the SFI circuit.

**KEYWORDS:** PFTFN, INIC, simulated floating inductor circuit, floating frequency-dependent negative resistor circuit, AD844.

# İÇİNDEKİLER

ÖZET	i
ABSTRACT	ii
İÇİNDEKİLERi	ii
ŞEKİL LİSTESİi	v
TABLO LİSTESİ	<b>i</b>
KISALTMALAR LİSTESİv	ii
SEMBOL LİSTESİvi	ii
ÖNSÖZi	X
1. GİRİŞ	1
1.1 Tezin Önemi	1
1.2 Tezin Amacı	2
1.3 Literatür Araştırması	2
2. DÖRT TERMİNALLİ YÜZEN NÜLOR (FTFN)	5
3. ÖNERİLEN DEVRE	7
3.1 Yüzen Bobin Simülatörü	8
3.1.1 Benzetimler	9
3.1.2 Uygulama Örnekleri1	2
3.1.2.1 İkinci Dereceden Alçak Geçiren ve Çentik Süzgeç1	2
3.1.2.2 İkinci Dereceden Yüksek Geçiren ve Çentik Süzgeç1	7
3.1.2.3 İkinci Dereceden Bant Geçiren Süzgeç2	1
3.1.3 Deneyler	4
3.1.3.1 Önerilen Yüzen Bobin Simülatörü Deneyleri2	4
3.1.3.2 Uygulama Deneyleri2	8
3.2 Yüzen Frekansa Bağımlı Negatif Direnç	1
3.2.1 Benzetimler	2
3.2.2 İkinci Dereceden Yüksek Geçiren Süzgeç Uygulama Örneği3	5
4. SONUÇLAR3	9
5. KAYNAKLAR4	1
6. ÖZGEÇMİŞ4	5

# ŞEKİL LİSTESİ

Şekil 2.1: FTFN aktif blok gösterimi.	5
Şekil 2.2: CCII kullanılarak PFTFN elde edilişi	5
Şekil 2.3: CCII kullanılarak NFTFN elde edilişi.	5
Şekil 2.4: MOS transistör tabanlı CCII+ içyapısı (Arslan ve Morgul 2008)	6
Şekil 3.1: PFTFN tabanlı önerilen devre.	7
Şekil 3.2: a) CCII+ kullanılarak INIC elde edilişi b) PFTFN kullanılarak	
INIC elde ediliși.	7
Şekil 3.3: Önerilen SFI devresi.	8
Şekil 3.4: Tasarlanan SFI'nın eşdeğer devresi	9
Şekil 3.5: Önerilen SFI devresine ait AC analiz sonuçları.	.10
Şekil 3.6: Önerilen SFI devresine ait zaman ortamı analizi sonuçları	.10
Şekil 3.7: Önerilen SFI devresine ait MC analizi sonuçları	.11
Şekil 3.8: Önerilen SFI devresine ait sıcaklık analizi sonuçları	.11
Şekil 3.9: Önerilen SFI devresine ait farklı R1 değerleri için AC analiz	
sonuçları.	.12
Şekil 3.10: İkinci dereceden LP süzgeç ve NF devresi	.13
Şekil 3.11: İkinci dereceden LP süzgeç ve NF devresinin kazanç sonuçları	.14
Şekil 3.12: İkinci dereceden süzgeç devresinin LP çıkışına ait zaman	
analizi sonuçları	.15
Şekil 3.13: İkinci dereceden LP süzgeç ve NF devresinin MC analizi	
sonuçları.	.15
Şekil 3.14: İkinci dereceden LP süzgeç ve NF devresinin sıcaklık analizi	
sonuçları	.16
Şekil 3.15: İkinci dereceden LP süzgeç ve NF devresinin gürültü analizi	
sonuçları	.16
Şekil 3.16: İkinci dereceden HP ve NF süzgeç devresi	.17
Şekil 3.17: İkinci dereceden HP süzgeç ve NF devresinin kazanç sonuçları	.18
Şekil 3.18: İkinci dereceden süzgeç devresinin HP çıkışına ait zaman	
analizi sonuçları	. 19
Şekil 3.19: İkinci dereceden HP süzgeç ve NF devresinin MC analizi	
sonuçları.	. 19
Şekil 3.20: İkinci dereceden HP süzgeç ve NF devresinin sıcaklık analizi	
sonuçları.	.20
Şekil 3.21: İkinci dereceden HP süzgeç ve NF devresinin gürültü analizi	
sonuçları.	.20
Şekil 3.22: İkinci dereceden BP süzgeç devresi.	.21
Şekil 3.23: İkinci dereceden BP süzgeç devresinin kazanç sonucu	.22
Şekil 3.24: İkinci dereceden BP süzgeç devresinin zaman analizi sonuçları	.22
Şekil 3.25: İkinci dereceden BP süzgeç devresinin MC analizi sonuçları	.23
Şekil 3.26: İkinci dereceden BP süzgeç devresinin sıcaklık analizi	
sonuçları.	.23
Şekil 3.27: İkinci dereceden BP süzgeç devresinin gürültü analizi	
sonuçları	.23
Şekil 3.28: V <sub>2</sub> terminali topraklanmış önerilen SFI devresi	.24

Şekil	3.29:	V2 terminali topraklanmış önerilen SFI devresine ait deney	
		devresi.	24
Şekil	3.30:	V2 terminali topraklanmış önerilen SFI devresinin AC analiz	
		deney sonuçları	25
Şekil	3.31:	V2 terminali topraklanmış önerilen SFI devresinin zaman	
		analizi deney sonuçları.	25
Şekil	3.32:	V1 terminali topraklanmış önerilen SFI devresi	26
Şekil	3.33:	$V_1$ terminali topraklanmış önerilen SFI devresine ait deney	
,		devresi.	26
Şekil	3.34:	V <sub>1</sub> terminali topraklanmış önerilen SFI devresinin AC analiz	
,		denev sonucları	.27
Sekil	3.35:	$V_1$ terminali topraklanmış önerilen SFI devresinin zaman	
3		analizi denev sonucları.	27
Sekil	3.36:	AD844'ler ile gerceklestirilmis önerilen SFI devresi.	28
Şekil	3 37.	İkinci dereceden LP süzgec ve NF devresine ait AC analiz	
şenn	5.57.	denev sonucları	29
Sekil	3 38.	İkinci dereceden I P süzgec devresine ait zaman analizi denev	
şenn	5.50.	sonuclari	29
Sekil	3 30.	İkinci dereceden HP süzgec ve NE devresine ait AC analiz	
ŞCKII	5.57.	deney sonuclari	30
Sekil	3 10.	İkinçi dereçeden HP süzgeç devreşine ait zaman analizi denev	.50
ŞCKII	5.40.	somuclari	30
Sakil	2 /1.	İkingi daraqadan PD güzgaq davraşine git AC analiz danay	.50
ŞCKII	5.41.	somueler	21
S al-:1	2 12.	İlimai damaa dan DD ajiyaa aday magina ait yaman analiyi damay	51
Şekli	5.42:	ikinci dereceden BP suzgeç devresine alt zaman analızı deney	21
Q _1-:1	2 12.	Ön anilan asiiraan EDND daaraasi	22
Şekil	3.43:	Önerlien yuzen FDNR devresi	.32
Şekil	3.44:	Ö il FDNR devresine alt eşdeger devre.	.32
Şekil	3.45:	Önerilen FDNR devresine alt AC analiz sonuçları	.33
Şekil	3.46:	Önerilen FDNR devresine ait MC analizi sonuçları	.34
Şekil	3.47:	Önerilen FDNR devresine alt sicaklik analizi sonuçları	34
Şekıl	3.48:	Onerilen FDNR devresine ait farkli direnç değerleri için AC	~ -
~	• • •	analız sonuçları.	.35
Şekil	3.49:	Ikinci dereceden HP süzgeç devresi.	.35
Şekil	3.50:	Ikinci dereceden HP süzgeç devresinin kazanç sonucu	36
Şekil	3.51:	İkinci dereceden HP süzgeç devresinin zaman analizi sonuçları	.37
Şekil	3.52:	İkinci dereceden HP süzgeç devresinin MC analizi sonuçları	.37
Şekil	3.53:	Ikinci dereceden HP süzgeç devresinin sıcaklık analizi	
		sonuçları	38
Şekil	3.54:	İkinci dereceden HP süzgeç devresinin gürültü analizi	
		sonuçları	38

## TABLO LÍSTESÍ

## <u>Sayfa</u>

Tablo 2.1: CCII+ içyapısındaki MOS transistörlere ait W ve L değerleri	6
Tablo 2.2: CCII+'ya ait ideal olmayan kazanç ve parazitik empedans	
değerleri	6

## KISALTMALAR LİSTESİ

IC	: Tümleşik devre
ABB	: Aktif blok yapısı
CMOS	: Bütünleyici metal oksit yarı iletken
FTFN	: Dört terminalli yüzen nülor
CCII+	: Pozitif tip CCII
OA	: İşlemsel yükselteç
SI	: Bobin simülatörü
FDNR	: Frekansa bağımlı negatif direnç
BJT	: İki kutuplu eklemli transistör
PFTFN	: Pozitif tip FTFN
NFTFN	: Negatif tip FTFN
MOS	: Metal oksit yarı iletken
PMOS	: P tipi MOS
NMOS	: N tipi MOS
INIC	: Akım negatif empedans dönüştürücü
SFI	: Yüzen bobin simülatörü
MC	: Monte Carlo
AC	: Alternatif akım
LP	: Alçak geçiren
NF	: Çentik süzgeç
HP	: Yüksek geçiren
BP	: Bant geçiren

## SEMBOL LİSTESİ

: Femto
: Piko
: Nano
: Mikro
: Mili
: Kilo
: Mega
: Giga
: Gerilim
: Akım
: Empedans
: Frekans
: Kondansatör
: Direnç
: Bobin
: Rezonans frekansı
: Kalite faktörü
: Volt
: Amper
: Watt
: Ohm
: Farad
: Henry
: Hertz
: İdeal olmayan gerilim kazancı
: İdeal olmayan akım kazancı
: Saniye
: Desibel

### ÖNSÖZ

Yüksek lisans eğitimim boyunca bilgi ve tecrübelerinden faydalandığım, kıymetli zamanını benden esirgemeyen, tüm sorularımı sabırla ve hoşgörü ile yanıtlayan değerli ve kıymetli hocam Sayın Prof. Dr. Erkan YÜCE'ye, çalışmalarım süresince önerileri ve fikirlerini benimle paylaşarak çalışmalarıma katkıda bulunan, beni yönlendiren ve bana zaman ayıran Sayın Dr. Öğr. Üyesi Tolga YÜCEHAN'a ve Sayın Dr. Öğr. Üyesi Tayfun UNUK'a şükranlarımı sunarım.

Yüksek lisans eğitimimde karşılaşmış olduğum her türlü koşulda benden desteğini ve yardımını esirgemeyen çok kıymetli eşim Gizem TAŞĞIN'a teşekkürlerimi sunarım.

## 1. GİRİŞ

### 1.1 Tezin Önemi

Analog sinyal işleme, gelişen teknoloji ile beraber tümleşik devre (IC) tasarımı için daha önemli hale gelmektedir. Çünkü, günümüzde daha düşük güç tüketimine ve daha küçük alana sahip devreler kullanıcılar tarafından tercih edilmektedir. Bununla birlikte, birbirinden farklı görevleri yerine getiren analog devreleri aynı IC içerisinde bulundurma gereksinimiyle beraber aktif blok yapı (ABB)'ların daha kararlı çalışabilmeleri için araştırmalar tüm hızıyla devam etmektedir (Saygıner ve diğerleri 2007). Tasarlanan her analog devrenin fiili olarak gerçekleştirilebilmesi, tasarlanan devrenin uygulanabilirliği açısından oldukça önemlidir. Bununla birlikte, ABB'lerin giriş ve çıkış empedansları, bant genişliği, topoloji gerçekleştirme sınırlamaları vb. karakteristikler önem arz etmektedir. Bu sebeplerle, günümüzde bütünleyici metal oksit yarı iletken (CMOS) kullanılarak gerçekleştirilen ABB'ler daha çok ön plana çıkmaktadır. Ek olarak, CMOS kullanılarak gerçekleştirmeleri mümkündür (Kuntman ve Uygur 2012).

Akım modlu aktif cihazlar, işlemsel yükselteç gibi gerilim modlu aktif cihazlarla karşılaştırıldığında bazı potansiyel üstünlüklere sahiptirler. Bu cihazlar; daha geniş bant aralığına sahip olma, daha iyi doğrusallık, daha büyük dinamik aralık gibi avantajlar sunar (Giuseppe Ferri ve Guerrini 2003, Senani ve diğerleri 2015, Toumazou ve diğerleri 1993, Wilson 1990, 1992).

Analog sinyaller bazı yüksek ve karmaşık performanslı uygulamalar için gereklidir. Bundan dolayı, analog devrelerin tasarlanması ve geliştirilmesi bu uygulamaların yapılabilmesi için önemli hale gelmiştir.

#### 1.2 Tezin Amacı

Bu tezde, ABB olarak dört terminalli yüzen nülor (FTFN) tercih edilmiştir. Çünkü, akım modlu devrelerde FTFN, pozitif tip ikinci nesil akım taşıyıcı (CCII+) ve işlemsel yükselteç (OA) gibi ABB'lere göre daha esnek, daha kararlı ve çok yönlü bir yapıdadır (Çam ve diğerleri 1999, Cam ve Kuntman 2000, Senani 1987). Bu tezin amacı, analog devre tasarımlarında kullanılan FTFN ve INIC ABB'sine dayalı yeni bir devre tasarımı, benzetimleri ve deneylerinin gerçekleştirilmesidir.

Bu tezde özellikle literatürde yer alan bobin simülatörü (SI) devresi ve frekansa bağımlı negatif direnç (FDNR) devresi gibi analog sinyal işlemede kullanılan bir devrenin tasarlanması amaçlanmıştır. Çalışmanın bir diğer amacı da tasarlanacak olan FTFN ve INIC tabanlı bu devrenin benzetimlerinin yapılarak performansının analiz edilmesidir. Bu benzetimler, devrenin performansını göstermek için yapılmıştır. Ayrıca, tasarlanan bu devrenin deneysel olarak gerçekleştirilmesi amaçlanmıştır.

Sonuç olarak, bu tezin genel amacı minimum sayıda pasif eleman kullanarak FTFN ve INIC tabanlı SFI ve FDNR devresinin tasarımı, benzetimleri ve deneyleri ile birlikte bu analog devrenin daha iyi anlaşılabilmesini sağlamak ve analog sinyal işleme uygulamalarında kullanılabilmesine olanak sağlamaktır.

#### 1.3 Literatür Araştırması

IC teknolojisinde pasif eleman olarak bobinin direkt kullanımı devreyi dezavantajlı duruma getirmektedir. Çünkü, bobinler devrenin boyutunun büyümesine sebep olurlar, manyetik alan yayarlar ve elektronik olarak ayarlanamazlar. Dolayısı ile, bobinin IC teknolojisinde kullanımı tercih edilmeyen bir durumdur. Bu sebeplerle, bobin gibi davranabilen aktif devre yapıları ile yapılmış IC teknolojisine uygun devrelerin tasarlanması ve geliştirilmesi analog sinyal işleme uygulamaları için bir gereksinimdir (Alpaslan ve Yuce 2015, Dogan ve Yuce 2019, Yuce ve diğerleri 2006, Yucehan ve Yuce 2022).

Literatürde, FTFN ile gerçekleştirilmiş SI devresi oldukça azdır. (Çam ve diğerleri 2000, 2001, Higashimura ve Fukui 1992, Kiliç ve diğerleri 2004, Kumar ve Senani 2010, Saygıner ve diğerleri 2007, Senani 1987, Wang ve Lee 1998)'de önerilen SI devreleri FTFN tabanlı devrelerdir. Bu devrelerin bazı dezavantajları vardır. Bunlar; (Çam ve diğerleri 2000, Higashimura ve Fukui 1992, Senani 1987, Wang ve Lee 1998)'de verilen devreler kayıplıdır. (Çam ve diğerleri 2000, Kumar önerilen devrelerin bobin ve Senani 2010)'da simülatörü olarak gerçekleştirilebilmesi için pasif eleman eşleştirme gereklidir. Tasarlanan bazı devreler topraklanmış bobin simülatörü olarak çalışmaktadır (Çam ve diğerleri 2000, Higashimura ve Fukui 1992, Kumar ve Senani 2010, Saygıner ve diğerleri 2007, Wang ve Lee 1998). (Çam ve diğerleri 2000, 2001, Kiliç ve diğerleri 2004, Kumar ve Senani 2010, Saygıner ve diğerleri 2007, Senani 1987)'de belirtilen bobin simülatörü devrelerinde üçten fazla pasif eleman kullanılmıştır. (Kiliç ve diğerleri 2004, Kumar ve Senani 2010, Saygıner ve diğerleri 2007)'de verilen devrelerde kullanılan ABB'lerin içyapısında kutuplama akımı veya gerilimi kullanılmıştır. Bu durumda bu devrelerin içyapısında ek iki kutuplu eklemli transistörler (BJT) ve MOS transistörler kullanılması gereklidir (Gray ve diğerleri 2001, Tsitouras ve Sotiriadis 2019). Ek olarak (Senani 1987)'de tasarlanan devredeki FTFN, OA kullanılarak tasarlanmıştır. Bu sebeple, bu devrede yüksek frekanslarda Slew-Rate sınırlamaları mevcuttur (Soundararajan ve Ramakrishna 1975).

Pasif süzgeçler, pasif devre elemanları olan direnç, kondansatör ve bobin ile gerçekleştirilen süzgeçlerdir. Aktif süzgeçler ise aktif devre elemanları kullanılarak tasarlanan süzgeç yapılarıdır. Direnç, kondansatör ve bobin ile yapılan pasif süzgeçler IC teknolojisine uygun değildir. FDNR, minimum bir adet ABB ile birlikte iki adet kondansatör ve bir adet dirençten oluşan bir aktif devre elemanıdır (Bruton 1969). FDNR, yapısı itibari ile IC teknolojisine uygun olup, aktif süzgeç devreleri için önemli bir aktif devre elemanıdır (Alpaslan ve diğerleri 2022, Yuce ve diğerleri 2006, Yucehan ve diğerleri 2023).

Literatürdeki SI devrelerinde *R-C / C-R* değişikliği yapılarak FDNR yapısı elde edilebilir. Bu devrelere örnek olarak FTFN ile tasarlanmış (Çam ve diğerleri 2000, 2001, Higashimura ve Fukui 1992, Kiliç ve diğerleri 2004, Kumar ve Senani

2010, Saygıner ve diğerleri 2007, Senani 1987, Wang ve Lee 1998)'de gösterilen devreler verilebilir. Literatürde yer alan bu devrelerin bazı dezavantajları vardır. Bunlar; (Çam ve diğerleri 2000, Higashimura ve Fukui 1992, Kumar ve Senani 2010, Senani 1987, Wang ve Lee 1998)'de verilen devreler kayıplıdır. (Çam ve diğerleri 2000, Kumar ve Senani 2010)'da önerilen devrelerin FDNR olarak gerçekleştirilebilmesi için pasif eleman eşleştirme gereklidir. Tasarlanan bazı devreler topraklanmış FDNR olarak çalışmaktadır (Çam ve diğerleri 2000, Higashimura ve Fukui 1992, Kumar ve Senani 2010, Saygıner ve diğerleri 2007, Wang ve Lee 1998). (Çam ve diğerleri 2000, 2001, Kiliç ve diğerleri 2004, Kumar ve Senani 2010, Saygıner ve diğerleri 2007, Senani 1987)'de belirtilen FDNR devrelerinde üçten fazla pasif eleman kullanılmıştır. (Kiliç ve diğerleri 2004, Kumar ve Senani 2010, Saygıner ve diğerleri 2007)'de verilen devrelerde kullanılan ABB'lerin içyapısında kutuplama akımı veya gerilimi kullanılmıştır. Bu durumda bu devrelerin içyapısında ek BJT'ler ve MOS transistörler kullanılması gereklidir (Gray ve diğerleri 2001, Tsitouras ve Sotiriadis 2019). Ek olarak (Senani 1987)'de tasarlanan devredeki FTFN, OA kullanılarak tasarlanmıştır. Bu sebeple, bu devrede yüksek frekanslarda Slew-Rate sınırlamaları mevcuttur (Soundararajan ve Ramakrishna 1975).

Bunların dışında, literatürde (Bhaskar 1999, 2002, Bhaskar ve Senani 2005, C.-T. Lee ve Wang 2001, Kumar ve Senani 2007, Senani ve diğerleri 2023)'te verilen tek bir direnç kontrollü osilatör devreleri, (Liu ve Hwang 1997, Liu ve Yang 1998, Rathore ve Khot 2005, Tarunkumar ve diğerleri 2017, Wang ve Lee 1999)'da önerilen süzgeç devreleri, (Ranjan ve diğerleri 2018)'de belirtilen Schmitt trigger devresi, (Tangsrirat 2008)'de verilen gerilim-akım çevirici devre ve (Jaikla ve diğerleri 2010)'da önerilen kapasite çarpma devresi gibi FTFN tabanlı bazı analog devre tasarımları vardır.

### 2. DÖRT TERMİNALLİ YÜZEN NÜLOR (FTFN)

FTFN ABB'sine ait blok gösterimi Şekil 2.1'de verilmiştir. Bununla birlikte, FTFN elemanına ait ideal olmayan uç denklemleri matris formunda eşitlik (2.1)'de verilmiştir. Burada,  $\beta$  ve  $\alpha$  sırasıyla ideal olmayan gerilim ve akım kazancı olup idealde 1'e eşittir. Akım kazancı  $\alpha$ 'nın + olması ile pozitif tip FTFN (PFTFN) ve – olması ile negatif tip FTFN (NFTFN) elde edilmektedir.



Şekil 2.1: FTFN aktif blok gösterimi.

$$\begin{bmatrix} I_Y \\ I_X \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ \beta & 0 \\ 0 & \pm \alpha \end{bmatrix} \begin{bmatrix} V_Y \\ I_W \end{bmatrix}$$
(2.1)

FTFN, evirmeyen ikinci nesil akım taşıyıcı (CCII+) kullanılarak elde edilebilmektedir. CCII+ kullanılarak PFTFN ve NFTFN elde edilişi sırasıyla Şekil 2.2 ve Şekil 2.3'te verilmiştir (Çam ve diğerleri 2000).



Şekil 2.2: CCII kullanılarak PFTFN elde edilişi.



Şekil 2.3: CCII kullanılarak NFTFN elde edilişi.

FTFN'ye ait MOS transistör tabanlı iç yapı ise MOS transistör tabanlı CCII+ iç yapısı kullanılarak elde edilmiştir. Kullanılan MOS transistör tabanlı içyapı Şekil 2.4'te gösterilmiştir (Arslan ve Morgul 2008). Tüm benzetimler bu içyapı kullanılarak yapılmıştır. Tablo 2.1'de, içyapıda kullanılan MOS transistörlerin *W* ve *L* değerleri verilmiştir. İçyapıda belirtilen,  $V_{DD}$  ve  $V_{SS}$ , besleme gerilimleri ±1.25 V olarak seçilmiştir. Benzetimlerde 0.18 µm TSMC CMOS teknoloji parametreleri kullanılmıştır (Minaei ve Yuce 2010). Dolayısı ile, Tablo 2.2'de, CCII+'ya ait içyapıdan elde edilen ideal olmayan kazanç ve parazitik empedans değerleri verilmiştir.

**Tablo 2.1:** CCII+ içyapısındaki MOS transistörlere ait *W* ve *L* değerleri.

	MOS Transistörler	W (µm)	<i>L</i> (µm)
PMOS	$M_1$ - $M_5$ , $M_8$ , $M_9$ , $M_{11}$	36	0.5
NMOS	$M_6, M_7, M_{10}, M_{12}$ - $M_{16}$	10	0.5

Tablo 2.2: CCII+'ya ait ideal olmayan kazanç ve parazitik empedans değerleri.

İdeal Olmayan F	Kazanç Değerleri	Parazitik Empedans Değerleri		
$\alpha_0 \cong 1.034$	$\beta_0 \cong 0.986$	$R_X \cong 2.4 \ \Omega$	$R_{Z^+}\cong 75~\mathrm{k}\Omega$	
$f_{\alpha} \cong 271 \text{ MHz}$	$f_{\beta} \cong 850 \text{ MHz}$	$C_Y \cong 34 \text{ fF}$	$C_{Z^+} \cong 68 \text{ fF}$	



Şekil 2.4: MOS transistör tabanlı CCII+ içyapısı (Arslan ve Morgul 2008).

## **3. ÖNERİLEN DEVRE**

Bu tezde, PFTFN ve akım negatif empedans dönüştürücü (INIC) tabanlı aktif bir devre önerilmiştir. Önerilen devre ile SFI veya FDNR elde edilebilmektedir. Tasarlanan devrede bir adet PFTFN, iki adet INIC ve üç adet pasif eleman kullanılmış olup devre Şekil 3.1'de gösterilmiştir. Şekil 3.1'deki devrede INIC, CCII+ veya PFTFN kullanılarak elde edilebilir. INIC ABB'sinin CCII+ veya PFTFN kullanılarak elde edilişi Şekil 3.2'de verilmiş olup ideal olmayan giriş çıkış denklemi matris formunda eşitlik (3.1)'de gösterilmiştir. Burada,  $\beta$  ve  $\alpha$  sırasıyla ideal olmayan gerilim ve akım kazancı olup ideal durumda 1'e eşittir.



Şekil 3.1: PFTFN tabanlı önerilen devre.



Şekil 3.2: a) CCII+ kullanılarak INIC elde edilişi b) PFTFN kullanılarak INIC elde edilişi.

$$\begin{bmatrix} V_X \\ I_Y \end{bmatrix} = \begin{bmatrix} \beta & 0 \\ 0 & \alpha \end{bmatrix} \begin{bmatrix} V_Y \\ I_X \end{bmatrix}$$
(3.1)

Önerilen devrede kullanılan ABB'lerin ideal oldukları varsayılırsa, önerilen devreye ait giriş çıkış denklemi matris formunda aşağıdaki gibi elde edilir:

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \frac{Z_3}{Z_1 Z_2} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$$
(3.2)

Burada, önerilen devreye ait eşdeğer empedans  $(Z_{eq})$ ,  $Z_{eq} = (Z_1 \cdot Z_2) / Z_3$  olarak elde edilmektedir.

Önerilen devreye ait giriş çıkış denklemi, PFTFN ve INIC ABB'lerinin ideal olmayan kazançları dahil edildiğinde eşitlik (3.3)'teki gibi olur.

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \frac{1}{Z_1 Z_2} \begin{bmatrix} \alpha_1 (\beta_3 Z_3 + (\beta_3 - \beta_1) Z_2) & -\alpha_1 \beta_2 Z_3 \\ \alpha_3 (\beta_1 - \beta_3) Z_2 + (\alpha_2 - \alpha_3) \beta_3 Z_1 - \alpha_3 \beta_3 Z_3 & \alpha_3 \beta_2 Z_3 + (\alpha_3 - \alpha_2) \beta_2 Z_1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$$
(3.3)

#### 3.1 Yüzen Bobin Simülatörü

Şekil 3.1'de gösterilen önerilen devrede,  $Z_1$  ve  $Z_2$  empedansları direnç olarak ve  $Z_3$  empedansı kondansatör olarak seçilirse, önerilen devre SFI devresi olarak çalışmaktadır. Elde edilen SFI devresi ve bu devrenin eşdeğer devresi sırasıyla Şekil 3.3 ve Şekil 3.4'te verilmiştir. Bu durumda önerilen SFI devresine ait giriş çıkış denklemi ABB'lerin ideal oldukları durumda eşitlik (3.4)'te gösterildiği gibi elde edilmektedir.



Şekil 3.3: Önerilen SFI devresi.



Şekil 3.4: Tasarlanan SFI'nın eşdeğer devresi.

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \frac{1}{sCR_1R_2} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \frac{1}{sL_{eq}} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$$
(3.4)

Burada,  $L_{eq} = CR_1R_2$  olarak bulunmaktadır.

#### 3.1.1 Benzetimler

Şekil 3.3'te verilen SFI devresinin benzetimleri SPICE programı aracılığı ile yapılmıştır. Önerilen devrede kullanılan PFTFN için Şekil 2.2 ve INIC için Şekil 3.2.a referans alınmış olup bu ABB'nin içyapısında Şekil 2.4'teki MOS transistör tabanlı devre kullanılmıştır. İçyapıdaki MOS transistörlerin W ve Ldeğerleri Tablo 2.1'de verilmiş olup içyapıdaki besleme gerilimleri ±1.25 V olarak seçilmiştir. Benzetimlerde, aynı teknoloji parametreleri kullanılmıştır.

Önerilen SFI devresinin benzetimleri sırasında,  $R_1 = R_2 = 1 \text{ k}\Omega$  ve C = 100 pF olarak seçilmiştir. Dolayısı ile, PFTFN ve INIC elemanlarının ideal olduğu düşünüldüğünde,  $L_{eq}$  ideal olarak 0.1 mH olarak hesaplanmıştır. Önerilen devrenin genlik ve faz cevabı Şekil 3.5'te verilmiştir. Şekil 3.3'te verilen SFI devresine ait zaman ortamı sonuçları ise Şekil 3.6'da gösterilmiştir. Zaman analizi yapılırken devrenin girişine 50 µA tepe genliğine ve 1 MHz frekansına sahip sinüsoidal bir akım uygulanmıştır. Tasarlanan devrenin Monte Carlo (MC) analizi de yapılmış olup elde edilen sonuçlar Şekil 3.7'de verilmiştir. MC analizi, tüm pasif elamanlarda %5 Gauss dağılımı için 200 örnekleme ile yapılmıştır. Önerilen devrenin sıcaklık analizi –40°C ile 120°C arasında 40°C'lik artışlar ile yapılmıştır ve elde edilen frekans ortamındaki sonuçlar Şekil 3.8'de gösterilmiştir.



Şekil 3.5: Önerilen SFI devresine ait AC analiz sonuçları.



Şekil 3.6: Önerilen SFI devresine ait zaman ortamı analizi sonuçları.



Şekil 3.7: Önerilen SFI devresine ait MC analizi sonuçları.



Şekil 3.8: Önerilen SFI devresine ait sıcaklık analizi sonuçları.

Önerilen SFI devresinin farklı direnç değerleri altında AC analizi de gerçekleştirilmiştir. AC analizlerde,  $R_2 = 1 \text{ k}\Omega$  ve C = 100 pF seçilmiş olup  $R_1$  değeri sırasıyla 1 k $\Omega$ , 5 k $\Omega$ , 15 k $\Omega$  ve 30 k $\Omega$  olarak değiştirilmiştir. Bu değerler altında eşdeğer bobin değeri,  $L_{eq}$ , sırasıyla 0.1 mH, 0.5 mH, 1.5 mH ve 3 mH olarak bulunmuştur. Şekil 3.9'da genlik ve faz cevaplarının verildiği farklı direnç değerleri için yapılan AC analizlerin sonuçları yer almaktadır.



Şekil 3.9: Önerilen SFI devresine ait farklı *R*<sub>1</sub> değerleri için AC analiz sonuçları.

#### 3.1.2 Uygulama Örnekleri

#### 3.1.2.1 İkinci Dereceden Alçak Geçiren ve Çentik Süzgeç

Önerilen SFI devresi, ikinci dereceden alçak geçiren (LP) ve çentik (bant-durduran) süzgeç (NF) devresinde denenmiştir. İkinci dereceden LP süzgeç ve NF devresi Şekil 3.10'da verilmiştir.



Şekil 3.10: İkinci dereceden LP süzgeç ve NF devresi.

Şekil 3.10'da verilen devrenin LP süzgeç ve NF çıkışlarının transfer fonksiyonları (TF'ler) eşitlik (3.5) ve (3.6)'da sırasıyla verilmiştir.

$$\frac{V_{LP}}{V_{in}} = \frac{\frac{1}{C_F L_F}}{s^2 + s \frac{R_F}{L_F} + \frac{1}{C_F L_F}}$$
(3.5)

$$\frac{V_{NF}}{V_{in}} = \frac{s^2 + \frac{1}{C_F L_F}}{s^2 + s \frac{R_F}{L_F} + \frac{1}{C_F L_F}}$$
(3.6)

İkinci dereceden LP süzgeç ve NF devresinin rezonans frekansı ( $f_0$ ) ve kalite faktörü (Q) eşitlik (3.7) ve (3.8)'de sırasıyla gösterilmiştir.

$$f_0 = \frac{1}{2\pi\sqrt{C_F L_F}} \tag{3.7}$$

$$Q = \frac{1}{R_F} \sqrt{\frac{L_F}{C_F}}$$
(3.8)

İkinci dereceden LP süzgeç ve NF devresinin benzetimleri yapılırken pasif elemanlar  $R_F = 1 \text{ k}\Omega$ ,  $C_F = 100 \text{ pF}$  ve  $L_F = 0.1 \text{ mH}$  olarak seçilmiştir. Bu değerler ile birlikte süzgeç devresinin  $f_0$  ve Q değerleri sırasıyla 1.5915 MHz ve 1 olarak bulunmuştur. Süzgeç devresinde kullanılan bobin yerine Şekil 3.3'te gösterilen önerilen SFI devresi kullanılmıştır. İdealde 0.1 mH değerini elde edebilmek için önerilen SFI devresindeki pasif elemanların değerleri  $R_1 = R_2 = 1 \text{ k}\Omega$  ve C = 100 pF olarak verilmiştir. İkinci dereceden süzgeç devresinin LP çıkışına ve NF çıkışına ait kazanç sonuçları Şekil 3.11'de gösterilmiştir. Süzgeç devresinin LP çıkışına ait zaman ortamı analizi için girişe 1.4 V tepeden tepeye genliğe ve 100 kHz frekansına sahip sinüsoidal bir sinyal uygulanmış olup elde edilen sonuçlar Şekil 3.12'de verilmiştir. Bununla birlikte, süzgeç devresinin frekans ortamında MC analizleri de yapılmıştır. MC analizleri 200 örnekleme ile hem süzgeç hem de önerilen SFI devresinde kullanılan tüm pasif elemanlarda %5 Gauss dağılımlı olarak yapılmıştır. Elde edilen MC analiz sonuçları Şekil 3.13'te gösterilmiştir. İkinci dereceden LP süzgeç ve NF devresinin sıcaklık analizi –40°C ile 120°C arasında 40°C'lik artış ile gerçeklenmiştir ve elde edilen frekans ortamındaki sonuçlar Şekil 3.14'te gösterilmiştir. Şekil 3.10'da verilen süzgeç devresine ait frekans ortamındaki gürültü analizi sonuçları ise Şekil 3.15'te verilmiştir.



Şekil 3.11: İkinci dereceden LP süzgeç ve NF devresinin kazanç sonuçları.



Şekil 3.12: İkinci dereceden süzgeç devresinin LP çıkışına ait zaman analizi sonuçları.



Şekil 3.13: İkinci dereceden LP süzgeç ve NF devresinin MC analizi sonuçları.



Şekil 3.14: İkinci dereceden LP süzgeç ve NF devresinin sıcaklık analizi sonuçları.



Şekil 3.15: İkinci dereceden LP süzgeç ve NF devresinin gürültü analizi sonuçları.

#### 3.1.2.2 İkinci Dereceden Yüksek Geçiren ve Çentik Süzgeç

Şekil 3.3'te gösterilen SFI devresi, ikinci dereceden yüksek geçiren (HP) süzgeç ve NF devresinde de test edilmiştir. İkinci dereceden HP süzgeç ve NF devresi Şekil 3.16'da verilmiştir.



Şekil 3.16: İkinci dereceden HP ve NF süzgeç devresi.

Şekil 3.16'da verilen devrenin HP ve NF çıkışlarına ait TF'ler eşitlik (3.9) ve (3.10)'da sırasıyla verilmiştir. İkinci dereceden HP süzgeç ve NF devresine ait  $f_0$  ve Q sırasıyla eşitlik (3.7) ve (3.8)'de gösterilmiştir.

$$\frac{V_{HP}}{V_{in}} = \frac{s^2}{s^2 + s\frac{R_F}{L_F} + \frac{1}{C_F L_F}}$$
(3.9)  
$$\frac{V_{NF}}{V_{in}} = \frac{s^2 + \frac{1}{C_F L_F}}{s^2 + s\frac{R_F}{L_F} + \frac{1}{C_F L_F}}$$
(3.10)

İkinci dereceden HP süzgeç ve NF devresinin benzetimleri yapılırken pasif elemanlar  $R_F = 1 \text{ k}\Omega$ ,  $C_F = 100 \text{ pF}$  ve  $L_F = 0.1 \text{ mH}$  olarak seçilmiştir. Bu değerler ile birlikte, sırasıyla, devrenin  $f_0$  ve Q değerleri 1.5915 MHz ve 1 olarak bulunmuştur. Devredeki bobin yerine Şekil 3.3'te gösterilen önerilen SFI devresi kullanılmıştır. İdealde 0.1 mH değerini elde edebilmek için önerilen SFI devresinde  $R_1 = R_2 = 1 \text{ k}\Omega$  ve C = 100 pF olarak seçilmiştir. İkinci dereceden süzgeç devresinin HP çıkışına ve NF çıkışına ait kazanç sonuçları Şekil 3.17'de gösterilmiştir. Süzgeç devresinin HP çıkışına ait zaman ortamı analizi için girişe, 0.3 V tepeden tepeye genliğe ve 10 MHz frekansına sahip sinüsoidal bir sinyal uygulanmış olup sonuçlar Şekil 3.18'de verilmiştir. Bununla birlikte, süzgeç devresinin MC analizleri de frekans ortamında yapılmıştır. MC analizleri 200 örnekleme ile hem süzgeç hem de önerilen SFI devresinde kullanılan tüm pasif elemanlarda %5 Gauss dağılımlı olarak yapılmıştır. Elde edilen MC analiz sonuçları Şekil 3.19'da gösterilmiştir. İkinci dereceden HP süzgeç ve NF devresinin sıcaklık analizi –40°C ile 120°C arasında 40°C'lik artış ile yapılmıştır ve frekans ortamındaki sonuçlar Şekil 3.20'de gösterilmiştir. Şekil 3.16'da verilen süzgeç devresine ait frekans ortamındaki gürültü analizi sonuçları ise Şekil 3.21'de verilmiştir.



Şekil 3.17: İkinci dereceden HP süzgeç ve NF devresinin kazanç sonuçları.



Şekil 3.18: İkinci dereceden süzgeç devresinin HP çıkışına ait zaman analizi sonuçları.



Şekil 3.19: İkinci dereceden HP süzgeç ve NF devresinin MC analizi sonuçları.



Şekil 3.20: İkinci dereceden HP süzgeç ve NF devresinin sıcaklık analizi sonuçları.



Şekil 3.21: İkinci dereceden HP süzgeç ve NF devresinin gürültü analizi sonuçları.

#### 3.1.2.3 İkinci Dereceden Bant Geçiren Süzgeç

Tasarlanan SFI, Şekil 3.22'de gösterilen ikinci dereceden bant geçiren (BP) süzgeç devresinde test edilmiştir.



Şekil 3.22: İkinci dereceden BP süzgeç devresi.

Şekil 3.22'deki devrenin BP çıkışına ait transfer fonksiyonu eşitlik (3.11)'de verilmiştir. İkinci dereceden BP süzgecinin  $f_0$  ve Q değerleri sırasıyla eşitlik (3.7) ve (3.8)'de gösterilmiştir.

$$\frac{V_{BP}}{V_{in}} = \frac{s\frac{R_F}{L_F}}{s^2 + s\frac{R_F}{L_F} + \frac{1}{C_F L_F}}$$
(3.11)

İkinci dereceden BP süzgeç devresinin benzetimleri yapılırken pasif elemanlar  $R_F = 1 \ k\Omega$ ,  $C_F = 100 \ pF$  ve  $L_F = 0.1 \ mH$  olarak seçilmiştir. Bu değerler ile birlikte, sırasıyla, devrenin  $f_0$  ve Q değerleri 1.5915 MHz ve 1 olarak bulunmuştur. Devrede yer alan bobin yerine Şekil 3.3'te gösterilen önerilen SFI devresi kullanılmıştır. İdealde 0.1 mH değerini elde edebilmek için önerilen SFI devresinde  $R_1 = R_2 = 1 \ k\Omega$  ve  $C = 100 \ pF$  olarak seçilmiştir. İkinci dereceden süzgeç devresinin BP çıkışına ait kazanç sonucu Şekil 3.23'te gösterilmiştir. Süzgeç devresinin BP çıkışına ait zaman ortamı analizi için girişe 0.25 V tepeden tepeye genliğe ve 1.59 MHz frekansına sahip sinüsoidal bir sinyal uygulanmıştır ve elde edilen sonuçlar Şekil 3.24'te verilmiştir. Bununla birlikte, süzgeç devresinin frekans ortamında MC analizleri 200 örnekleme ile hem süzgeç hem de önerilen SFI devresinde kullanılan tüm pasif elemanlarda %3 Gauss dağılımlı olarak yapılmış olup elde edilen sonuçlar Şekil 3.25'te gösterilmiştir. İkinci dereceden BP süzgeç devresinin sıcaklık analizi  $-40^{\circ}$ C ile 120°C arasında 40°C'lik artış ile yapılmış olup elde edilen frekans ortamındaki sonuçlar Şekil 3.26'da gösterilmiştir. Şekil 3.22'de verilen süzgeç devresine ait frekans ortamındaki gürültü analizi sonuçları ise Şekil 3.27'de verilmiştir.



Şekil 3.23: İkinci dereceden BP süzgeç devresinin kazanç sonucu.



Şekil 3.24: İkinci dereceden BP süzgeç devresinin zaman analizi sonuçları.



Şekil 3.25: İkinci dereceden BP süzgeç devresinin MC analizi sonuçları.



Şekil 3.26: İkinci dereceden BP süzgeç devresinin sıcaklık analizi sonuçları.



Şekil 3.27: İkinci dereceden BP süzgeç devresinin gürültü analizi sonuçları.

#### 3.1.3 Deneyler

#### 3.1.3.1 Önerilen Yüzen Bobin Simülatörü Deneyleri

Önerilen SFI devresinin deneylerinin yapılabilmesi için önerilen devrenin bir terminali topraklanmıştır. İlk olarak Şekil 3.3'te verilen önerilen devrede  $V_2$ terminali topraklanmıştır. Elde edilen yeni devre Şekil 3.28'de verilmiştir.



Şekil 3.28: V<sub>2</sub> terminali topraklanmış önerilen SFI devresi.

Şekil 3.28'de verilen devredeki ABB'lerin yerine deneyler sırasında AD844'ler (Analog Devices 2017) kullanılmıştır. Tek bir AD844, CCII+ ABB'sini gerçeklemek için yeterlidir. Bu sebeple deneylerde, INIC için bir AD844 ve PFTFN için iki AD844 kullanılmıştır. Bununla birlikte devrenin girişine akım verebilmek için bir adet AD844 ve bir adet direnç ( $R_i$ ), akım üreteci olarak deneyler sırasında kullanılmıştır. Şekil 3.29'da gösterilen deney devresine ait 1 numaralı AD844 akım üreteci için ve 2, 3 ve 4 numaralı AD844'ler ise  $V_2$  terminali topraklanmış önerilen devre için kullanılmıştır.



Şekil 3.29: V2 terminali topraklanmış önerilen SFI devresine ait deney devresi.

Deneyler sırasında, Şekil 3.29'da gösterilen devrede kullanılan tüm dirençlerin değeri 2.2 k $\Omega$  ve kondansatörün değeri 2.2 nF olarak seçilmiştir. Tüm AD844'ler ±12 V ile beslenmiştir. V<sub>2</sub> terminali topraklanmış önerilen devreye ait frekans ortamındaki deney sonuçları, benzetim ve teorik sonuçlar ile karşılaştırmalı olarak Şekil 3.30'da gösterilmiştir. Bununla birlikte, Şekil 3.29'da verilen devrenin girişine tepeden tepeye 4 V genliğe ve 10 kHz frekansına sahip sinüsoidal bir sinyal uygulandığında elde edilen zaman analizi sonuçları Şekil 3.31'de verilmiştir.



Şekil 3.30: V2 terminali topraklanmış önerilen SFI devresinin AC analiz deney sonuçları.



Şekil 3.31: V<sub>2</sub> terminali topraklanmış önerilen SFI devresinin zaman analizi deney sonuçları.

İkinci olarak Şekil 3.3'te verilen önerilen devrede  $V_1$  terminali topraklanmıştır. Elde edilen yeni devre Şekil 3.32'de verilmiştir.



Şekil 3.32: V<sub>1</sub> terminali topraklanmış önerilen SFI devresi.

Şekil 3.32'de verilen devredeki ABB'lerin yerine deneyler sırasında AD844'ler kullanılmıştır. Daha önce açıklandığı gibi deneylerde, INIC için bir AD844 ve PFTFN için iki AD844 kullanılmıştır. Bununla birlikte devrenin girişine akım verebilmek için bir adet AD844 ve bir adet direnç ( $R_i$ ), akım üreteci olarak deneyler sırasında kullanılmıştır. Şekil 3.33'te gösterilen deney devresine ait 1 numaralı AD844 akım üreteci için ve 2, 3 ve 4 numaralı AD844'ler ise  $V_1$  terminali topraklanmış önerilen devre için kullanılmıştır.



Şekil 3.33: V<sub>1</sub> terminali topraklanmış önerilen SFI devresine ait deney devresi.

Deneyler sırasında, Şekil 3.33'te gösterilen devrede kullanılan tüm dirençlerin değeri 2.2 k $\Omega$  ve kondansatörün değeri 2.2 nF olarak seçilmiştir. Tüm AD844'ler ±12 V ile beslenmiştir. V<sub>1</sub> terminali topraklanmış önerilen devreye ait frekans ortamındaki deney sonuçları, benzetim ve teorik sonuçlar ile karşılaştırmalı olarak Şekil 3.34'te gösterilmiştir. Bununla birlikte, Şekil 3.33'te verilen devrenin girişine tepeden tepeye 4 V genliğe ve 10 kHz frekansına sahip sinüsoidal bir sinyal uygulandığında elde edilen zaman analizi sonuçları Şekil 3.35'te verilmiştir.



Şekil 3.34: V1 terminali topraklanmış önerilen SFI devresinin AC analiz deney sonuçları.



Şekil 3.35: V1 terminali topraklanmış önerilen SFI devresinin zaman analizi deney sonuçları.

#### 3.1.3.2 Uygulama Deneyleri

Şekil 3.3'te gösterilen önerilen SFI devresi deneysel olarak Şekil 3.10, Şekil 3.16 ve Şekil 3.22'de gösterilen uygulama devrelerinde test edilmiştir. Önerilen SFI devresi AD844'ler kullanılarak gerçekleştirilmiş olup AD844'ler ile gerçeklenen SFI devresi Şekil 3.36'da gösterilmiştir. Tüm uygulama deneylerinde AD844'ler  $\pm 12$  V ile beslenmiş olup süzgeçler ve önerilen devredeki tüm dirençlerin değeri 2.2 k $\Omega$  ve tüm kondansatörlerin değeri 2.2 nF olarak seçilmiştir. Bu değerler altında, ABB'lerin parazitik empedansları ve ideal olmayan kazanç değerleri yok varsayıldığında,  $L_{eq} = 10.648$  mH,  $f_0 = 32.88$  kHz ve Q = 1 olarak hesaplanmıştır.



Şekil 3.36: AD844'ler ile gerçekleştirilmiş önerilen SFI devresi.

Şekil 3.10'da gösterilen ikinci dereceden LP süzgeç ve NF devresine ait frekans ortamındaki elde edilen sonuçlar benzetim ve teorik sonuçlar ile karşılaştırmalı olarak Şekil 3.37'de gösterilmiştir. Bununla beraber, devrenin girişine 4 V tepeden tepeye genliğe ve 1 kHz frekansına sahip bir sinüsoidal gerilim uygulanmıştır. İkinci dereceden süzgeç devresinin LP çıkışına ait elde edilen zaman ortamı sonuçları Şekil 3.38'de verilmiştir.



Şekil 3.37: İkinci dereceden LP süzgeç ve NF devresine ait AC analiz deney sonuçları.



Şekil 3.38: İkinci dereceden LP süzgeç devresine ait zaman analizi deney sonuçları.

Şekil 3.16'da verilen ikinci dereceden HP süzgeç ve NF devresine ait AC analiz sonuçları benzetim ve teorik sonuçlar ile karşılaştırmalı olarak Şekil 3.39'da gösterilmiştir. Ayrıca, devrenin girişine 4 V tepeden tepeye genliğe ve 300 kHz frekansına sahip bir sinüsoidal gerilim uygulanmıştır. İkinci dereceden süzgeç devresinin HP çıkışına ait elde edilen zaman ortamı sonuçları Şekil 3.40'da verilmiştir.



Şekil 3.39: İkinci dereceden HP süzgeç ve NF devresine ait AC analiz deney sonuçları.



Şekil 3.40: İkinci dereceden HP süzgeç devresine ait zaman analizi deney sonuçları.

Şekil 3.22'de gösterilen ikinci dereceden BP süzgeç devresine ait AC analiz sonuçları benzetim ve teorik sonuçlar ile karşılaştırmalı olarak Şekil 3.41'de verilmiştir. Ek olarak, devrenin girişine tepeden tepeye 4 V genliğe ve 32.88 kHz frekansına sahip bir sinüsoidal gerilim sinyali uygulanmıştır. Süzgeç devresinin BP çıkışına ait elde edilen zaman ortamı sonuçları Şekil 3.42'de verilmiştir.



Şekil 3.41: İkinci dereceden BP süzgeç devresine ait AC analiz deney sonuçları.



Şekil 3.42: İkinci dereceden BP süzgeç devresine ait zaman analizi deney sonuçları.

#### 3.2 Yüzen Frekansa Bağımlı Negatif Direnç

Şekil 3.1'de gösterilen önerilen devrede,  $Z_1$  ve  $Z_2$  empedansları kondansatör olarak ve  $Z_3$  empedansı direnç olarak seçilirse önerilen devre yüzen frekansa bağımlı negatif direnç (FDNR) devresi olarak çalışmaktadır. Elde edilen FDNR devresi ve bu devrenin eşdeğer devresi sırasıyla Şekil 3.43 ve Şekil 3.44'te verilmiştir. Bu durumda önerilen FDNR devresine ait giriş çıkış denklemi ABB'lerin ideal oldukları durumda eşitlik (3.12)'de gösterildiği gibi elde edilmektedir.



Şekil 3.43: Önerilen yüzen FDNR devresi.



Şekil 3.44: Önerilen FDNR devresine ait eşdeğer devre.

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = s^2 C_1 C_2 R \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = s^2 D_{eq} \begin{bmatrix} 1 & -1 \\ -1 & 1 \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$$
(3.12)

Burada,  $D_{eq} = C_1 C_2 R$  olarak bulunmaktadır.

#### 3.2.1 Benzetimler

Şekil 3.43'te verilen FDNR devresinin benzetimleri SPICE programı aracılığı ile yapılmıştır. Önerilen devrede kullanılan PFTFN için Şekil 2.2 ve INIC için Şekil 3.2.a referans alınmış olup bu ABB'nin içyapısında Şekil 2.4'teki MOS transistör tabanlı devre kullanılmıştır. İçyapıda kullanılan MOS transistörlerin en boy oranları Tablo 2.1'de verilmiş olup içyapıdaki besleme gerilimleri  $\pm 1.25$  V olarak seçilmiştir. Benzetimlerde 0.18 µm TSMC CMOS teknoloji parametreleri kullanılmıştır (Minaei ve Yuce 2010).

Önerilen FDNR devresinin benzetimleri sırasında önerilen devrede kullanılan pasif elemanların değerleri R = 1 k $\Omega$  ve  $C_1 = C_2 = 100$  pF olarak seçilmiştir. Bu değerler altında, PFTFN ve INIC elemanlarının ideal olduğu düşünüldüğünde,  $D_{eq}$  ideal olarak  $1 \times 10^{-17}$  Fs olarak hesaplanmıştır. Önerilen devrenin genlik ve faz cevabı Şekil 3.45'te verilmiştir. Şekil 3.43'te verilen FDNR devresinin MC analizi de yapılmış olup elde edilen sonuçlar Şekil 3.46'da verilmiştir. MC analizi, tüm pasif elamanlarda %3 Gauss dağılımı için 200 örnekleme ile yapılmıştır. Önerilen devrenin sıcaklık analizi  $-40^{\circ}$ C ile 120°C arasında 40°C'lik artış ile yapılmış olup elde edilen frekans ortamındaki sonuçlar Şekil 3.47'de gösterilmiştir. Önerilen FDNR devresinin farklı direnç değerleri altında AC analizi de yapılmıştır. Bu analizlerde,  $C_1 = C_2 = 100$  pF seçilmiş olup *R* değeri sırasıyla 1 k $\Omega$ , 10 k $\Omega$  ve 20 k $\Omega$  olarak değiştirilmiştir. Bu değerler altında  $D_{eq}$ , sırasıyla 1×10<sup>-17</sup> Fs, 10×10<sup>-17</sup> Fs ve 20×10<sup>-17</sup> Fs olarak bulunmuştur. Şekil 3.48'de genlik ve faz cevaplarının verildiği farklı direnç değerleri için yapılan AC analizlerin sonuçları yer almaktadır.



Şekil 3.45: Önerilen FDNR devresine ait AC analiz sonuçları.



Şekil 3.46: Önerilen FDNR devresine ait MC analizi sonuçları.



Şekil 3.47: Önerilen FDNR devresine ait sıcaklık analizi sonuçları.



Şekil 3.48: Önerilen FDNR devresine ait farklı direnç değerleri için AC analiz sonuçları.

#### 3.2.2 İkinci Dereceden Yüksek Geçiren Süzgeç Uygulama Örneği

Önerilen FDNR devresi, Şekil 3.49'da gösterilen ikinci dereceden HP süzgeç devresinde test edilmiştir.



Şekil 3.49: İkinci dereceden HP süzgeç devresi.

Şekil 3.49'da verilen devrenin HP çıkışına ait transfer fonksiyonu eşitlik (3.13)'te verilmiştir. İkinci dereceden HP süzgeç devresine ait  $f_0$  ve Q sırasıyla eşitlik (3.14) ve (3.15)'te gösterilmiştir.

$$\frac{V_{HP}}{V_{in}} = \frac{s^2}{s^2 + s\frac{1}{C_F R_F} + \frac{1}{D_F R_F}}$$
(3.13)

$$f_0 = \frac{1}{2\pi\sqrt{D_F R_F}} \tag{3.14}$$

$$Q = C_F \sqrt{\frac{R_F}{D_F}}$$
(3.15)

İkinci dereceden HP süzgeç devresinin benzetimleri yapılırken pasif elemanlar  $R_F = 1 \text{ k}\Omega$ ,  $C_F = 100 \text{ pF} \text{ ve } D_F = 1 \times 10^{-17} \text{ Fs}$  olarak seçilmiştir. Bu değerler ile birlikte süzgeç devresinin  $f_0$  ve Q değerleri sırasıyla 1.5915 MHz ve 1 olarak bulunmuştur. Süzgeç devresinde kullanılan  $D_F$  yerine Şekil 3.43'te gösterilen önerilen FDNR devresi kullanılmıştır. İdealde  $1 \times 10^{-17}$  Fs değerini elde edebilmek için önerilen FDNR devresindeki pasif elemanların değerleri  $R = 1 \text{ k}\Omega$  ve  $C_1 = C_2 = 100 \text{ pF}$  olarak seçilmiştir. İkinci dereceden süzgeç devresinin HP çıkışına ait kazanç sonucu Şekil 3.50'de gösterilmiştir. Süzgeç devresinin HP çıkışına ait zaman ortamı analizi için girişe 80 mV tepeden tepeye genliğe ve 3 MHz frekansına sahip sinüsoidal bir gerilim uygulanmış olup elde edilen sonuçlar Şekil 3.51'de verilmiştir.



Şekil 3.50: İkinci dereceden HP süzgeç devresinin kazanç sonucu.



Şekil 3.51: İkinci dereceden HP süzgeç devresinin zaman analizi sonuçları.

Süzgeç devresinin frekans ortamında MC analizleri 200 örnekleme ile hem süzgeç hem de önerilen FDNR devresinde kullanılan tüm pasif elemanlarda %3 Gauss dağılımlı olarak yapılmış olup elde edilen sonuçlar Şekil 3.52'de gösterilmiştir. İkinci dereceden HP süzgeç devresinin sıcaklık analizi –40°C ile 120°C arasında 40°C'lik artış ile yapılmış olup elde edilen frekans ortamındaki sonuçlar Şekil 3.53'te gösterilmiştir. Şekil 3.49'da verilen süzgeç devresine ait frekans ortamındaki gürültü analizi sonuçları ise Şekil 3.54'te verilmiştir.



Şekil 3.52: İkinci dereceden HP süzgeç devresinin MC analizi sonuçları.



Şekil 3.53: İkinci dereceden HP süzgeç devresinin sıcaklık analizi sonuçları.



Şekil 3.54: İkinci dereceden HP süzgeç devresinin gürültü analizi sonuçları.

### 4. SONUÇLAR

Bu çalışmada, bir adet PFTFN ve iki adet INIC kullanılarak, kayıpsız yüzen bir simülatör devresi tasarlanmıştır. Önerilen devre, minimum sayıda pasif eleman kullanılarak yapılmıştır, fakat kullanılan tüm pasif devre elemanları yüzendir. Önerilen kayıpsız SFI ve FDNR devrelerinin AC, MC ve gürültü analizlerine ait benzetimler yapılmıştır. Bununla birlikte, tasarlanan devrelerin farklı direnç değerleri için AC analizlerine ait benzetimleri de yapılmıştır. Ek olarak, önerilen SFI devresinin zaman ortamı analizi de yapılmıştır. Önerilen SFI ve FDNR devrelerinin farklı sıcaklık değerlerindeki davranışının görülebilmesi için sıcaklık analizleri yapılmıştır. Yapılan sıcaklık analizi sonuçlarına göre önerilen devreler farklı sıcaklıklarda kabul edilebilir düzeyde hatalar ile çalışabilmektedir. Elde edilen benzetim sonuçları önerilen SFI devresi için yaklaşık 30 kHz ile 30 MHz arasında ve önerilen FDNR devresi yaklaşık 300 kHz ile 30 MHz arasında teorik sonuçları doğrulamaktadır. Uygulama olarak ikinci dereceden LP, HP, BP süzgeç ve NF devrelerinde, bobin yerine önerilen SFI devresi kullanılarak uygulama devrelerinin benzetimleri yapılmıştır. Ayrıca önerilen FDNR devresi ikinci dereceden HP süzgeç devresinde test edilmiştir. Tüm benzetimler SPICE programı aracılığı ile yapılmış olup benzetimlerde 0.18 µm TSMC CMOS teknoloji parametreleri kullanılmıştır. Bununla beraber, önerilen devrelerde kullanılan ABB'ler yerine kullanılan MOS transistör tabanlı içyapının herhangi bir kutuplama akımına veya gerilimine ihtiyacı yoktur.

Önerilen SFI devresinin laboratuar ortamında deneysel gerçeklemesi yapılmıştır. Bu deneylerde, önerilen devrede kullanılan ABB'ler yerine AD844'ler kullanılmıştır. Ayrıca deneylerde güç kaynağı olarak Keitley 2220-30-1 ve dijital osiloskop olarak Keitley DSOX1102G kullanılmıştır. Deneyler, *V*<sub>1</sub> ve *V*<sub>2</sub> terminalleri sırasıyla topraklanarak yapılmıştır. Bununla birlikte, ikinci dereceden LP, HP, BP süzgeç ve NF uygulamalarının da laboratuar ortamında gerçeklemeleri yapılmıştır. Deney sonuçları, benzetim ve teorik sonuçları kabul edilebilir hatalar ile desteklemektedir.

Özetle, önerilen SFI ve FDNR devresi minimum sayıda pasif eleman kullanılarak tasarlanmıştır. Önerilen devreler, IC teknolojine uygundur. Bununla birlikte, önerilen SFI devresinde kullanılan INIC yerine kontrol edilebilir ABB'ler kullanılırsa, önerilen devre elektronik olarak ayarlanabilir olmaktadır. Önerilen devrelerin güç tüketimi 3.12 mW'tır. Ek olarak, tasarlanan devrelerin sıcaklık hassasiyeti az olduğu için uygulamalarda kullanılması açısından avantaj sağlamaktadır.

### **5. KAYNAKLAR**

Alçi, M. ve Uzunhisarcikli, E., "Elektronik devrelere Nullator-Norator ve Nullor modelinin uygulanması", *Pamukkale Üniversitesi Mühendislik Bilim. Derg.*, 2 (3), 193–199, (1996).

Alpaslan, H. ve Yuce, E., "Inverting CFOA based lossless and lossy grounded inductor simulators", *Circuits, Syst. Signal Process.*, 34 (10), 3081–3100, doi:10.1007/s00034-015-0004-x, (2015).

Alpaslan, H., Yuce, E., ve Minaei, S., "CFOA-based floating simulator suitable for realizing frequency dependent negative resistor", 2022 19th Int. Conf. Electr. Eng. Comput. Telecommun. Inf. Technol., 1–3, doi:10.1109/ECTI-CON54298.2022.9795594, (2022).

Analog Devices, "AD844 - 60 MHz, 2000 V/µs, Monolithic Op Amp With Quad Low Noise", *AD844 Data Sheet Rev. G*, 1–20, (2017).

Arslan, E. ve Morgul, A., "Wideband self-biased CMOS CCII", 2008 Ph.D. Res. Microelectron. Electron., 217–220, doi:10.1109/RME.2008.4595764, (2008).

Bhaskar, D.R., "Single resistance controlled sinusoidal oscillator using single FTFN", *Electron. Lett.*, 35 (3), doi:10.1049/el, (1999).

Bhaskar, D.R., "Grounded-capacitor SRCO using only one PFTFN", *Electron. Lett.*, 38 (20), 1156–1157, doi:10.1049/el:20020839, (2002).

Bhaskar, D.R. ve Senani, R., "New FTFN-based grounded-capacitor SRCO with explicit current-mode output and reduced number of resistors", *AEU - Int. J. Electron. Commun.*, 59, 48–51, doi:10.1016/j.aeue.2004.11.029, (2005).

Bruton, L., "Network transfer functions using the concept of frequencydependent negative resistance", *IEEE Trans. Circuit Theory*, 16 (3), 406–408, doi:10.1109/TCT.1969.1082989, (1969).

C.-T. Lee ve Wang, H.-Y., "Minimum realisation for FTFN-based SRCO", *Electron. Lett.*, 37 (20), 1207–1208, (2001).

Çam, U., Çiçekoglu, O., ve Kuntman, H., "A new four terminal floating nullor based single-input three-output current-mode multifunction filter", *Microelectronics J.*, 30 (2), 115–118, doi:10.1016/s0026-2692(98)00097-4, (1999).

Çam, U., Çiçekoğlu, O., ve Kuntman, H., "Universal series and parallel immittance simulators using four terminal floating nullors", *Analog Integr. Circuits Signal Process.*, 25, 59–66, doi:10.1023/A:1008345903584, (2000).

Çam, U., Çiçekolu, O., ve Kuntman, H., "Novel lossless floating immitance

simulator employing only two FTFNs", *Analog Integr. Circuits Signal Process.*, 29, 233–235, doi:10.1023/A:1011221716078, (2001).

Cam, U. ve Kuntman, H., "A new CMOS realization of a four terminal floating nullor (FTFN)", *Int. J. Electron.*, 87 (7), 809–817, doi:10.1080/00207210050028742, (2000).

Carlin, H.J., "Singular Network Elements\*", *IEEE Trans. Circuit Theory*, 11 (1), 67–72, doi:10.1109/TCT.1964.1082264, (1964).

Dogan, M. ve Yuce, E., "CFOA based a new grounded inductor simulator and its applications", *Microelectronics J.*, 90 , 297–305, doi:10.1016/j.mejo.2019.07.002, (2019).

Giuseppe Ferri ve Guerrini, N.C., *Low-voltage low-power CMOS current conveyors*, New York, United States of America: Kluwer Academic Publishers, (2003).

Gray, P.R., Hurst, P.J., Lewis, S.H., ve Meyer, R.G., *Analysis and design of analog integrated circuits*, New York, United States of America: John Wiley & Sons, Inc., (2001).

Higashimura, M. ve Fukui, Y., "Realization of immittance function using a single FTFN and its application to filters", *1992 IEEE Int. Symp. Circuits Syst.*, 851–854, doi:10.1109/ISCAS.1992.230088, (1992).

Jaikla, W., Lahiri, A., ve Siripruchyanun, M., "Capacitance multipliers using tunable four terminal floating nullors", 2010 ECTI Int. Conference Electr. Eng. Comput. Telecommun. Inf. Technol., 42–45, (2010).

Kiliç, R. ve diğerleri, "Realization of inductorless Chua's circuit using FTFN-based nonlinear resistor and inductance simulator", *Frequenz*, 58, 37–40, (2004).

Kumar, P. ve Senani, R., "Improved grounded-capacitor SRCO using only a single PFTFN", *Analog Integr. Circuits Signal Process.*, 50 (2), 147–149, doi:10.1007/s10470-006-9010-z, (2007).

Kumar, P. ve Senani, R., "New grounded simulated inductance circuit using a single PFTFN", *Analog Integr. Circuits Signal Process.*, 62 (1), 105–112, doi:10.1007/s10470-009-9322-x, (2010).

Kuntman, H.H. ve Uygur, A., "New possibilities and trends in circuit design for analog signal processing", *2012 Int. Conf. Appl. Electron.*, 1–9, (2012).

Liu, S.I. ve Hwang, C.S., "Realization of current-mode filters using single FTFN", *Int. J. Electron.*, 82 (5), 499–502, doi:10.1080/002072197135878, (1997).

Liu, S.I. ve Yang, C.Y., "High-input impedance filters using FTFNs", *Int. J. Electron.*, 84 (6), 595–598, doi:10.1080/002072198134445, (1998).

Minaei, S. ve Yuce, E., "Novel voltage-mode all-pass filter based on using DVCCs", *Circuits, Syst. Signal Process.*, 29, 391–402, doi:10.1007/s00034-010-9150-3, (2010).

Ranjan, A., Pamu, H., ve Tarunkumar, H., "A novel Schmitt trigger and its application using a single four terminal floating nullor (FTFN)", *Analog Integr. Circuits Signal Process.*, 96, 455–467, doi:10.1007/s10470-018-1229-y, (2018).

Rathore, T.S. ve Khot, U.P., "Single FTFN realization of current transfer functions", *IETE J. Res.*, 51 (3), 193–199, doi:10.1080/03772063.2005.11416395, (2005).

Saygıner, M., Altun, M., ve Kuntman, H., "Beslemeden beslemeye giriş katlı bir CMOS FTFN tasarımı ve topraklanmış endüktans uygulaması", *12. Elektr. Elektron. Bilgi. Biyomedikal Mühendisliği Ulus. Kongresi ve Fuarı*, (2007).

Senani, R., "A novel application of four-terminal floating nullors", *Proc. IEEE*, 75 (11), 1544–1546, doi:10.1109/PROC.1987.13919, (1987).

Senani, R. ve diğerleri, "An ingenious methodology of deriving single-FTFN-based canonic grounded-capacitor SRCOs", *Int. J. Circuit Theory Appl.*, 51 (4), 1918–1934, doi:10.1002/cta.3501, (2023).

Senani, R., Bhaskar, D.R., ve Singh, A.K., *Current conveyors: Variants, applications and hardware implementations*, Switzerland: Springer International Publishing, doi:10.1007/978-3-319-08684-2, (2015).

Soliman, A.M., "On the four terminal floating nullor (FTFN) and the operational mirror amplifier (OMA)", *J. Act. Passiv. Electron. Devices*, 5, 209–219, (2010).

Soundararajan, K. ve Ramakrishna, K., "Nonideal negative resistors and capacitors using an operational amplifier", *IEEE Trans. Circuits Syst.*, 22 (9), 760–763, doi:10.1109/TCS.1975.1084115, (1975).

Tangsrirat, W., "Electronically tunable multi-terminal floating nullor and its applications", *Radioengineering*, 17 (4), 3–7, (2008).

Tarunkumar, H., Ranjan, A., Perumalla, S., ve Pheiroijam, N.M., "Four input single output based third order universal filter using four terminal floating nullor", *Analog Integr. Circuits Signal Process.*, 93, 87–98, doi:10.1007/s10470-017-1018-z, (2017).

Toumazou, C., Lidgey, F.J., ve Haigh, D.G., *Analogue IC design: the current-mode approach*, London: The Institution of Engineering and Technology, (1993).

Tsitouras, A. ve Sotiriadis, P.P., "Design of a sub-1V CMOS reference voltage generator", *Microelectronics J.*, 91 , 92–99, doi:10.1016/j.mejo.2019.05.023, (2019).

Wang, H.-Y. ve Lee, C.-T., "Using nullors for realisation of current-mode FTFN-based inverse filters", *Electron. Lett.*, 35 (22), doi:10.1049/el, (1999).

Wang, H.Y. ve Lee, C.T., "Realisation of R-L and C-D immittances using single FTFN", *Electron. Lett.*, 34 (6), 502–503, doi:10.1049/el:19980417, (1998).

Wilson, B., "Recent developments in current conveyors and current-mode circuits", *IEE Proc. G (Circuits, Devices Syst.*, 137 (2), 63–77, doi:10.1049/ip-g-2.1990.0014, (1990).

Wilson, B., "Tutorial review trends in current conveyor and current-mode amplifier design", *Int. J. Electron.*, 73 (3), 573–583, doi:10.1080/00207219208925692, (1992).

Yuce, E., Cicekoglu, O., ve Minaei, S., "CCII-based grounded to floating immittance converter and a floating inductance simulator", *Analog Integr. Circuits Signal Process.*, 46 (3), 287–291, doi:10.1007/s10470-006-1624-7, (2006).

Yucehan, T. ve Yuce, E., "CCII-based simulated floating inductor and floating capacitance multiplier", *Analog Integr. Circuits Signal Process.*, 112 (3), 417–432, doi:10.1007/s10470-022-02056-5, (2022).

Yucehan, T., Yuce, E., ve Dicle, Z., "CCII-based lossless floating frequency-dependent negative resistor with minimum passive elements", *J. Circuits, Syst. Comput.*, 32 (7), 1–16, doi:10.1142/S0218126623501244, (2023).